

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ, ΠΟΛΙΤΙΣΜΟΥ, ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ ΠΡΟΣΒΑΣΗΣ 2022

ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία και Εργαστήρια Ψηφιακών Ηλεκτρονικών II (510)
Ημερομηνία : Τρίτη, 14 Ιουνίου 2022
Ωρα εξέτασης : 08:00 – 10:30

Λύσεις

ΜΕΡΟΣ Α' - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να δώσετε το ζυγό ψηφίο ισοτιμίας για τους πιο κάτω κώδικες:

(1) 1101 1

(2) 1001 0

(β) Ένα κύκλωμα ελέγχου μονού ψηφίου ισοτιμίας δέχεται τους πιο κάτω κώδικες λέξεις. Να επιλέξετε αν ο κάθε κώδικας είναι σωστός ή λανθασμένος.

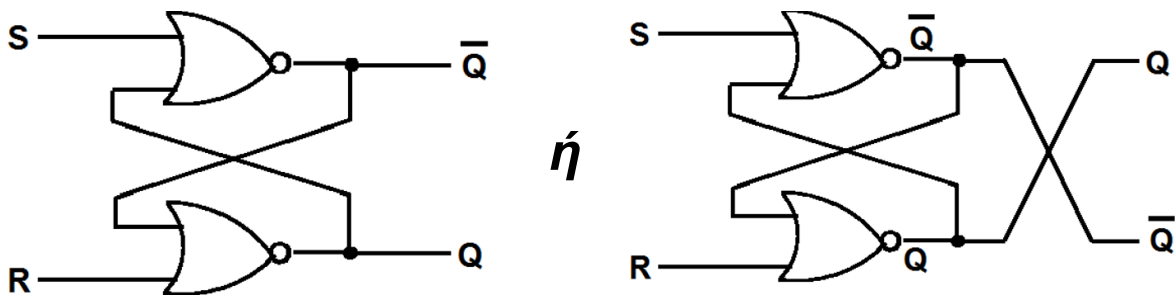
(1) 11010100 ΣΩΣΤΟ / ΛΑΘΟΣ

ΛΑΘΟΣ

(2) 11010110 ΣΩΣΤΟ / ΛΑΘΟΣ

ΣΩΣΤΟ

2. (α) Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ χρησιμοποιώντας δύο πύλες NOR.



(β) Να αναφέρετε σε ποια λογική κατάσταση βρίσκεται το Φλιπ Φλοπ που σχεδιάσατε στην ερώτηση 2(α), όταν οι είσοδοί του είναι S = 0 και R = 0.

Βρίσκεται σε κατάσταση μνήμης

3. (α) Να αναφέρετε τον τύπο του τρανζίστορ που χρησιμοποιείται για την κατασκευή της καθεμιάς από τις ακόλουθες λογικές οικογένειες:

CMOS **Χρησιμοποιείται Τρανζίστορ MOSFET.**

TTL **Χρησιμοποιείται Διπολικό Τρανζίστορ.**

(β) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης των λογικών οικογενειών.

Δύο από τα πιο κάτω:

- **Καταναλισκόμενη ισχύς**
- **Τάση τροφοδοσίας**

- **Λογικά επίπεδα (εισόδου – εξόδου)**
- **Γινόμενο ταχύτητας – ισχύος**
- **Περιθώριο θορύβου**
- **Ικανότητα οδήγησης**
- **Καθυστέρηση διάδοσης του σήματος**

4. (α) Να εξηγήσετε τί είναι το «μέγιστο μέτρο» (max MOD) ενός απαριθμητή.

Είναι ο μέγιστος αριθμός των διαφορετικών λογικών καταστάσεων τις οποίες λαμβάνει ο απαριθμητής στην έξοδό του.

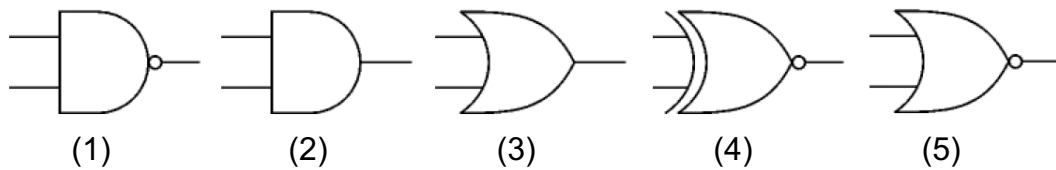
(β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ που έχει ένας απαριθμητής με μέτρο (MOD) 61.

$$32 < 61 < 64 = 2^v \Rightarrow v = 6$$

Έχει 6 Φλιπ Φλοπ

5. (α) Να επιλέξετε τη σωστή απάντηση.

Ποια από τις παρακάτω πύλες, θα μπορούσε να χρησιμοποιηθεί από μόνη της για την έξοδο Y (A = B) ψηφιακού συγκριτή του 1-bit;



Η πύλη (4) (EXNOR)

(β) Να δώσετε τον αριθμό εισόδων και τον αριθμό εξόδων του ψηφιακού συγκριτή των 2-bit.

Αριθμός Εισόδων: **4**

Αριθμός Εξόδων: **3**

6. (α) Να υπολογίσετε τον ελάχιστο αριθμό ψηφίων (bits) που χρειάζονται για την κωδικοποίηση 105 χαρακτήρων ενός πληκτρολογίου.

$$64 < 105 < 128$$

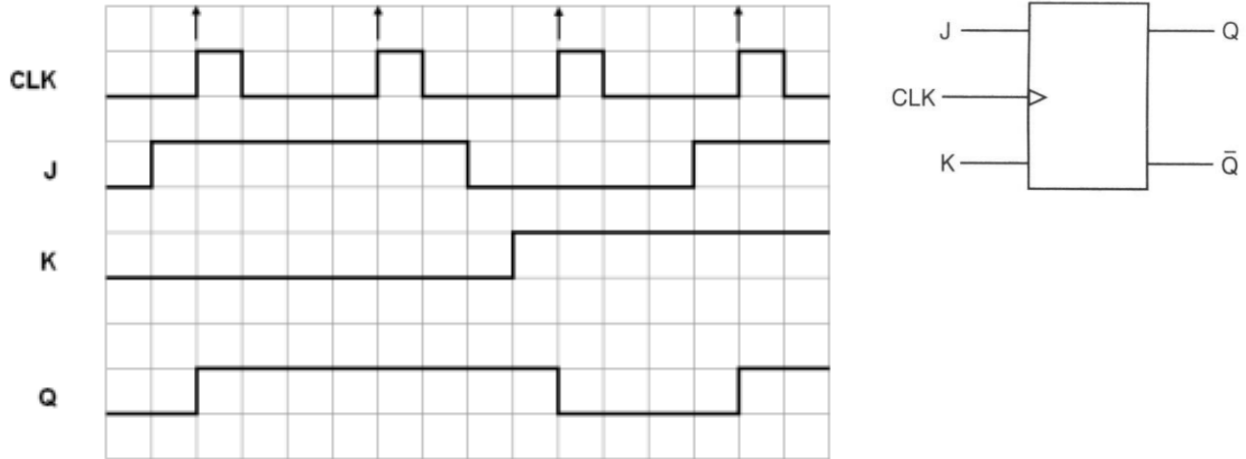
$$2^6 < 105 < 2^7$$

Άρα χρειάζονται 7 ψηφία (bits)

(β) Ένας αποκωδικοποιητής έχει 32 εξόδους. Να υπολογίσετε τον αριθμό των εισόδων του.

$$M_{max} = 2^N \Rightarrow 32 = 2^N \Rightarrow N = 5 \text{ είσοδοι}$$

7. Στο Σχήμα 1 δίνονται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ενός JK Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε στο ίδιο σχήμα το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



Σχήμα 1

8. Ένας ασταθής πολυδονητής παράγει παλμούς με συχνότητα $f = 80 \text{ kHz}$ και έχει κύκλο δράσης $d = 40 \%$. Να υπολογίσετε:

(α) Την περίοδο T των παλμών.

$$\text{Περίοδος, } T = 1 / f = 1 / 80 \text{ kHz} = 12,5 \mu\text{s}$$

$$T = 12,5 \mu\text{s}$$

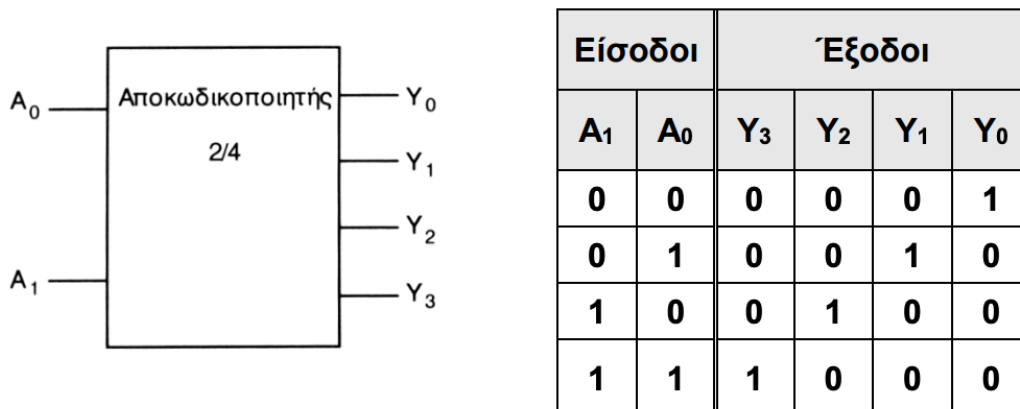
(β) Το χρόνο t_L που ο παλμός εξόδου παραμένει στο λογικό 0.

$$d = \frac{t_H}{T} \cdot 100\% \Rightarrow t_H = \frac{d \cdot T}{100\%} = \frac{40\% \cdot 12,5}{100\%} = 5 \mu\text{s} \Rightarrow t_H = 5 \mu\text{s}$$

$$T = t_H + t_L \Rightarrow t_L = T - t_H = 12,5 - 5 = 7,5 \mu\text{s}$$

$$t_L = 7,5 \mu\text{s}$$

9. Στο Σχήμα 2 δίνονται το λογικό σύμβολο και ο πίνακας αληθείας του κυκλώματος αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 2

Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του αποκωδικοποιητή.

$$Y_0 = \overline{A_1} \cdot \overline{A_0}$$

$$Y_1 = \overline{A_1} \cdot A_0$$

$$Y_2 = A_1 \cdot \overline{A_0}$$

$$Y_3 = A_1 \cdot A_0$$

10. (α) Να αναφέρετε ποιος τύπος καταχωρητή ονομάζεται και «στατικός» καταχωρητής και να εξηγήσετε για ποιο λόγο του αποδίδεται και αυτή η ονομασία.

Στατικός καταχωρητής ονομάζεται ο καταχωρητής με παράλληλη είσοδο και παράλληλη έξοδο (PIPO), γιατί δεν έχει τη δυνατότητα ολίσθησης των πληροφοριών.

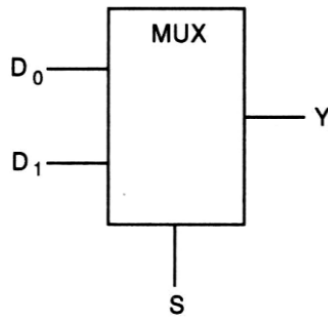
- (β) Να δώσετε τον ορισμό του «κυκλικού απαριθμητή».

Ο κυκλικός απαριθμητής είναι ένας κυκλικός ολισθητής (όπου, δηλαδή, η έξοδος από το τελευταίο Φλιπ Φλοπ είναι συνδεδεμένη με την είσοδο του πρώτου Φλιπ Φλοπ) στον οποίο η καταχωρημένη κωδική λέξη περιλαμβάνει μόνο ένα «1» και τα υπόλοιπα bit είναι «0».

- (γ) Να αναφέρετε τον τύπο του καταχωρητή που θα χρησιμοποιούσατε για τη μετατροπή ενός σειριακού σήματος σε παράλληλο.

Καταχωρητής με διαδοχική είσοδο και παράλληλη έξοδο, SIPO (Serial In - Parallel Out).

11. Στο Σχήμα 3 δίνεται το λογικό σύμβολο πολυπλέκτη 2 γραμμών σε 1.



Σχήμα 3

(α) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 1) του πιο πάνω πολυπλέκτη.

S	Y
0	D_0
1	D_1

Πίνακας 1

(β) Να γράψετε τη λογική συνάρτηση της εξόδου Y του πολυπλέκτη.

$$Y = D_0 \cdot \bar{S} + D_1 \cdot S$$

12. (α) Να υπολογίσετε τη συχνότητα των παλμών της εξόδου Q (f_Q) ενός T Φλιπ Φλοπ, αν η συχνότητα του CLK (f_{CLK}) στην είσοδό του είναι 10 MHz.

$$f_Q = f_{CLK} / 2 = 5 \text{ MHz}$$

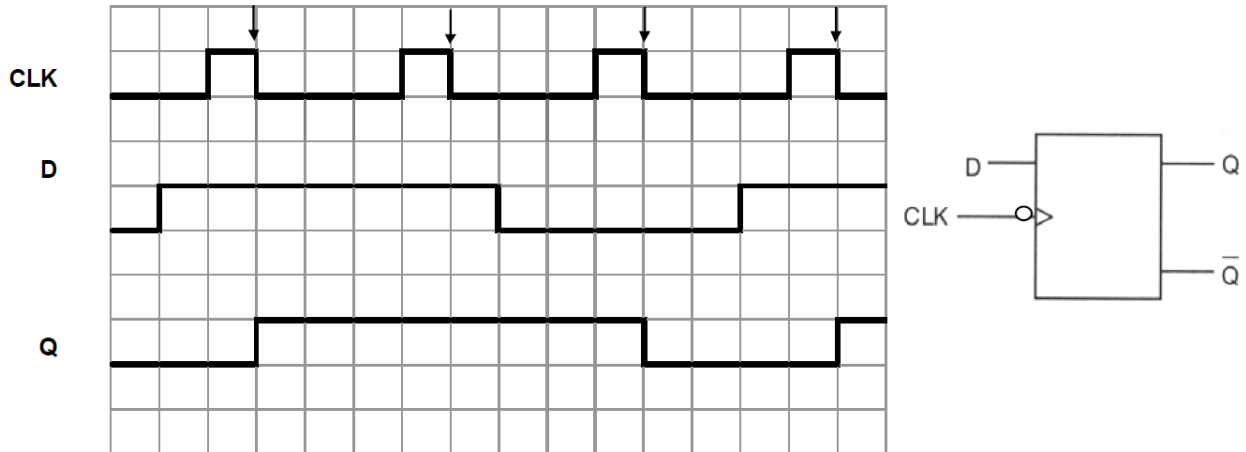
$$f_Q = 5 \text{ MHz}$$

(β) Να αναφέρετε μια εφαρμογή των Φλιπ Φλοπ.

Μια από τις πιο κάτω εφαρμογές:

- Καταχωρητές
- Απαριθμητές
- Στοιχεία Μνήμης
- Διαιρέτες συχνότητας
- Κυκλώματα αποκοπής παρασιτικών παλμών από μηχανικούς διακόπτες

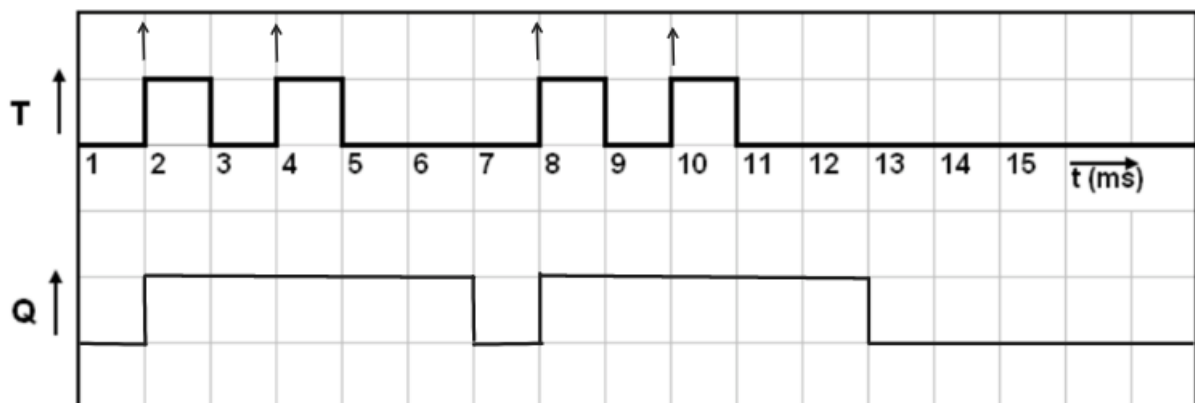
(γ) Στο Σχήμα 4 δίνονται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων ενός D Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ, για 4 χρονικούς παλμούς του CLK. Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



Σχήμα 4

ΜΕΡΟΣ Β' - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. (α) Στο Σχήμα 5 δίνεται το χρονικό διάγραμμα εισόδου ενός επαναδιεγειρόμενου μονοσταθούς πολυδονητή, ο οποίος διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του μονοσταθούς πολυδονητή είναι η λογική κατάσταση 0. Να σχεδιάσετε στο ίδιο σχήμα το χρονικό διάγραμμα της εξόδου Q του πολυδονητή.



Σχήμα 5

(β) Να αναφέρετε τη διαφορά μεταξύ επαναδιεγειρόμενου και μη επαναδιεγειρόμενου μονοσταθούς πολυδονητή.

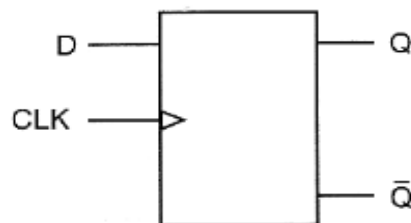
Ο μη επαναδιεγειρόμενος μονοσταθής πολυδονητής διεγείρεται μόνο όταν βρίσκεται στη σταθερή του κατάσταση, ενώ ο επαναδιεγειρόμενος μονοσταθής πολυδονητής διεγείρεται είτε βρίσκεται στη σταθερή ή στη μη σταθερή του κατάσταση.

(γ) Να απαντήσετε αν η ακόλουθη δήλωση είναι σωστή ή λανθασμένη.

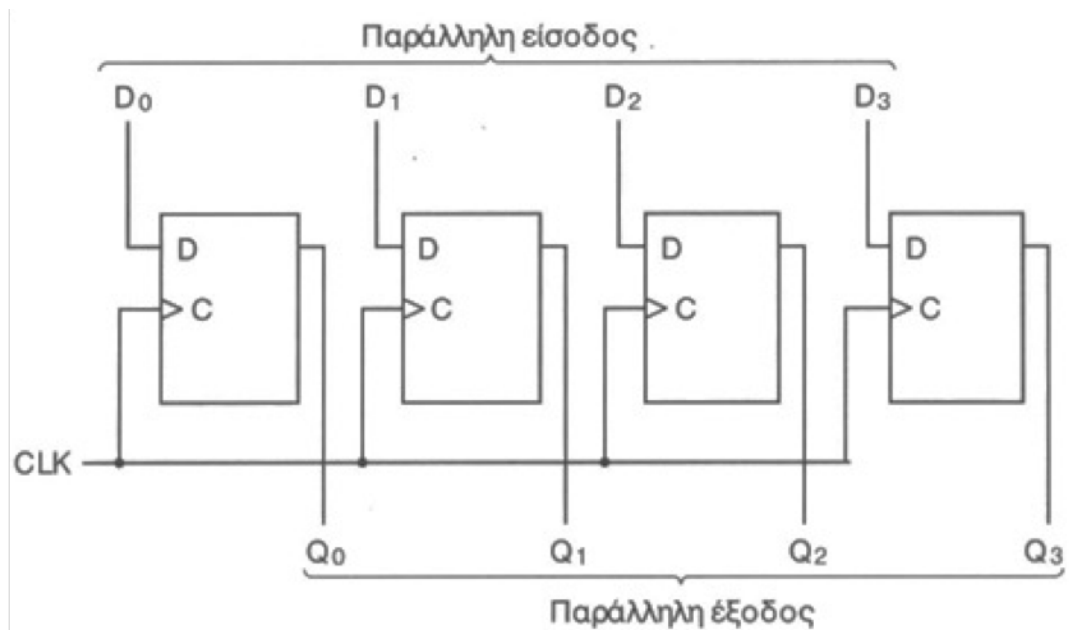
«Ο ασταθής πολυδονητής είναι μια γεννήτρια παλμών. Οι παλμοί που παράγει είναι τετράγωνοι όταν $t_H = t_L$ ». ΣΩΣΤΟ / ΛΑΘΟΣ

ΣΩΣΤΟ

14. (α) Με τη χρήση του D Φλιπ Φλοπ του Σχήματος 6, να σχεδιάσετε ένα καταχωρητή 4-bit με παράλληλη είσοδο και παράλληλη έξοδο.



Σχήμα 6



(β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται για να εισέλθει και να εξέλθει μια πληροφορία των 4-bit σε ένα καταχωρητή με παράλληλη είσοδο και παράλληλη έξοδο.

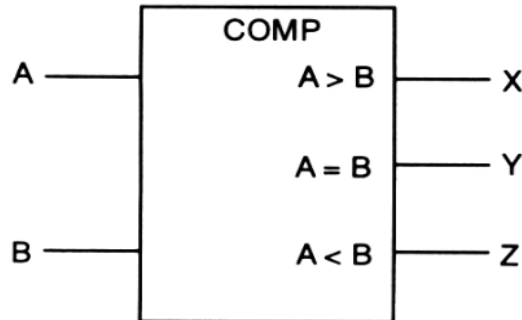
1 χρονικός παλμός

(γ) Αν η συχνότητα του ωρολογίου (CLK) είναι 100 kHz, να υπολογίσετε το συνολικό χρόνο που θα χρειαστεί για να αποθηκευτεί η πληροφορία στον καταχωρητή της ερώτηση 14(β) πιο πάνω.

$$T = 1 / f = 1 / 100 \text{ kHz} = 10 \mu\text{s}$$

$$\text{Συνολικός χρόνος αποθήκευσης} = (1 \text{ παλμός}) \times 10 \mu\text{s} = 10 \mu\text{s}$$

15. Στο Σχήμα 7 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.



Σχήμα 7

(α) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 2) του ψηφιακού συγκριτή του Σχήματος 7.

Είσοδοι		Έξοδοι		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Πίνακας 2

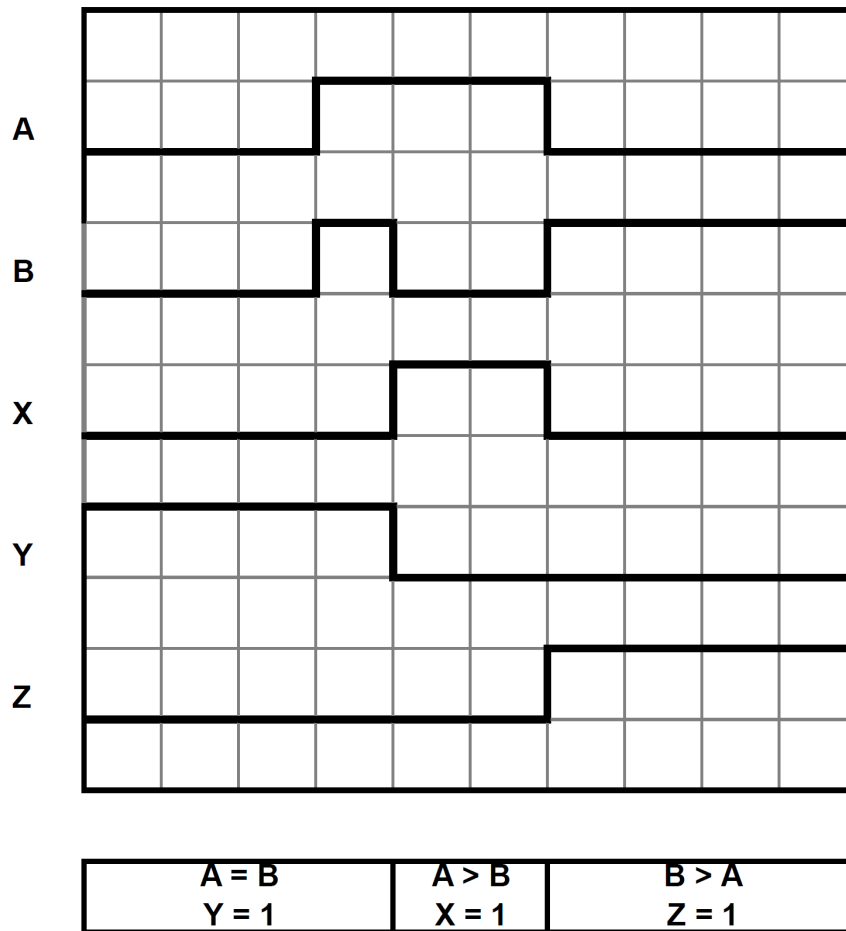
(β) Να δώσετε τις λογικές συναρτήσεις των τριών εξόδων X, Y και Z του συγκριτή.

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B = \overline{A \oplus B} = A \odot B$$

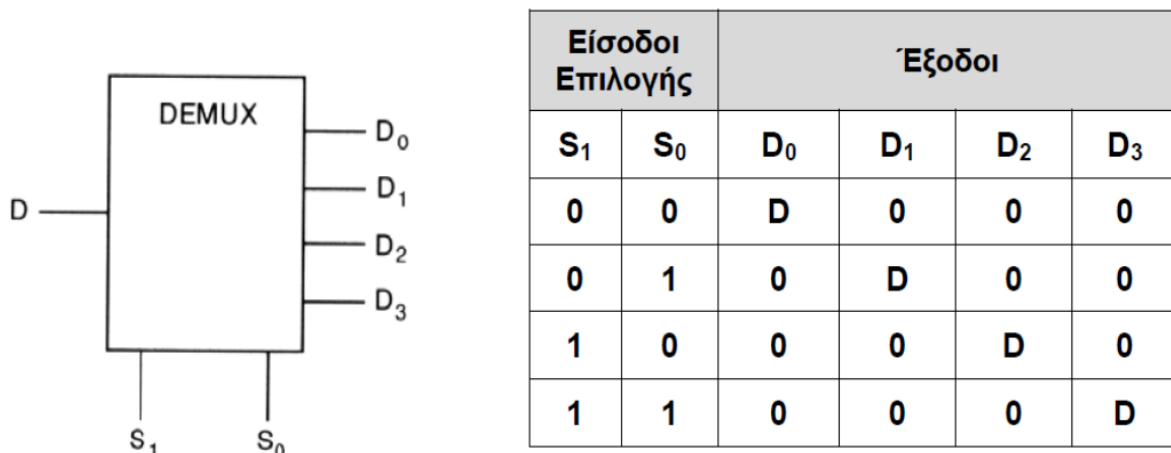
$$Z = \bar{A} \cdot B$$

(γ) Στο Σχήμα 8 δίνονται τα χρονικά διαγράμματα των εισόδων ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε στο ίδιο σχήμα τα λογικά διαγράμματα των τριών εξόδων του X, Y και Z.



Σχήμα 8

16. Στο Σχήμα 9 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας αποπολυπλέκτη μιας γραμμής σε τέσσερις (1 x 4).



Σχήμα 9

(α) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του αποπολυπλέκτη του Σχήματος 9.

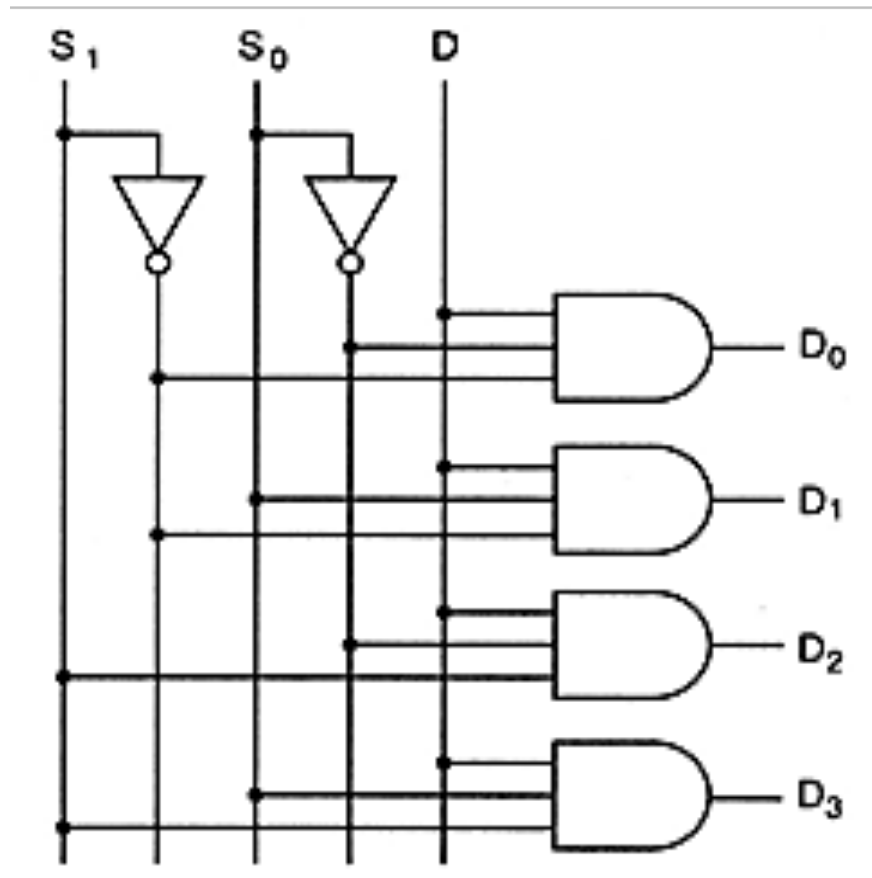
$$D_0 = \overline{S_1} \cdot \overline{S_0} \cdot D$$

$$D_1 = \overline{S_1} \cdot S_0 \cdot D$$

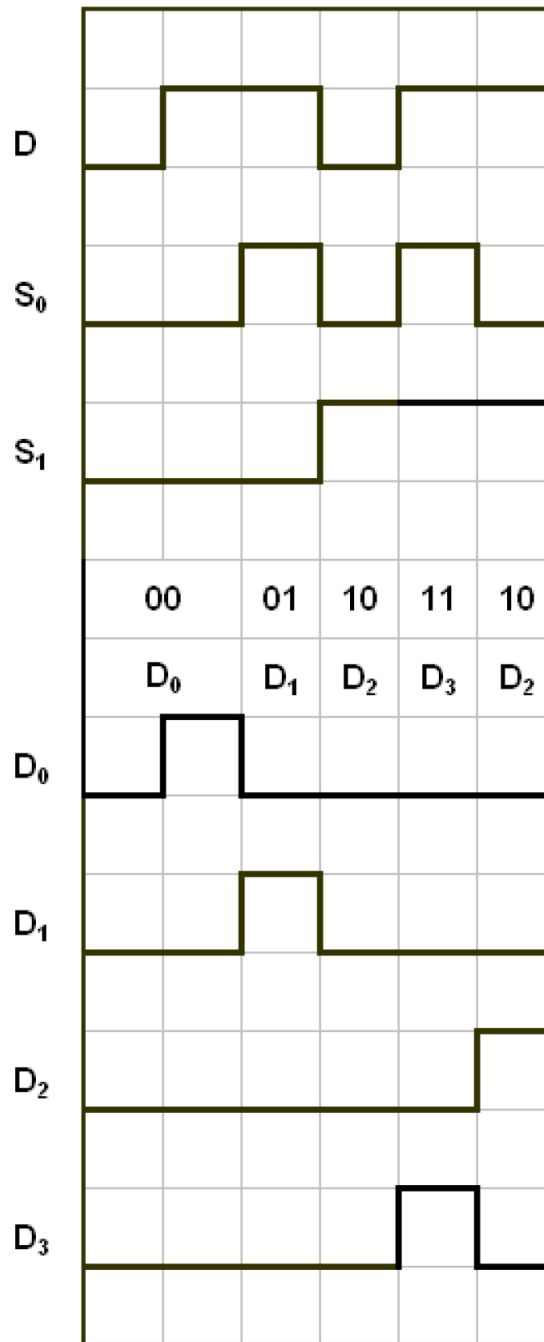
$$D_2 = S_1 \cdot \overline{S_0} \cdot D$$

$$D_3 = S_1 \cdot S_0 \cdot D$$

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποπολυπλέκτη του Σχήματος 9.



(γ) Στο Σχήμα 10 δίνονται τα χρονικά διαγράμματα εισόδων κυκλώματος αποπολυπλέκτη μιας γραμμής σε τέσσερις (1 x 4). Να σχεδιάσετε τα χρονικά διαγράμματα των τεσσάρων εξόδων του αποπολυπλέκτη.



Σχήμα 10

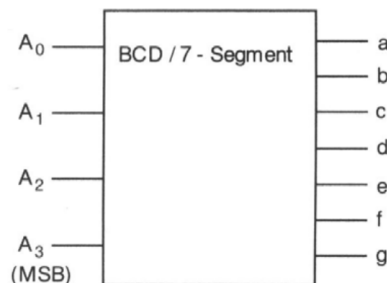
ΜΕΡΟΣ Γ΄ - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. (α) Να δώσετε δύο χαρακτηριστικά του ενδείκτη 7-τμημάτων με LED.

Δύο από τα πιο κάτω:

- Είναι κοινής ανόδου ή κοινής καθόδου
- Έχει χρώμα (συνηθισμένα χρώματα είναι κόκκινο, πράσινο, κίτρινο)
- Κατασκευάζεται σε διάφορα μεγέθη
- Αποτελείται από ένα ή περισσότερα ψηφία (digits), με κάθε ψηφίο να περιλαμβάνει τη δεκαδική τελεία (decimal point)
- Χαρακτηρίζεται από τις τυπικές τιμές τάσης και έντασης λειτουργίας

(β) Στο Σχήμα 11 δίνεται το σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων (7-segment).



Σχήμα 11

Αν η λογική κατάσταση των εισόδων είναι $A_3A_2A_1A_0 = 0101$, να αναφέρετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων που συνδέεται στην έξοδο του αποκωδικοποιητή.

Αριθμός = 5

(γ) Να αναφέρετε ποια από τα τμήματα (a, b, c, d, e, f, g) του ενδείκτη 7-τμημάτων, θα βρίσκονται σε κατάσταση «λογικό 0», όταν παριστάνεται ο αριθμός της ερώτησης 17(β) στον ενδείκτη.

Τα τμήματα b και e.

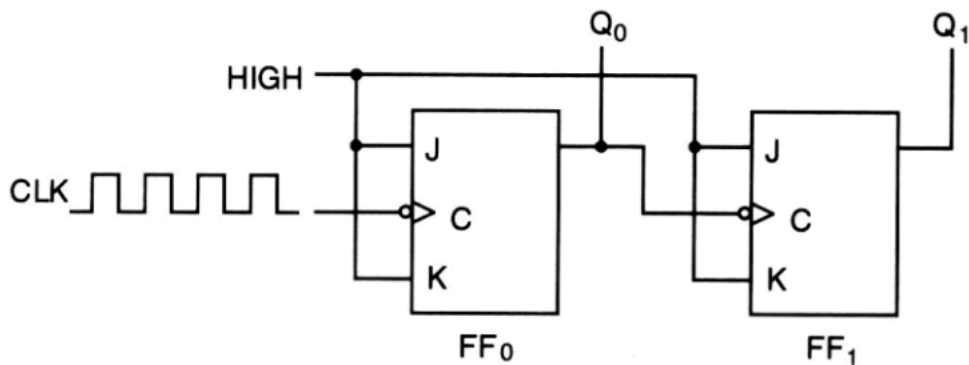
(δ) Να αναφέρετε τον τύπο του ενδείκτη 7-τμημάτων που θα συνδέατε με τον αποκωδικοποιητή του Σχήματος 11. Να δικαιολογήσετε την απάντησή σας.

Επειδή ο αποκωδικοποιητής είναι κύκλωμα με τις εξόδους ενεργές στο λογικό 1, θα συνδέαμε ενδείκτη 7-τμημάτων τύπου κοινής καθόδου.

(ε) Να αναφέρετε μια χρήση / εφαρμογή των οθονών ένδειξης LCD που σχετίζεται με τη μικρή κατανάλωση ενέργειας που έχουν.

Οι οθόνες LCD, λόγω της μικρής κατανάλωσης ενέργειας που έχουν, χρησιμοποιούνται σε (φορητές) συσκευές που λειτουργούν με μπαταρίες.

18. Στο Σχήμα 12 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



Σχήμα 12

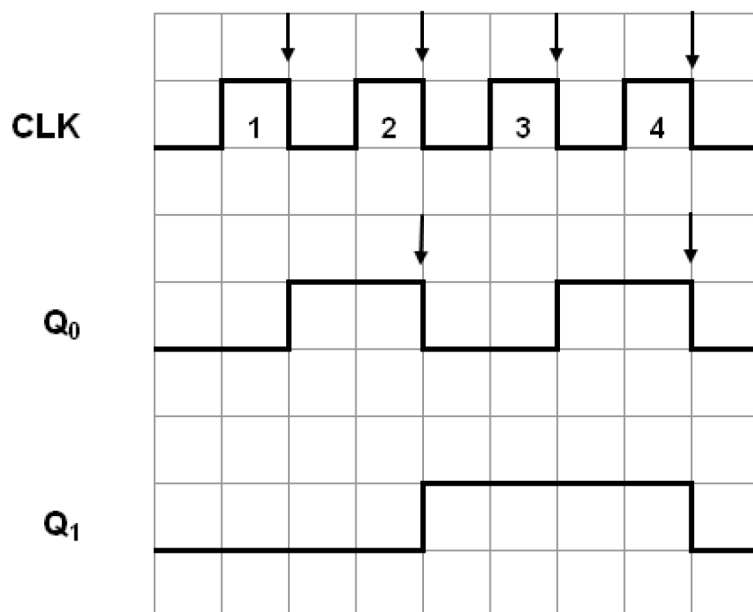
(α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

Η κατεύθυνση αρίθμησης του απαριθμητή είναι προς τα πάνω.

(β) Να υπολογίσετε τη μέγιστη συχνότητα λειτουργίας / αρίθμησης του απαριθμητή, αν ο χρόνος καθυστέρησης για κάθε Φλιπ Φλοπ είναι 50 ns.

$$f_{max} = 1 / (v \cdot t_p) = 1 / (2 \cdot 50 \cdot 10^{-9}) = 10000000 \text{ Hz} = 10 \text{ MHz}$$

(γ) Στο Σχήμα 13, να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή για 4 παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.



Σχήμα 13

(δ) Στον Πίνακα 3, να συμπληρώσετε τον πίνακα αληθείας του κυκλώματος του απαριθμητή του Σχήματος 12 για 4 παλμούς του ωρολογίου (CLK).

Ρολόι (CLK) A / A	Q₁	Q₀
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

Πίνακας 3

----- ΤΕΛΟΣ ΛΥΣΕΩΝ -----