

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2014

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : 04 Ιουνίου 2014
Ώρα εξέτασης : 08:00 - 10:30

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Σε τι διαφέρει μια μνήμη EEPROM από μια μνήμη EPROM;

.....
.....
.....
.....
.....

(β) Για πιο λόγο οι πληροφορίες που αποθηκεύονται σε μια μνήμη DRAM χρειάζονται ανανέωση;

.....
.....
.....
.....
.....

2. (α) Να αναφέρετε δύο είδη μικροφώνων με βάση την αρχή λειτουργίας τους.

(1)
.....
(2)
.....

(β) Να αναφέρετε δύο χαρακτηριστικά των μικροφώνων.

(1)
.....
(2)
.....

3. (α) Ποια είναι η μονάδα μέτρησης της χωρητικότητας μιας ηλεκτρονικής μνήμης;

.....
.....

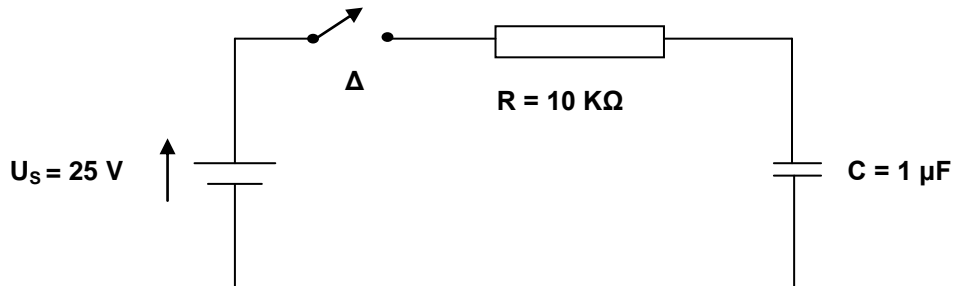
(β) Να συσχετίσετε τη στήλη 1 με τη στήλη 2.

(1) RAM
(2) EEPROM
(3) PROM
(4) ROM

(Α) Μνήμη ανάγνωσης μόνο
(Β) Μνήμη τυχαίας προσπέλασης
(Γ) Ηλεκτρικά διαγραφόμενη PROM
(Δ) Προγραμματιζόμενη μνήμη ανάγνωσης μόνο

Στήλη 1	Στήλη 2
(1)	
(2)	
(3)	
(4)	

4. Στο σχήμα 1 δίνεται κύκλωμα RC στο συνεχές ρεύμα. Ο διακόπτης Δ είναι αρχικά ανοικτός και ο πυκνωτής είναι αφόρτιστος. Να επιλέξετε τις σωστές απαντήσεις:



Σχήμα 1

(α) Η χρονική σταθερά τ , του κυκλώματος ισούται με :

- (1) 1 s
- (2) 47 ms
- (3) 10 ms
- (4) 470 μs

.....

(β) Με το κλείσιμο του διακόπτη Δ, ο πυκνωτής θα φορτιστεί πρακτικά σε χρόνο ίσο με:

- (1) Τη χρονική σταθερά του κυκλώματος
- (2) Το πενταπλάσιο της χρονικής σταθεράς
- (3) Εξαρτάται από την τιμή της εφαρμοζόμενης τάσης της ηλεκτρικής πηγής.
- (4) Το γινόμενο της χωρητικότητας του πυκνωτή και της αντίστασης

.....

5. Να επιλέξετε τις σωστές απαντήσεις.

(α) Απαριθμητής αποτελούμενος από 8 Φλιπ Φλοπ μπορεί να κάνει αρίθμηση από τον αριθμό 0 μέχρι τον αριθμό:

- (1) 8
- (2) 31
- (3) 64
- (4) 255
- (5) 512

.....

(β) Απαριθμητής με μέτρο 40 αποτελείται από:

- (1) 2 Φλιπ Φλοπ
- (2) 6 Φλιπ Φλοπ
- (3) 8 Φλιπ Φλοπ
- (4) 16 Φλιπ Φλοπ
- (5) 32 Φλιπ Φλοπ

.....

6. (α) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης των λογικών οικογενειών.

(1)

.....

(2)

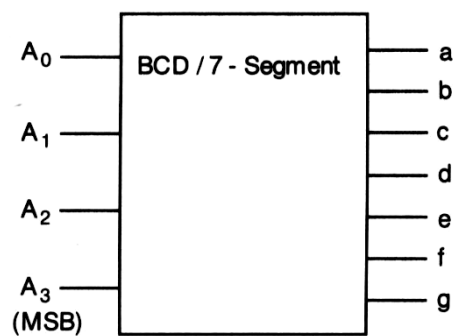
.....

(β) Από τα πιο κάτω να επιλέξετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

- (1) Διαθέτουν είσοδο ωρολογίου (CLK).
- (2) Έχουν πολύ μικρή κατανάλωση ισχύος.
- (3) Είναι ευαίσθητα στο στατικό ηλεκτρισμό.
- (4) Έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες.
- (5) Έχουν κυμαινόμενη τάση τροφοδοσίας από 3 V μέχρι 15 V.

.....
.....
.....
.....

7. Στο σχήμα 2 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει ένα ενδείκτη 7- τμημάτων.



Σχήμα 2

(α) Να δώσετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων αν η λογική κατάσταση των εισόδων του αποκωδικοποιητή είναι $A_3A_2A_1A_0 = 0101$.

Αριθμός =

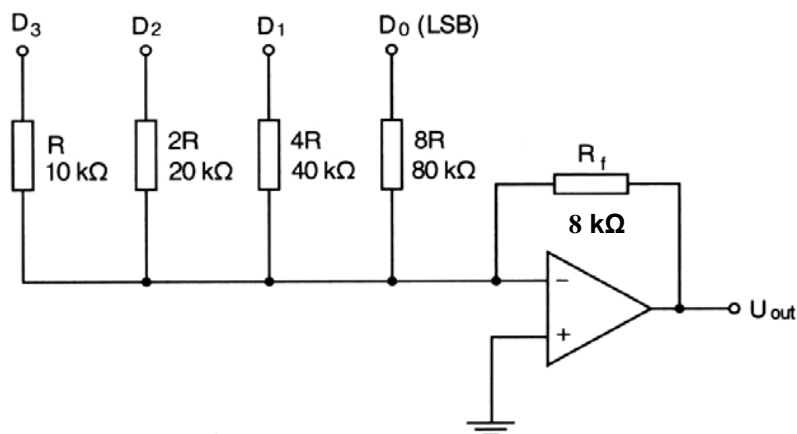
(β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 3. Ποιος είναι ο κώδικας BDC που αντιστοιχεί στον αριθμό αυτό;

- (1) 0011
- (2) 1000
- (3) 1100
- (4) 0100
- (5) 0110

Κώδικας BDC =

8. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NOR.

9. Στην είσοδο του κυκλώματος μετατροπέα D/A του σχήματος 3, εφαρμόζεται ένα ψηφιακό σήμα με τιμή $D_3 D_2 D_1 D_0 = 0001$. Να υπολογίσετε την τάση εξόδου U_{OUT} , αν στο λογικό 1 αντιστοιχεί τάση + 5 V και στο λογικό 0 τάση 0 V.



Σχήμα 3

$U_{OUT} = \dots\dots\dots$

10. (α) Να αναφέρετε ένα πλεονέκτημα των οθονών υγρών κρυστάλλων (LCD) σε σύγκριση με τις οθόνες διόδων φωτοεκπομπής (LED).

.....
.....
.....
.....
.....

(β) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

(1)
.....
(2)
.....

11. Να επιλέξετε τη σωστή απαντήση.

(α) Το SR Φλιπ Φλοπ βρίσκεται στην απαγορευμένη κατάσταση, όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

- (1) $S = 0, R = 0$
- (2) $S = 1, R = 0$
- (3) $S = 1, R = 1$
- (4) $S = 0, R = 1$
- (5) Κανένα από τα πιο πάνω. Το SR Φλιπ Φλοπ δεν έχει καμιά απαγορευμένη κατάσταση.

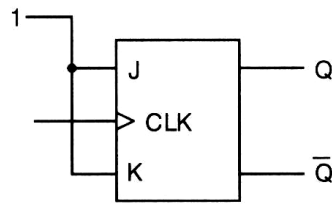
.....

(β) Το JK Φλιπ Φλοπ βρίσκεται στην κατάσταση μνήμης (Memory), όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

- (1) $J = 0, K = 0$
- (2) $J = 1, K = 0$
- (3) $J = 1, K = 1$
- (4) $J = 0, K = 1$
- (5) Κανένα από τα πιο πάνω. Το JK Φλιπ Φλοπ αντίθετα με το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί στην κατάσταση μνήμης.

.....

12. Στο σχήμα 4 δίνεται το κύκλωμα JK Φλιπ Φλοπ με τις δύο εισόδους συνδεδεμένες στο λογικό 1.



Σχήμα 4

- (α) Να αναφέρετε τι θα συμβεί στις εξόδους του όταν εφαρμόσουμε παλμούς χρονισμού στην είσοδο του ωρολογίου (CLK).

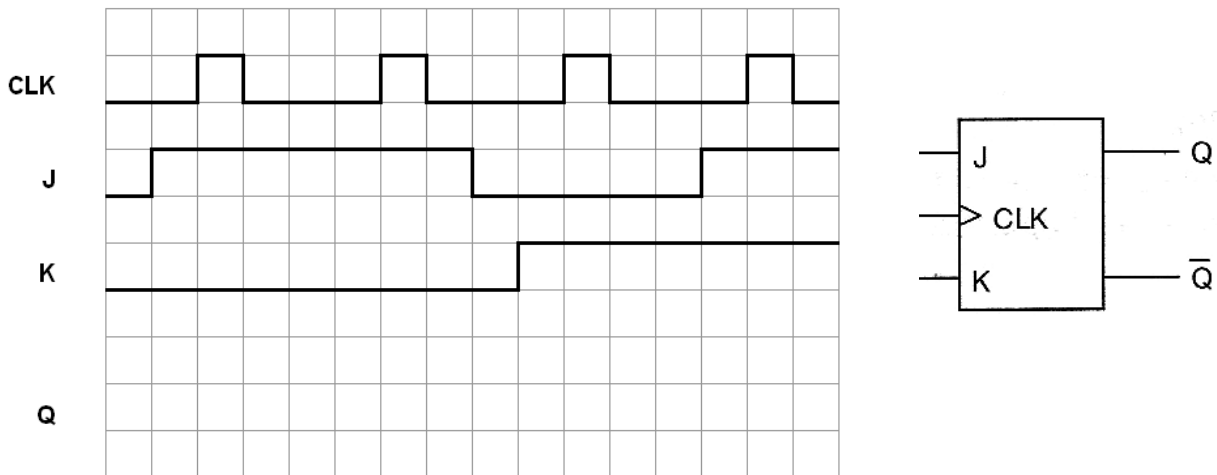
.....

- (β) Να υπολογίσετε τη συχνότητα της εξόδου Q του Φλιπ Φλοπ, αν η συχνότητα των παλμών του ωρολογίου (CLK) είναι 100 kHz.

$f_Q = \dots\dots\dots$

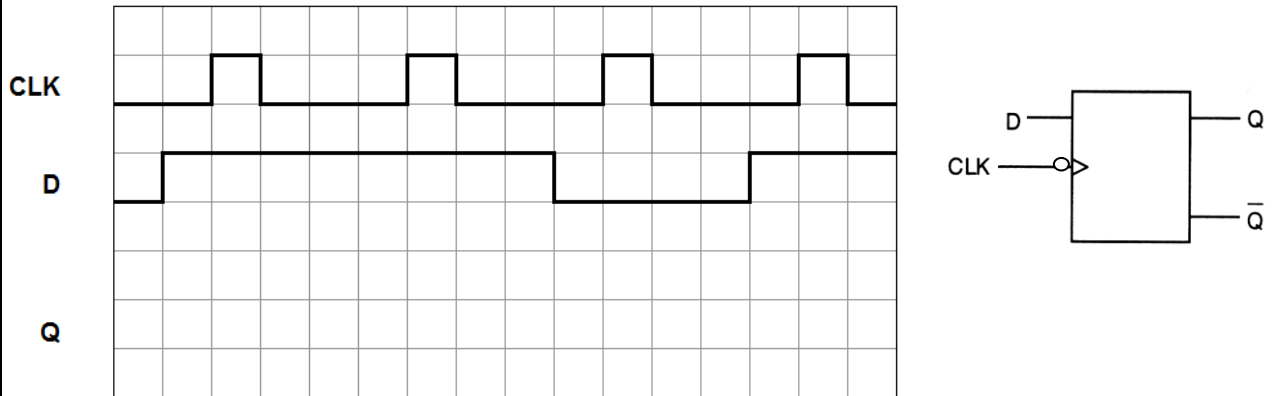
ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. (α) Στο σχήμα 5 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου σύγχρονου JK Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



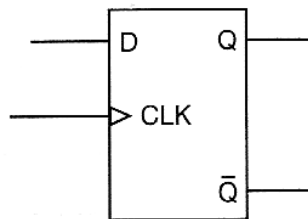
Σχήμα 5

(β) Στο σχήμα 6 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων σύγχρονου D Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q για 4 χρονικούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



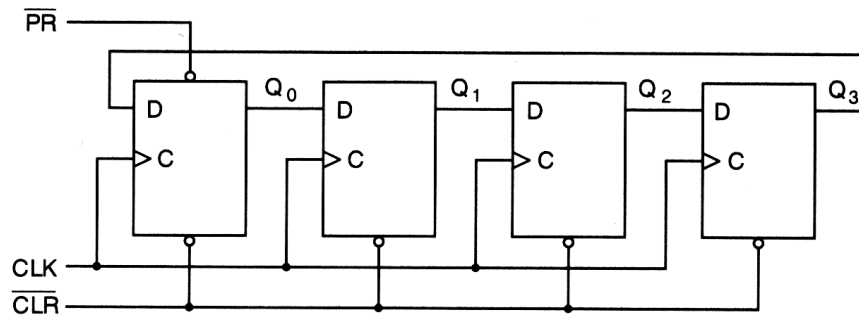
Σχήμα 6

14. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 7, να σχεδιάσετε το λογικό κύκλωμα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο.



Σχήμα 7

(β) Στο σχήμα 8 δίνεται το λογικό κύκλωμα κυκλικού ολισθητή 4-bit.



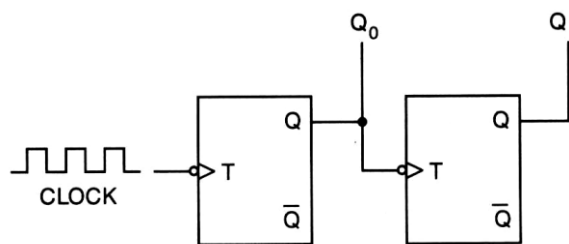
Σχήμα 8

Να συμπληρώσετε στο πίνακα 1 το περιεχόμενο του ολισθητή για τέσσερις (4) παλμούς του ωρολογίου (CLK) . Το αρχικό περιεχόμενο του ολισθητή είναι $Q_3 Q_2 Q_1 Q_0 = 0001$.

CLK	Q_0	Q_1	Q_2	Q_3
0	1	0	0	0
1				
2				
3				
4				

Πίνακας 1

15. Στο σχήμα 9 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.

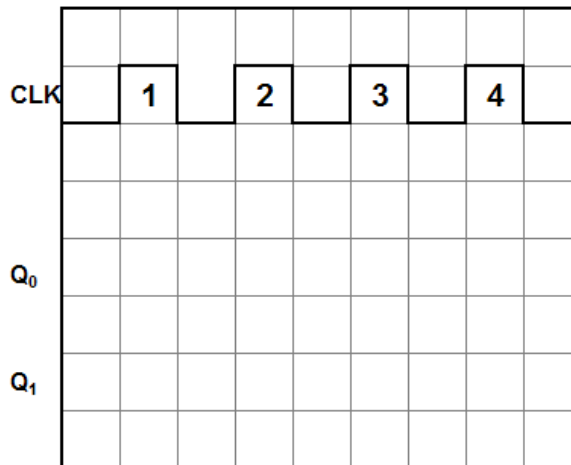


Σχήμα 9

(α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

.....

(β) Στο σχήμα 10 να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή για 4 παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.



Σχήμα 10

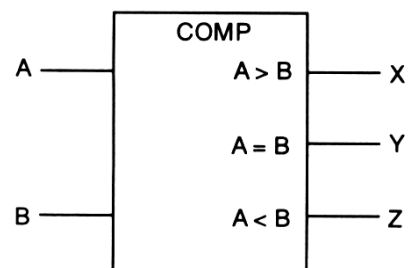
(γ) Να συμπληρώσετε τον πίνακα λειτουργίας του απαριθμητή για 4 παλμούς του ωρολογίου (CLK) (πίνακας 2).

Ρολόι (CLK) A/A	Q ₁	Q ₀
0	0	0
1		
2		
3		
4		

Πίνακας 2

16. Στο σχήμα 11 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



Σχήμα 11

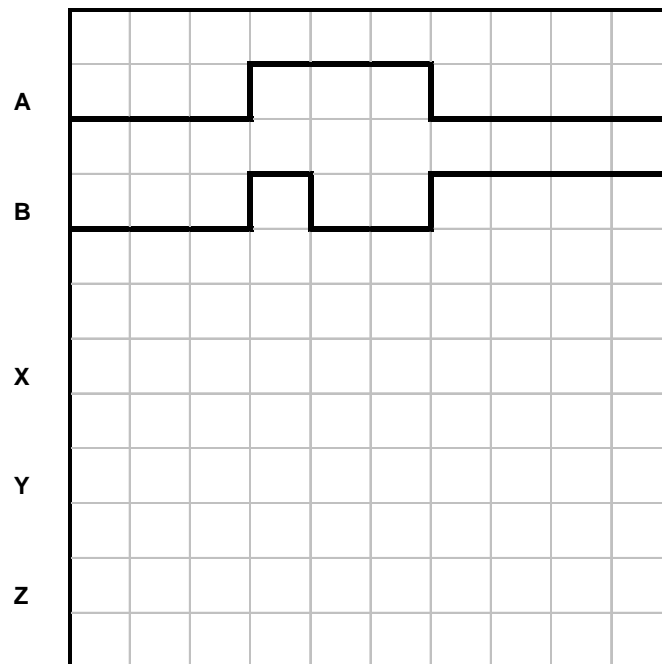
(α) Να δώσετε τις λογικές συναρτήσεις των τριών εξόδων του συγκριτή.

Y =

X =

Z =

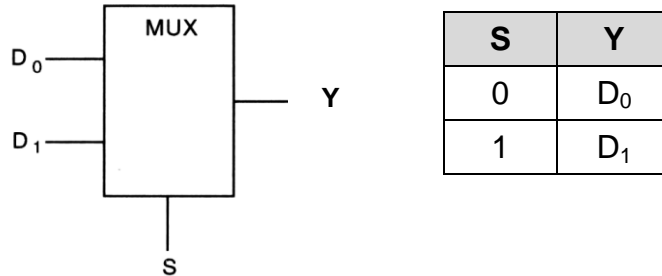
(β) Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα των εισόδων του ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα λογικά διαγράμματα των τριών εξόδων του συγκριτή, X, Y και Z.



Σχήμα 12

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 13 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας του πολυπλέκτη δυο γραμμών σε μια (2X1).



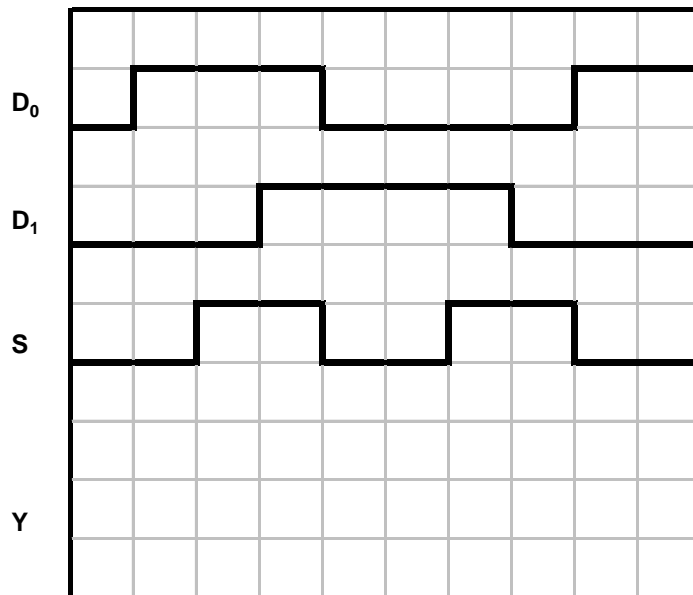
Σχήμα 13

(α) Να δώσετε τη λογική συνάρτηση της εξόδου Y .

$Y = \dots\dots\dots$

(β) Να σχεδιάσετε το λογικό κύκλωμα του πολυπλέκτη.

(γ) Στο σχήμα 14 δίνονται τα χρονικά διαγράμματα των εισόδων πολυπλέκτη 2X1. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y του πολυπλέκτη.



Σχήμα 14

18. Στο σχήμα 15 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας αποκωδικοποιητή 2-bit σε 4 γραμμές.



Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Σχήμα 15

(α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

$Y_0 = \dots\dots\dots$

$Y_1 = \dots\dots\dots$

$Y_2 = \dots\dots\dots$

$Y_3 = \dots\dots\dots$

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

(γ) Να υπολογίσετε το μέγιστο αριθμό εξόδων αποκωδικοποιητή όταν ο κώδικας εισόδου είναι 4 bit.

.....
.....

----- Τέλος Εξέτασης -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΤΕΧΝΟΛΟΓΙΑ ΑΝΑΛΟΓΙΚΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ

ΝΟΜΟΣ ΤΟΥ ΩΜ	
Ένταση του ρεύματος	$I = \frac{U}{R}$
ΕΝΑΛΛΑΣΣΟΜΕΝΟ ΡΕΥΜΑ	
Περίοδος εναλλασσόμενου ρεύματος	$T = \frac{1}{f}$
ΠΥΚΝΩΤΕΣ	
Χρονική σταθερά κυκλώματος RC	$\tau = RC$
ΠΗΝΙΑ	
Χρονική σταθερά κυκλώματος RL	$\tau = \frac{L}{R}$
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\overline{\bar{A}} = A$ $A + AB = A$ $A + \bar{A}B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$

ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$
ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max\ MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$d = \frac{t_H}{T} \times 100\%$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$

ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}2D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{RU_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$