

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2014

ΤΕΧΝΟΛΟΓΙΑ (II) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : 04 Ιουνίου 2014
Ώρα εξέτασης : 08:00 - 10:30

Λύσεις

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Σε τι διαφέρει μια μνήμη EEPROM από μια μνήμη EPROM;

Απάντηση

Η EEPROM είναι μια μνήμη PROM που το περιεχόμενο της σβήνεται με ηλεκτρικά μέσα, αντίθετα με τη μνήμη EPROM που θα πρέπει να εκτεθεί σε υπεριώδες φως για να διαγραφεί πριν τον επαναπρογραμματισμό.

.....

- (β) Για πιο λόγο οι πληροφορίες που αποθηκεύονται σε μια μνήμη DRAM χρειάζονται ανανέωση;

Απάντηση

Στη δυναμική μνήμη DRAM, τα δεδομένα αποθηκεύονται με μορφή ηλεκτρικών φορτίων που εφαρμόζονται σε πυκνωτές. Τα αποθηκευμένα φορτία στους πυκνωτές ελαττώνονται όμως με το χρόνο και για αυτό το λόγο οι πυκνωτές πρέπει να επαναφορτίζονται περιοδικά (ανανέωση της δυναμικής μνήμης).

.....

2. (α) Να αναφέρετε δύο είδη μικροφώνων με βάση την αρχή λειτουργίας τους.

Απάντηση

Δύο από τους πιο κάτω τύπους:

Μικρόφωνα Άνθρακα
Δυναμικά Μικρόφωνα
Πυκνωτικά Μικρόφωνα
Πιεζοηλεκτρικά Μικρόφωνα

.....

- (β) Να αναφέρετε δύο χαρακτηριστικά των μικροφώνων.

Απάντηση

Δύο από τα πιο κάτω χαρακτηριστικά:

Ευαισθησία
Καμπύλη απόκρισης
Πιστότητα
Κατευθυντικότητα
Αντίσταση εξόδου

.....

3. (α) Ποια είναι η μονάδα μέτρησης της χωρητικότητας μιας ηλεκτρονικής μνήμης;

Απάντηση

Η μονάδα χωρητικότητας μιας ηλεκτρονικής μνήμης είναι το byte (οκτώ bits)

(β) Να συσχετίσετε τη στήλη 1 με τη στήλη 2.

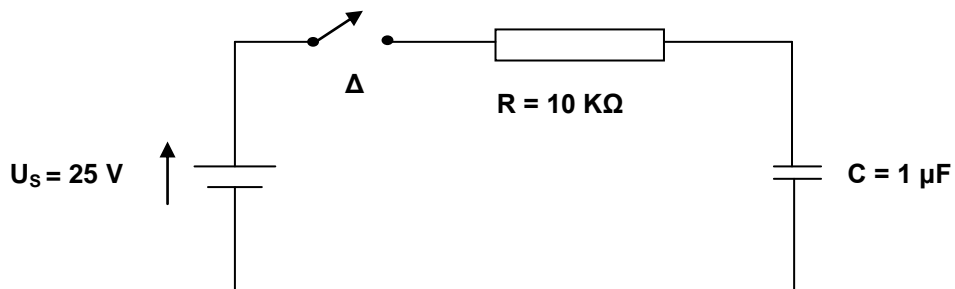
(1) RAM
(2) EEPROM
(3) PROM
(4) ROM

(Α) Μνήμη ανάγνωσης μόνο
(Β) Μνήμη τυχαίας προσπέλασης
(Γ) Ηλεκτρικά διαγραφόμενη PROM
(Δ) Προγραμματιζόμενη μνήμη ανάγνωσης μόνο

Απάντηση

Στήλη 1	Στήλη 2
(1)	(Β)
(2)	(Γ)
(3)	(Δ)
(4)	(Α)

-
4. Στο σχήμα 1 δίνεται κύκλωμα RC στο συνεχές ρεύμα. Ο διακόπτης Δ είναι αρχικά ανοικτός και ο πυκνωτής είναι αφόρτιστος. Να επιλέξετε τις σωστές απαντήσεις:



Σχήμα 1

(α) Η χρονική σταθερά τ , του κυκλώματος ισούται με :

- (1) 1 s
- (2) 47 ms
- (3) 10 ms
- (4) 470 μ s

Απάντηση

(3) 10 ms

(β) Με το κλείσιμο του διακόπτη Δ, ο πυκνωτής θα φορτιστεί πρακτικά σε χρόνο ίσο με:

- (1) Τη χρονική σταθερά του κυκλώματος.
- (2) Το πενταπλάσιο της χρονικής σταθεράς.
- (3) Εξαρτάται από την τιμή της εφαρμοζόμενης τάσης της ηλεκτρικής πηγής.
- (4) Το γινόμενο της χωρητικότητας του πυκνωτή και της αντίστασης.

Απάντηση

- (2) Το πενταπλάσιο της χρονικής σταθεράς.
-

5. Να επιλέξετε τις σωστές απαντήσεις.

(α) Απαριθμητής αποτελούμενος από 8 Φλιπ Φλοπ μπορεί να κάνει αρίθμηση από τον αριθμό 0 μέχρι τον αριθμό:

- (1) 8
- (2) 31
- (3) 64
- (4) 255
- (5) 512

Απάντηση

- (4) 255
-

(β) Απαριθμητής με μέτρο 40 αποτελείται από:

- (1) 2 Φλιπ Φλοπ
- (2) 6 Φλιπ Φλοπ
- (3) 8 Φλιπ Φλοπ
- (4) 16 Φλιπ Φλοπ
- (5) 32 Φλιπ Φλοπ

Απάντηση

- (2) 6 Φλιπ Φλοπ
-

6. (α) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης των λογικών οικογενειών.

Απάντηση

Δύο από τα πιο κάτω χαρακτηριστικά:

Καταναλισκόμενη ισχύς

Τάση τροφοδοσίας

Λογικά επίπεδα

Γινόμενο ταχύτητας - ισχύος

Περιθώριο θορύβου

Ικανότητα οδήγησης

Καθυστερήση διάδοσης του σήματος

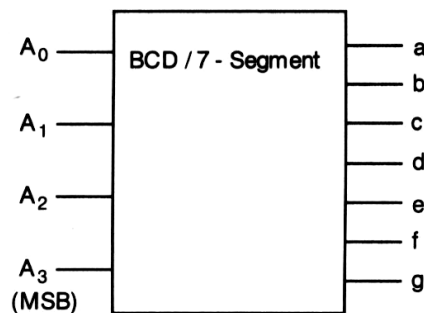
(β) Από τα πιο κάτω να επιλέξετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

- (1) Διαθέτουν είσοδο ωρολογίου (CLK).
- (2) Έχουν πολύ μικρή κατανάλωση ισχύος.
- (3) Είναι ευαίσθητα στο στατικό ηλεκτρισμό.
- (4) Έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες.
- (5) Έχουν κυμαινόμενη τάση τροφοδοσίας από 3 V μέχρι 15 V.

Απάντηση

- (2) Έχουν πολύ μικρή κατανάλωση ισχύος.
 - (5) Έχουν κυμαινόμενη τάση τροφοδοσίας από 3 V μέχρι 15 V.
-

7. Στο σχήμα 2 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει ένα ενδείκτη 7- τμημάτων.



Σχήμα 2

(α) Να δώσετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων αν η λογική κατάσταση των εισόδων του αποκωδικοποιητή είναι $A_3A_2A_1A_0 = 0101$.

Απάντηση

Αριθμός = 5

.....

(β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 3. Ποιος είναι ο κώδικας BDC που αντιστοιχεί στον αριθμό αυτό;

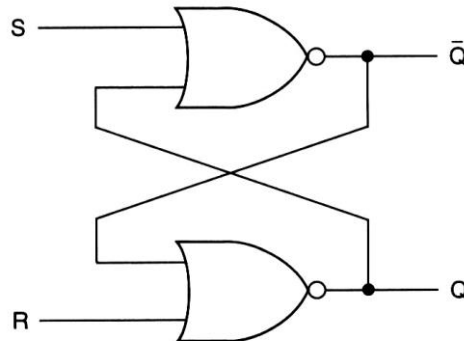
- (1) 0011
- (2) 1000
- (3) 1100
- (4) 0100
- (5) 0110

Απάντηση

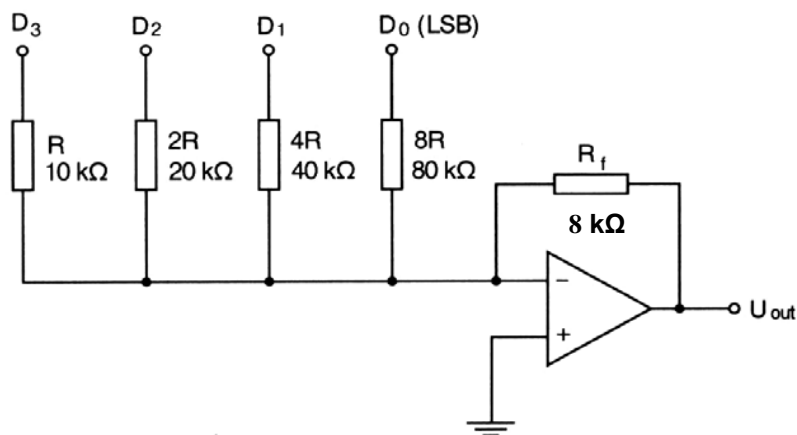
- (1) 0011

8. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NOR.

Απάντηση



9. Στην είσοδο του κυκλώματος μετατροπέα D/A του σχήματος 3, εφαρμόζεται ένα ψηφιακό σήμα με τιμή $D_3D_2D_1D_0 = 0001$. Να υπολογίσετε την τάση εξόδου U_{OUT} , αν στο λογικό 1 αντιστοιχεί τάση + 5 V και στο λογικό 0 τάση 0 V.



Σχήμα 3

Απάντηση

$$U_{OUT} = -(8D_3 + 4D_2 + 2D_1 + D_0) \frac{R_f}{8R} V_{IN}$$

$$U_{OUT} = -\frac{8 \text{ k}\Omega}{80 \text{ k}\Omega} \times 5 \text{ V} = -0,5 \text{ V}$$

$$U_{OUT} = -0,5 \text{ V}$$

10. (α) Να αναφέρετε ένα πλεονέκτημα των οθονών υγρών κρυστάλλων (LCD) σε σύγκριση με τις οθόνες διόδων φωτοεκπομπής (LED).

Απάντηση

Ένα από τα πιο κάτω πλεονεκτήματα:

- (1) Έχουν πολύ μικρή κατανάλωση ενέργειας σε σύγκριση με τις οθόνες LED.
 - (2) Δεν επηρεάζονται από τον εξωτερικό φωτισμό όπως οι οθόνες LED.
-

- (β) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

Απάντηση

Δύο από τις πιο κάτω εφαρμογές:

Κυκλώματα αποκοπής παρασιτικών παλμών από μηχανικούς διακόπτες.

Διαιρέτες συχνότητας

Στοιχεία μνήμης

Απαριθμητές

Καταχωρητές

.....

11. Να επιλέξετε τη σωστή απαντήση.

- (α) Το SR Φλιπ Φλοπ βρίσκεται στην απαγορευμένη κατάσταση, όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

- (1) $S = 0, R = 0$
- (2) $S = 1, R = 0$
- (3) $S = 1, R = 1$
- (4) $S = 0, R = 1$
- (5) Κανένα από τα πιο πάνω. Το SR Φλιπ Φλοπ δεν έχει καμιά απαγορευμένη κατάσταση.

Απάντηση

- (3) $S = 1 R = 1$
-

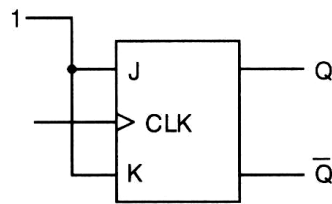
- (β) Το JK Φλιπ Φλοπ βρίσκεται στην κατάσταση μνήμης (Memory), όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

- (1) $J = 0, K = 0$
- (2) $J = 1, K = 0$
- (3) $J = 1, K = 1$
- (4) $J = 0, K = 1$
- (5) Κανένα από τα πιο πάνω. Το JK Φλιπ Φλοπ αντίθετα με το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί στην κατάσταση μνήμης.

Απάντηση

- (1) $J = 0, K = 0$

12. Στο Σχήμα 4 δίνεται το κύκλωμα JK Φλιπ Φλοπ με τις δύο εισόδους συνδεδεμένες στο λογικό 1.



Σχήμα 4

- (α) Να αναφέρετε τι θα συμβεί στις εξόδους του όταν εφαρμόσουμε παλμούς χρονισμού στην είσοδο του ωρολογίου (CLK).

Απάντηση

Το Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής και οι εξόδοι του θα αλλάζουν κατάσταση για κάθε παλμό.

- (β) Να υπολογίσετε τη συχνότητα της εξόδου Q του Φλιπ Φλοπ, αν η συχνότητα των παλμών του ωρολογίου (CLK) 100 kHz.

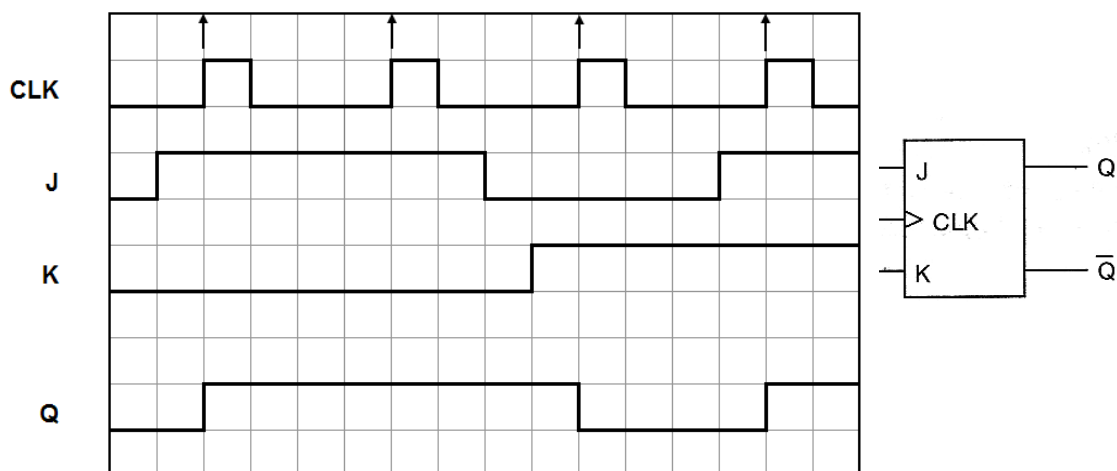
Απάντηση

$f_Q = 50 \text{ kHz}$

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. (α) Στο σχήμα 5 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου σύγχρονου JK Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς του CLK. Η αρχική κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι το λογικό 0 (RESET).

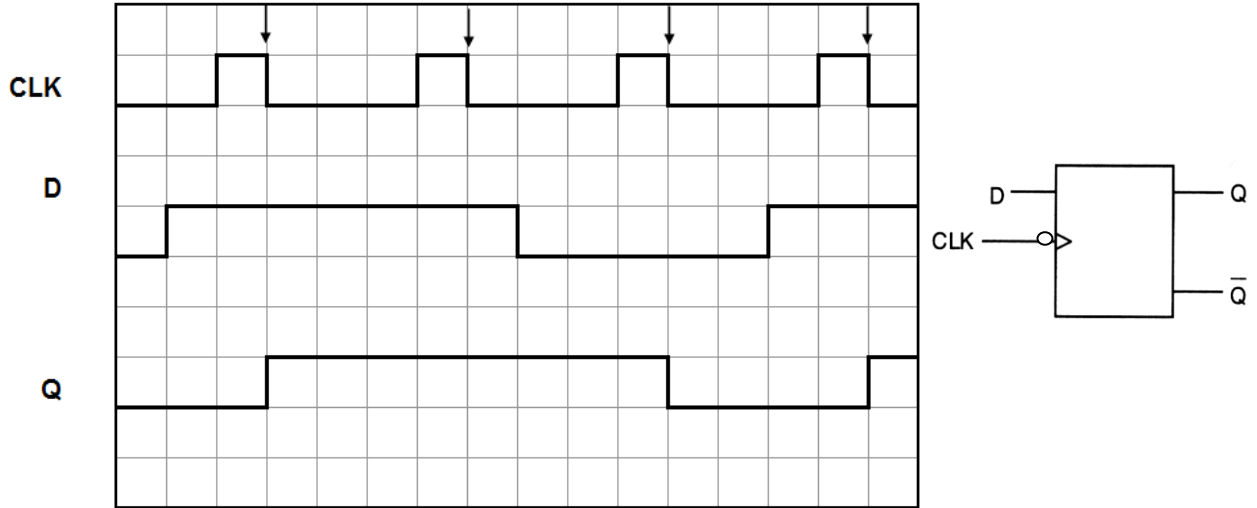
Απάντηση



Σχήμα 5

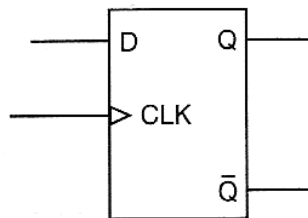
(β) Στο σχήμα 6 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων σύγχρονου D Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των παλμών του ωρολογίου CLK. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q για 4 χρονικούς παλμούς του CLK. Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).

Απάντηση



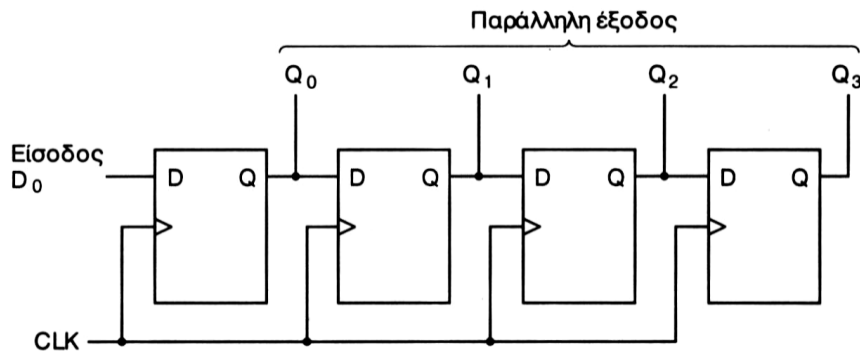
Σχήμα 6

14. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 7, να σχεδιάσετε το λογικό κύκλωμα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο.

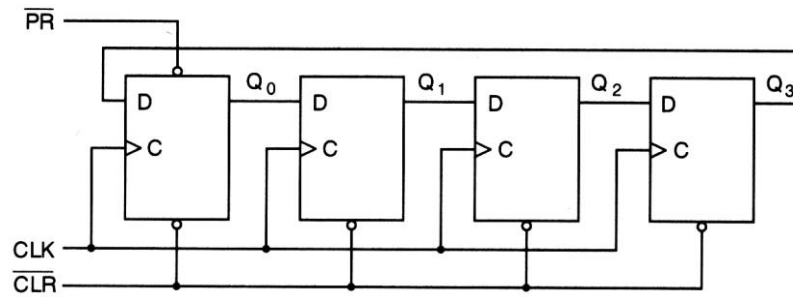


Σχήμα 7

Απάντηση



(β) Στο σχήμα 8 δίνεται το λογικό κύκλωμα κυκλικού ολισθητή 4-bit.



Σχήμα 8

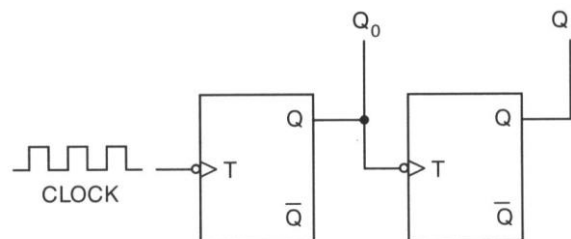
Να συμπληρώσετε στο πίνακα 1 το περιεχόμενο του ολισθητή για τέσσερις (4) παλμούς του ωρολογίου (CLK) . Το αρχικό περιεχόμενο του ολισθητή είναι $Q_3 Q_2 Q_1 Q_0 = 0001$.

Απάντηση

CLK	Q_0	Q_1	Q_2	Q_3
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0

Πίνακας 1

15. Στο σχήμα 9 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



Σχήμα 9

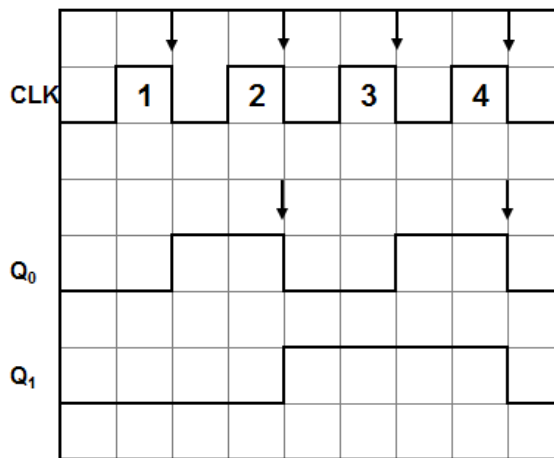
(α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

Απάντηση

Μετρά προς τα πάνω.

(β) Στο σχήμα 10 να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή για 4 παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.

Απάντηση



Σχήμα 10

(γ) Να συμπληρώσετε τον πίνακα λειτουργίας του απαριθμητή για 4 παλμούς του ωρολογίου (CLK) (πίνακας 2).

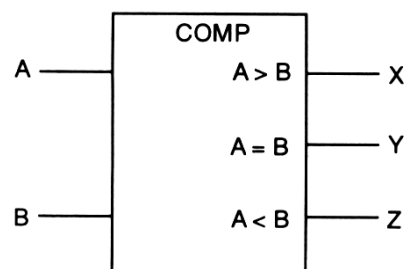
Απάντηση

Ρολόι (CLK) A/A	Q ₁	Q ₀
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

Πίνακας 1

16. Στο σχήμα 11 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



Σχήμα 11

(α) Να δώσετε τις λογικές συναρτήσεις των τριών εξόδων του συγκριτή.

Απάντηση

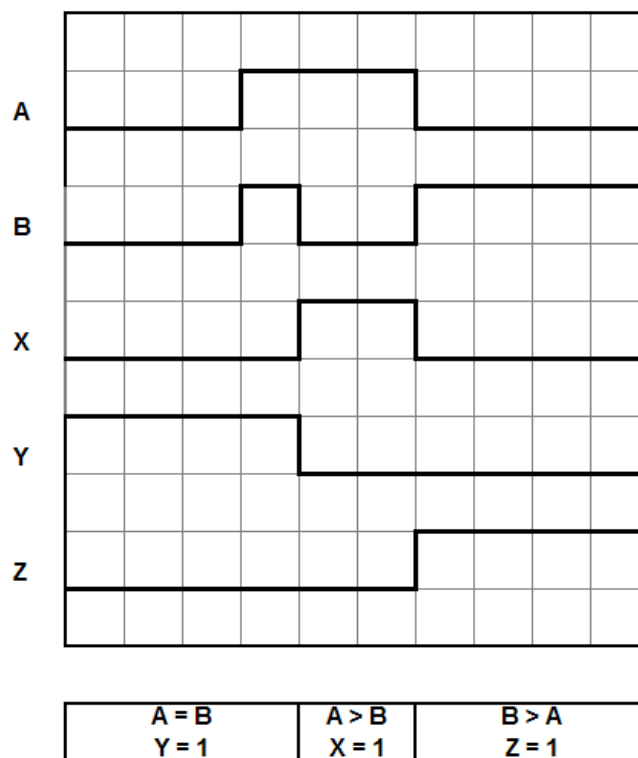
$$X = A \cdot \overline{B}$$

$$Y = \overline{A} \cdot \overline{B} + A \cdot B \quad \text{ή} \quad Y = \overline{A \oplus B}$$

$$Z = \overline{A} \cdot B$$

(β) Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα των εισόδων του ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα λογικά διαγράμματα των τριών εξόδων του συγκριτή, X, Y και Z.

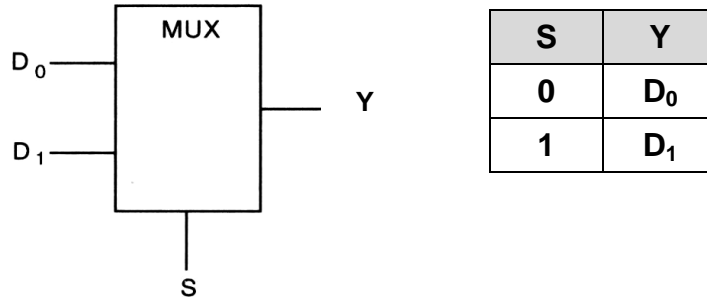
Απάντηση



Σχήμα 12

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 13 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας του πολυπλέκτη δυο γραμμών σε μια (2X1).



Σχήμα 13

(α) Να δώσετε τη λογική συνάρτηση της εξόδου Y .

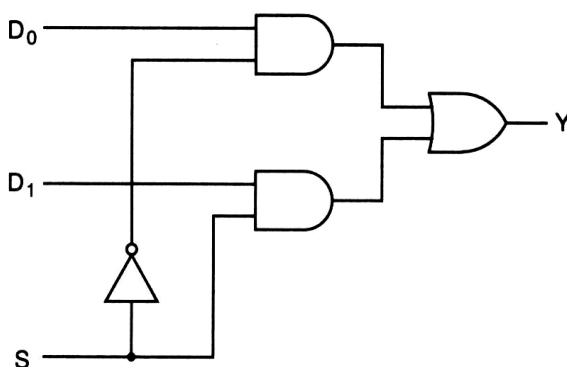
Απάντηση

$$Y = D_0 \cdot \bar{S} + D_1 \cdot S$$

.....

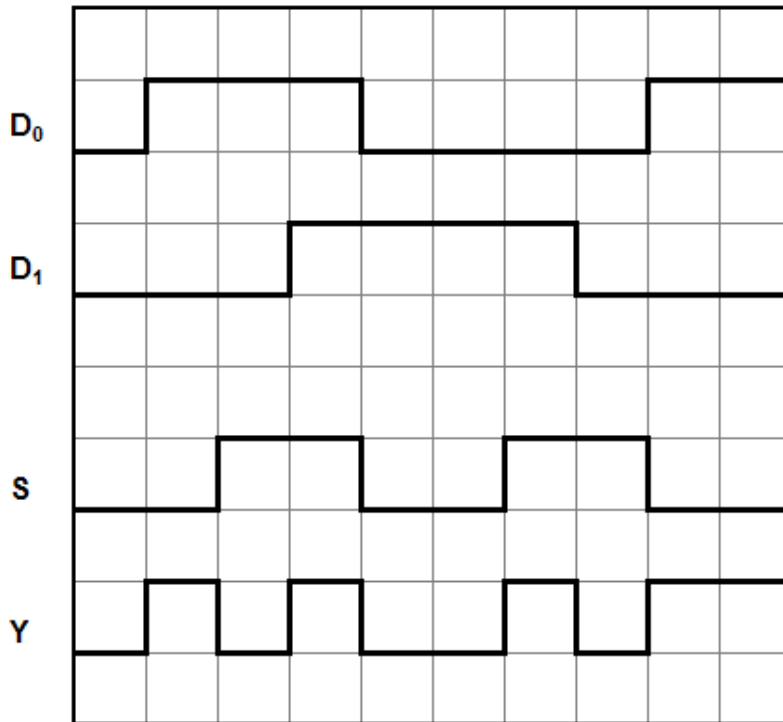
(β) Να σχεδιάσετε το λογικό κύκλωμα του πολυπλέκτη.

Απάντηση



(γ) Στο σχήμα 14 δίνονται τα χρονικά διαγράμματα των εισόδων πολυπλέκτη 2X1. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y του πολυπλέκτη.

Απάντηση



Σχήμα 14

18. Στο σχήμα 15 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας αποκωδικοποιητή 2-bit σε 4 γραμμές.



Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Σχήμα 15

(α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

Απάντηση

$$Y_0 = \bar{A}_1 \bar{A}_0 \quad (0, 0)$$

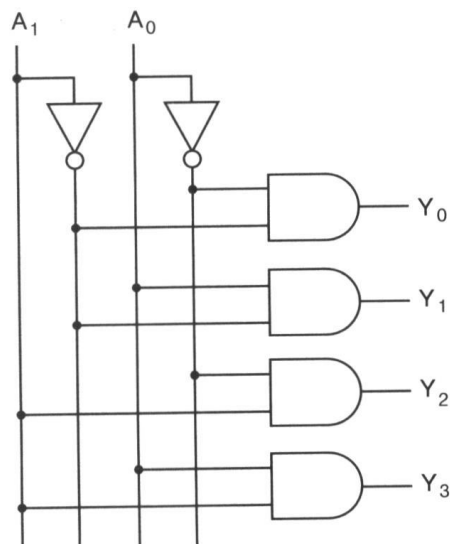
$$Y_1 = \bar{A}_1 A_0 \quad (0, 1)$$

$$Y_2 = A_1 \bar{A}_0 \quad (1, 0)$$

$$Y_3 = A_1 A_0 \quad (1, 1)$$

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

Απάντηση



(γ) Να υπολογίσετε το μέγιστο αριθμό εξόδων αποκωδικοποιητή όταν ο κώδικας εισόδου είναι 4 bit.

Απάντηση

$$\text{Αριθμός εξόδων} = 2^4 = 16$$

----- Τέλος Εξέτασης -----