

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2013

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : Τρίτη, 28 Μαΐου 2013
Ωρα εξέτασης : 11:00 – 13:30

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

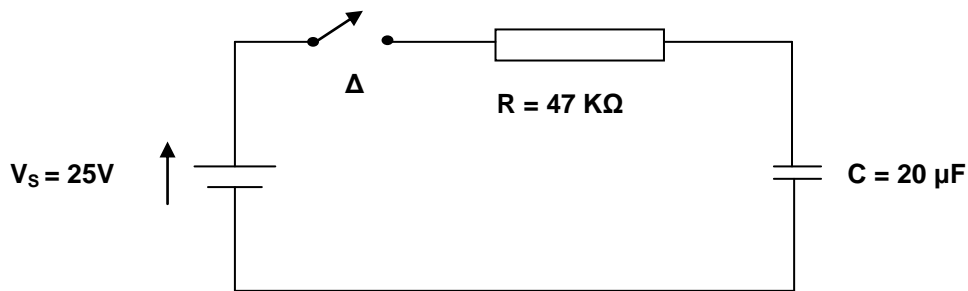
1. (α) Να αναφέρετε τι είναι το φαινόμενο της στερεοφωνίας στην ακουστική.

.....
.....
.....
.....
.....
.....

(β) Να αναφέρετε δύο προϋποθέσεις που είναι απαραίτητες για την επίτευξη στερεοφωνίας σε ένα ηχητικό σύστημα.

(1)
.....
(2)
.....

2. Στο σχήμα 1 δίνεται κύκλωμα RC στο συνεχές ρεύμα. Ο διακόπτης Δ είναι αρχικά ανοικτός και ο πυκνωτής αφόρτιστος. Να επιλέξετε τις σωστές απαντήσεις:



Σχήμα 1

(α) Με το κλείσιμο του διακόπτη Δ, ο πυκνωτής θα φορτιστεί πλήρως σε χρόνο:

- (1) 47 μs
- (2) 20 ms
- (3) 10 ms
- (4) 4,7 s
- (5) 25 s

.....

(β) Σε ένα κύκλωμα RC πλήρως φορτισμένος πυκνωτής πρακτικά εκφορτίζεται σε χρόνο ίσο με:

- (1) τη χρονική σταθερά του κυκλώματος
- (2) το πενταπλάσιο της χρονικής σταθεράς του κυκλώματος
- (3) την τιμή της αντίστασης R
- (4) το πενταπλάσιο της χωρητικότητας C του πυκνωτή

.....

3. Να επιλέξετε τις σωστές απαντήσεις.

(α) Το μέγιστο μέτρο απαριθμητή 5-bit είναι το:

- (1) 5
- (2) 10
- (3) 16
- (4) 32
- (5) 50

.....

(β) Πολυπλέκτης έχει 16 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου δεδομένων πρέπει να έχει;

- (1) 1
- (2) 2
- (3) 4
- (4) 8
- (5) 16

.....

4. (α) Ποια είναι η μικρότερη μονάδα μέτρησης της χωρητικότητας μιας ηλεκτρονικής μνήμης;

.....

.....

(β) Να συσχετίσετε τη στήλη 1 με τη στήλη 2.

(1) RAM
(2) ROM
(3) PROM
(4) SRAM

(α) Μνήμη ανάγνωσης μόνο
(β) Στατική μνήμη τυχαίας προσπέλασης
(γ) Μνήμη τυχαίας προσπέλασης
(δ) Προγραμματιζόμενη μνήμη ανάγνωσης μόνο

Στήλη 1	Στήλη 2
(1)	
(2)	
(3)	
(4)	

5. (α) Να αναφέρετε δύο διαφορές της μνήμης RAM από τη μνήμη ROM.

(1)

.....

.....

(2)

.....

.....

(β) Ποια είναι η διαφορά της μνήμης EPROM από τη μνήμη PROM;

.....

.....

.....

.....

.....

6. (α) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης των λογικών οικογενειών.

(1)

(2)

(β) Από τις πιο κάτω προτάσεις, να επιλέξετε τα δύο πλεονεκτήματα, της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

(1) διαθέτουν είσοδο ωρολογίου (CLK)

(2) έχουν πολύ μικρή κατανάλωση ισχύος

(3) είναι ευαίσθητα στο στατικό ηλεκτρισμό

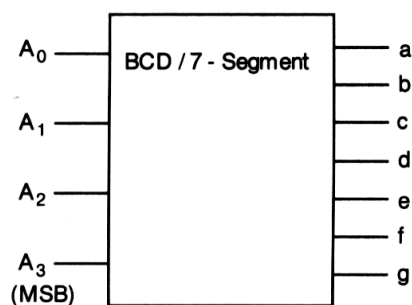
(4) έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες

(5) ο χρόνος διάδοσης τους είναι σχετικά μεγάλος και η ταχύτητα λειτουργίας τους είναι σχετικά πιο χαμηλή από άλλες λογικές οικογένειες

(6) έχουν κυμαινόμενη τάση τροφοδοσίας

.....
.....
.....
.....

7. Στο σχήμα 2 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει έναν ενδείκτη 7- τμημάτων.



Σχήμα 2

(α) Να δώσετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων αν ο κώδικας BCD που εφαρμόζεται στην είσοδο του αποκωδικοποιητή είναι $A_3 A_2 A_1 A_0 = 0111$.

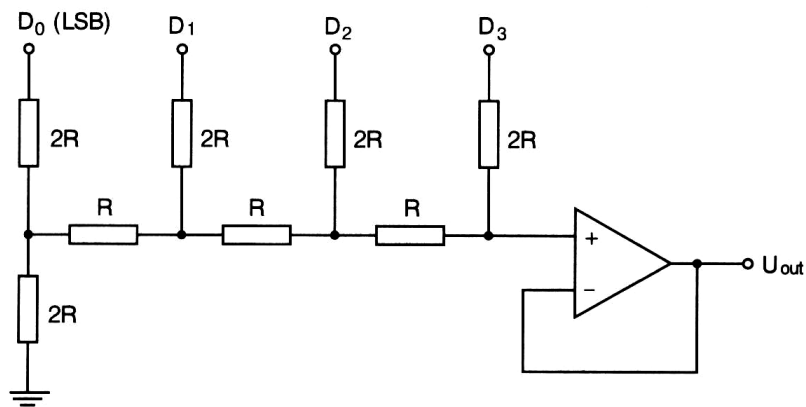
Αριθμός =

(β) Σε 7-μηματική μονάδα ένδειξης παριστάνεται ο αριθμός 8. Ποιος είναι ο κώδικας εισόδου BDC που αντιστοιχεί στον αριθμό αυτό;

- (1) 0011
- (2) 1000
- (3) 1100
- (4) 0100
- (5) 0110

Κώδικας BDC =

8. Στην είσοδο του κυκλώματος μετατροπέα D/A με κλιμακωτό δίκτυο αντιστάσεων R/2R του σχήματος 3, εφαρμόζεται ένα ψηφιακό σήμα με τιμή $D_3 D_2 D_1 D_0 = 0001$. Να υπολογίσετε την τάση εξόδου U_{OUT} , αν στο λογικό 1 αντιστοιχεί τάση + 5 V και στο λογικό 0 τάση 0 V.



Σχήμα 3

$U_{OUT} = \dots\dots\dots$

9. (α) Να αναφέρετε το πλεονέκτημα των οθονών υγρών κρυστάλλων (LCD) σε σύγκριση με τις οθόνες διόδων φωτοεκπομπής (LED).

.....
.....
.....
.....
.....

(β) Να αναφέρετε δύο εφαρμογές των απαριθμητών.

(1)
.....
(2)
.....

10. Να επιλέξετε τη σωστή απάντηση.

(α) Το JK Φλιπ Φλοπ πλεονεκτεί έναντι του SR Φλιπ Φλοπ διότι:

- (1) είναι πιο γρήγορο
- (2) δεν έχει απαγορευμένη κατάσταση εισόδων
- (3) διαθέτει είσοδο ωρολογίου (CLK)
- (4) διαθέτει δύο εξόδους

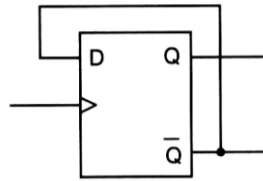
.....

(β) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι εισοδοί του βρίσκονται στα λογικά επίπεδα:

- (1) $J = 0, K = 0$
- (2) $J = 1, K = 0$
- (3) $J = 1, K = 1$
- (4) $J = 0, K = 1$
- (5) Κανένα από τα πιο πάνω. Το JK Φλιπ Φλοπ αντίθετα με το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί στην κατάσταση εναλλαγής.

.....

11. Στο σχήμα 4 δίνεται το κύκλωμα T Φλιπ Φλοπ.



Σχήμα 4

(α) Να αναφέρετε τι θα συμβεί στην έξοδο Q του Φλιπ Φλοπ όταν εφαρμόσουμε παλμούς ωρολογίου (CLK).

.....
.....
.....
.....

(β) Να υπολογίσετε τη συχνότητα της εξόδου Q αν η συχνότητα των παλμών ωρολογίου (CLK) είναι 100 kHz.

$f_Q = \dots\dots\dots$

12. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NAND.

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. (α) Να δώσετε τον ορισμό του συγκριτή τάσης.

.....

.....

.....

.....

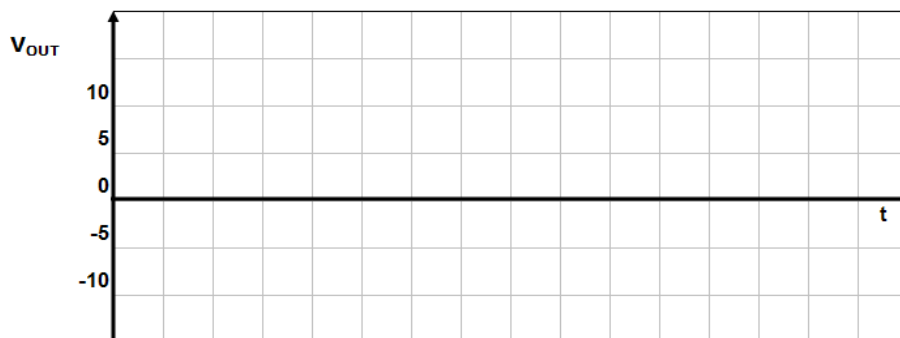
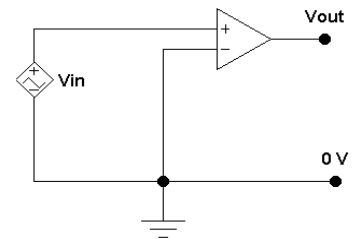
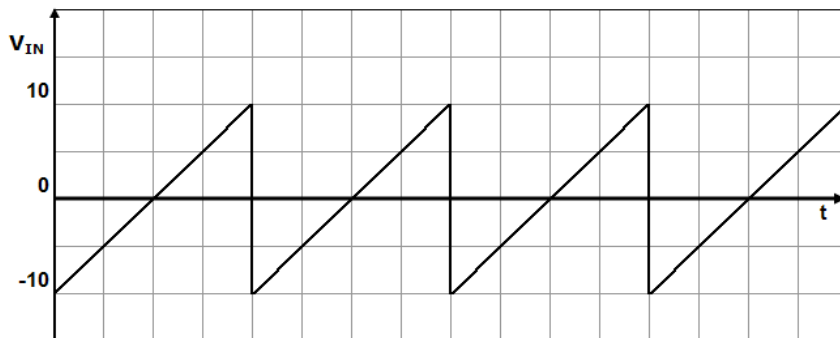
.....

.....

.....

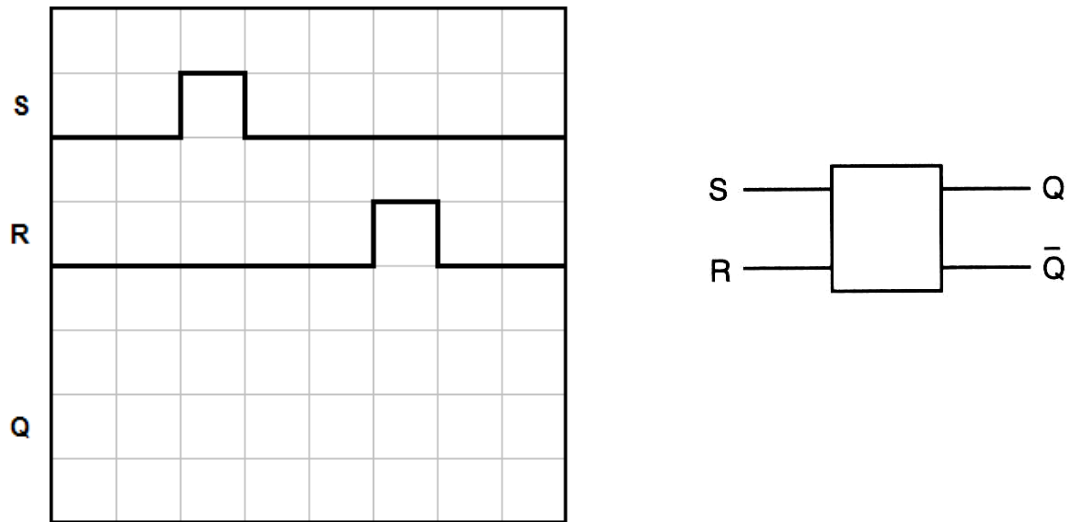
.....

(β) Στο σχήμα 5 δίνεται το κύκλωμα συγκριτή τάσης και το σήμα που εφαρμόζεται στη θετική είσοδό του. Η αρνητική είσοδος του συγκριτή, είναι συνδεδεμένη στα 0 V. Να σχεδιάσετε το σήμα εξόδου, αν οι μέγιστες τιμές εξόδου του συγκριτή είναι ± 5 V.



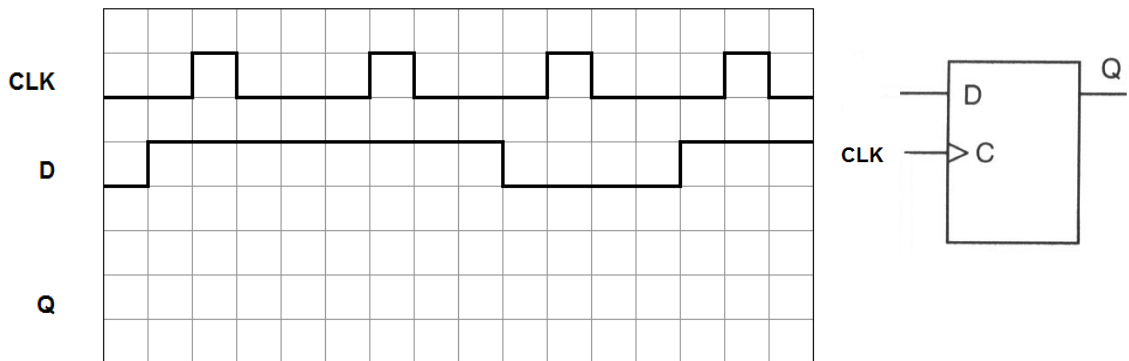
Σχήμα 5

14. (α) Στο σχήμα 6 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ασύγχρονου SR Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



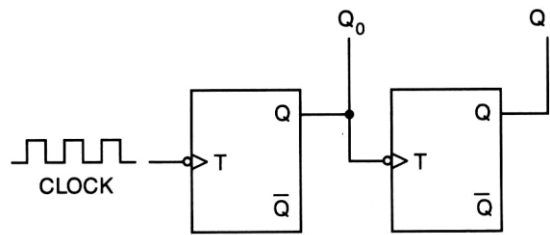
Σχήμα 6

- (β) Στο σχήμα 7 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων D Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q για 4 χρονικούς παλμούς του CLK. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



Σχήμα 7

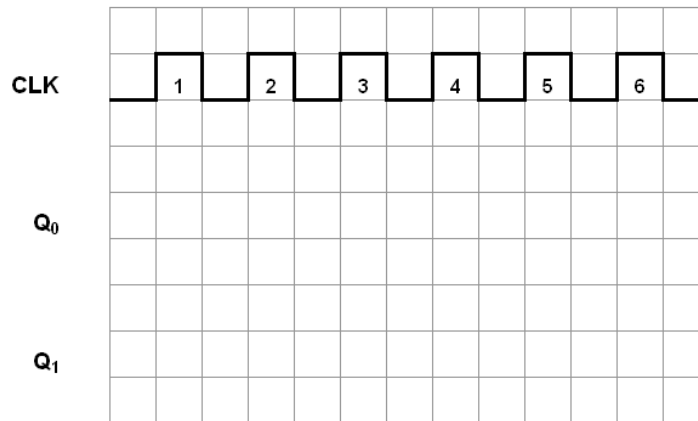
15. Στο σχήμα 8 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



Σχήμα 8

(α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

(β) Στο σχήμα 9 να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή για 6 παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του απαριθμητή είναι RESET.



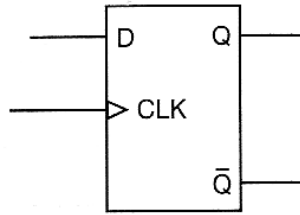
Σχήμα 9

(γ) Στον πίνακα 1 να συμπληρώσετε τον πίνακα λειτουργίας του κυκλώματος του απαριθμητή του σχήματος 8 για 4 παλμούς του ωρολογίου (CLK).

Ρολόι (CLK) A/A	Q ₁	Q ₀
0	0	0
1		
2		
3		
4		

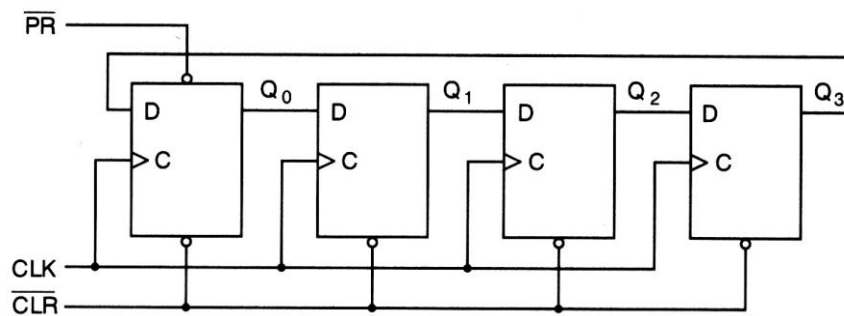
Πίνακας 1

16. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 10, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο.



Σχήμα 10

- (β) Στο σχήμα 11 δίνεται το λογικό κύκλωμα κυκλικού ολισθητή 4-bit. Το αρχικό του περιεχόμενο, είναι $Q_3Q_2Q_1Q_0 = 1000$.



Σχήμα 11

Να συμπληρώσετε στον πίνακα 2 το περιεχόμενο του ολισθητή για τέσσερις παλμούς του ωρολογίου (CLK).

CLK	Q ₀	Q ₁	Q ₂	Q ₃
0	0	0	0	1
1				
2				
3				
4				

Πίνακας 2

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. (α) Να δώσετε τον ορισμό του ψηφιακού συγκριτή.

.....

.....

.....

.....

.....

.....

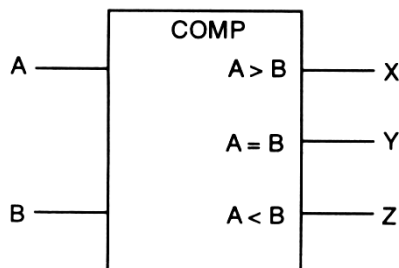
.....

.....

.....

.....

(β) Στο σχήμα 12 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.

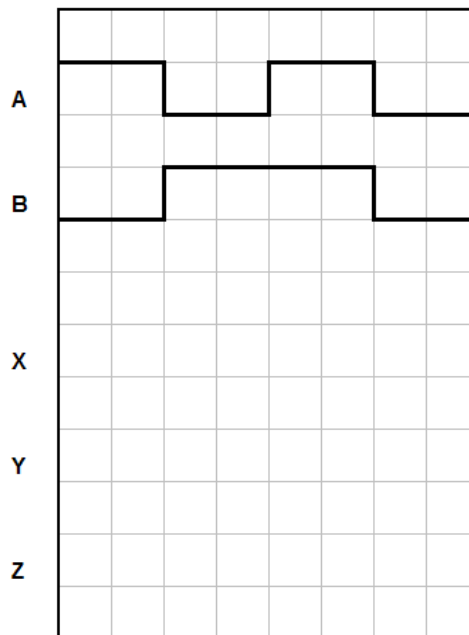


Σχήμα 12

Να συμπληρώσετε τον πίνακα αληθείας του συγκριτή.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z

(γ) Στο σχήμα 13 δίνονται τα χρονικά διαγράμματα των εισόδων του ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα λογικά διαγράμματα των τριών εξόδων του, X, Y και Z.



Σχήμα 13

18. Στο σχήμα 14 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 14

(α) Να συμπληρώσετε τον πίνακα αληθείας του αποκωδικοποιητή.

Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0				
0	1				
1	0				
1	1				

(β) Να δώσετε τις λογικές εξισώσεις των τεσσάρων εξόδων του.

Y₀ =

Y₁ =

Y₂ =

Y₃ =

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

----- Τέλος Εξέτασης -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ

ΝΟΜΟΣ ΤΟΥ ΩΜ	
Ένταση του ρεύματος	$I = \frac{U}{R}$
ΕΝΑΛΛΑΣΣΟΜΕΝΟ ΡΕΥΜΑ	
Περίοδος εναλλασσόμενου ρεύματος	$T = \frac{1}{f}$
ΠΥΚΝΩΤΕΣ	
Χρονική σταθερά κυκλώματος RC	$\tau = RC$
ΠΗΝΙΑ	
Χρονική σταθερά κυκλώματος RL	$\tau = \frac{L}{R}$
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot \bar{A} = 0$ $\overline{\bar{A}} = A$ $A + A \cdot B = A$ $A + A \cdot \bar{B} = A + B$ $(A + \bar{B}) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$

ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max\ MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} 2D_1 + \frac{1}{8} D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} D_1 + \frac{1}{8} D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$