

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ, ΠΟΛΙΤΙΣΜΟΥ, ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2021

ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά II (410)
Ημερομηνία : Δευτέρα, 07 Ιουνίου 2021
Ωρα εξέτασης : 08:00 – 10:30

Λύσεις

ΜΕΡΟΣ Α΄ - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

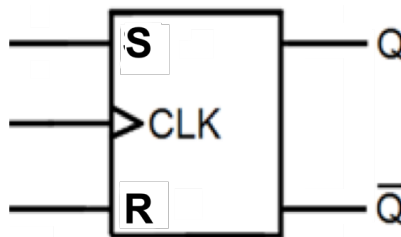
1. (α) Έναν από τα χαρακτηριστικά των λογικών οικογενειών, είναι η «καθυστέρηση διάδοσης σήματος» (propagation delay). Να εξηγήσετε τι εννοείται με τον όρο αυτό.

Είναι ο χρόνος που χρειάζεται για να μεταφερθεί στην έξοδο μιας πύλης, μια μεταβολή που λαμβάνει χώρα στην είσοδο της πύλης.

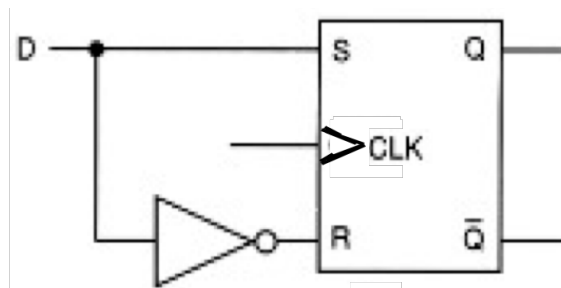
- (β) Από τα πιο κάτω να επιλέξετε δύο (2) πλεονεκτήματα των ολοκληρωμένων κυκλωμάτων (ICs) της λογικής οικογένειας CMOS, έναντι των άλλων λογικών οικογενειών:

- (1) Διαθέτουν είσοδο ωρολογίου (CLK).
- (2) Έχουν πολύ μικρή κατανάλωση ισχύος.
- (3) Είναι ευαίσθητα στον στατικό ηλεκτρισμό.
- (4) Έχουν κυμαινόμενη τάση τροφοδοσίας από 3 V μέχρι 15 V.

2. Να μετατρέψετε το SR Φλιπ Φλοπ του Σχήματος 1, έτσι που να λειτουργεί ως D Φλιπ Φλοπ.



Σχήμα 1

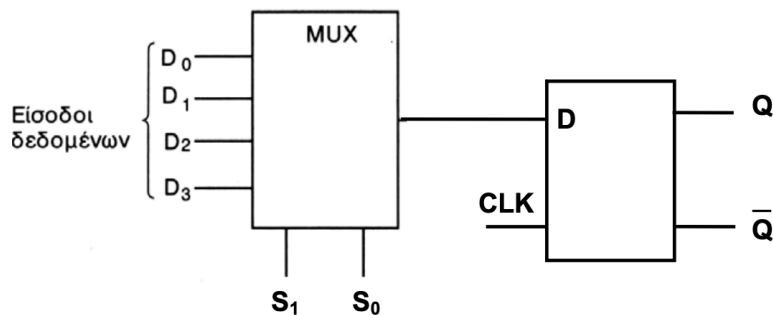


3. Να συμπληρώσετε τον Πίνακα 1 πιο κάτω, που αφορά στο κύκλωμα παραγωγής ψηφίου ισοτιμίας.

ΚΩΔΙΚΑΣ ΔΕΔΟΜΕΝΩΝ	ΜΟΝΟ ΨΗΦΙΟ ΙΣΟΤΙΜΙΑΣ	ΖΥΓΟ ΨΗΦΙΟ ΙΣΟΤΙΜΙΑΣ
1 1 0 1 1 1 0 0	0	1
1 1 0 1 0 0 1 1	0	1
1 0 0 0 1 1 0 1	1	0
1 1 0 1 1 1 1 1	0	1

Πίνακας 1

4. Στο Σχήμα 2 δίνεται μπλοκ διάγραμμα πολυπλέκτη η έξοδος του οποίου συνδέεται με την είσοδο ενός D Φλιπ Φλοπ.



Σχήμα 2

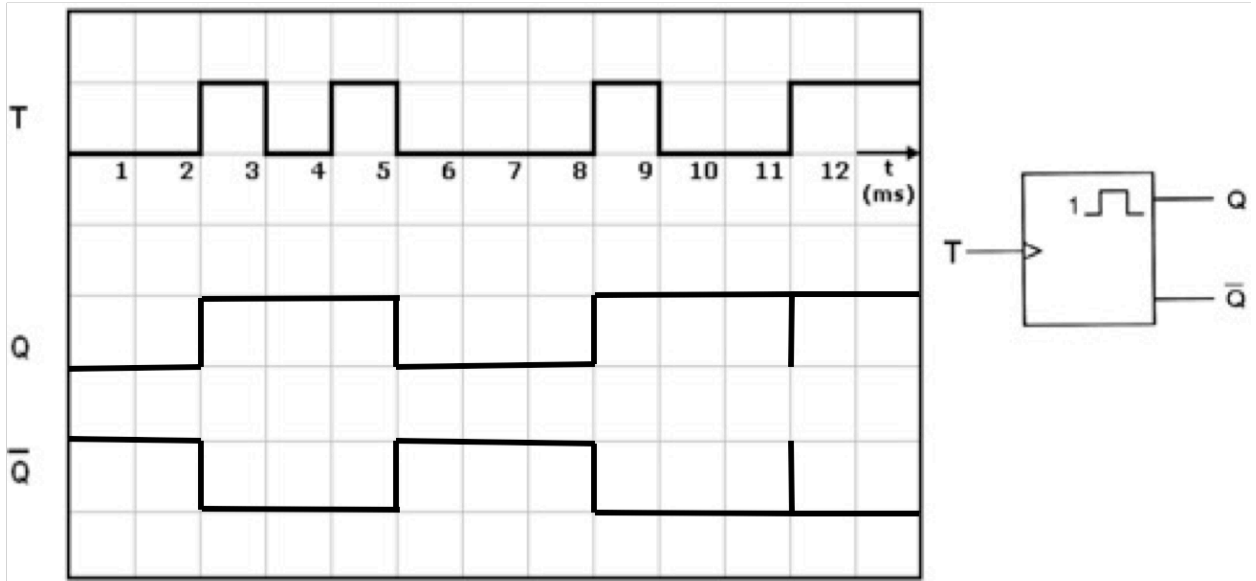
Στον Πίνακα 2 να συμπληρώσετε τη στήλη για την έξοδο Q του D Φλιπ Φλοπ του Σχήματος 2.

A/A	S ₁	S ₀	D ₀	D ₁	D ₂	D ₃	CLK	Q
1	0	1	1	1	0	0	1	1
2	1	1	1	0	1	0	1	0
3	0	0	0	1	1	0	1	0
4	1	0	0	0	1	1	1	1

Πίνακας 2

5. Στο Σχήμα 3 δίνονται το λογικό σύμβολο και το χρονικό διάγραμμα της εισόδου (T) μη επαναδιεγειρόμενου μονοσταθι πολυδονητή, ο οποίος έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του πολυδονητή είναι το λογικό 0.

Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων του πιο πάνω πολυδονητή.



Σχήμα 3

6. Απαριθμητής μετρά από το 0 μέχρι το 130. Να υπολογίσετε:
 (α) τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται ο απαριθμητής.

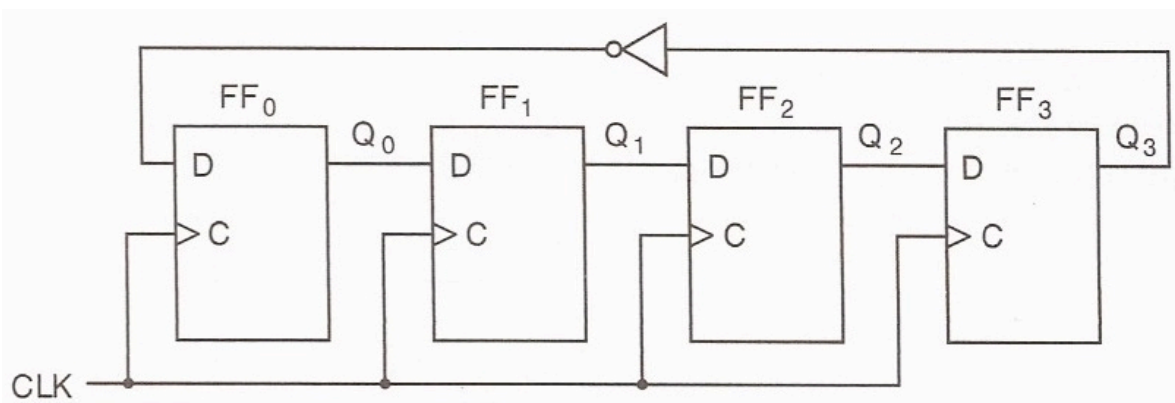
**Η μέτρηση από 0 μέχρι 130 συμπεριλαμβάνει 131 αριθμούς.
 Απαιτείται απαριθμητής με μέγιστο μέτρο (max MOD) = 256 (αφού 131 > 128).**

$$2^n = 256 \Rightarrow n = 8 \text{ Φλιπ Φλοπ}$$

- (β) το μέγιστο μέτρο αρίθμησης (maxMOD) του απαριθμητή.

$$2^8 = 256$$

7. (α) Να δώσετε την ονομασία του κυκλώματος του Σχήματος 4.



Σχήμα 4

Είναι κύκλωμα Απαριθμητή Τζόνσον (Johnson Counter) 4-bit (με 4 D – FFs)

(β) Να υπολογίσετε τον αριθμό των D Φλιπ Φλοπ αντίστοιχου κυκλώματος με αυτό του Σχήματος 4, στο οποίο η περίοδος των ωρολογιακών παλμών να είναι 500 ns και η περίοδος των παλμών στην έξοδο του κυκλώματος να είναι 8 μs.

$$T_{CLK} = 500 \text{ ns} \Rightarrow f_{CLK} = 1 / T_{CLK} = 1 / (500 \times 10^{-9}) = 2000000 \text{ HZ}$$

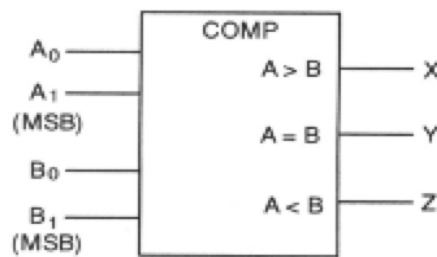
$$T_Q = 8 \text{ μs} \Rightarrow f_Q = 1 / T_Q = 1 / (8 \times 10^{-6}) = 125000 \text{ Hz}$$

Για τον απαριθμητή Τζόνσον: $f_Q = (1 / 2N) \cdot f_{CLK}$

$$\Rightarrow \text{Αριθμός των D – FF, } N = f_{CLK} / (2 \cdot f_Q) = 2000000 / (2 \times 125000)$$

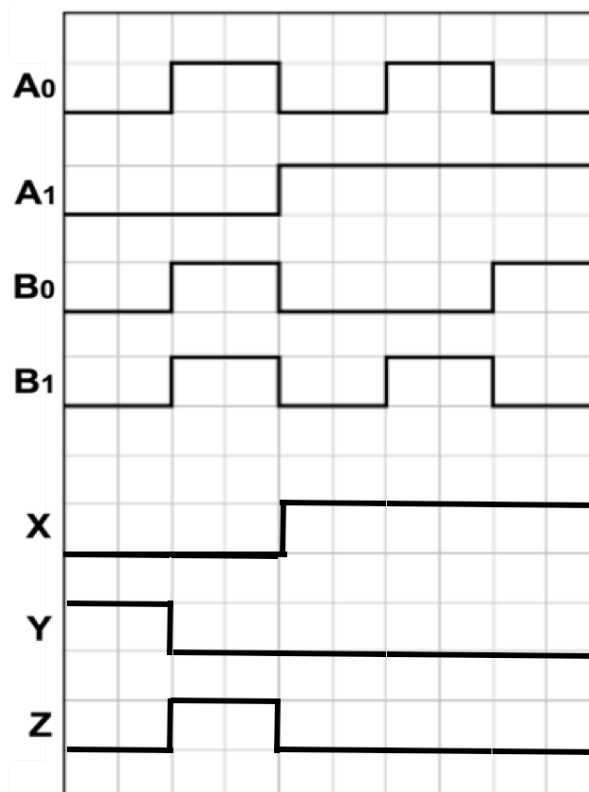
$$N = 2000000 / 250000 = 8 \text{ D Φλιπ Φλοπ}$$

8. Στο Σχήμα 5 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή 2-bit.



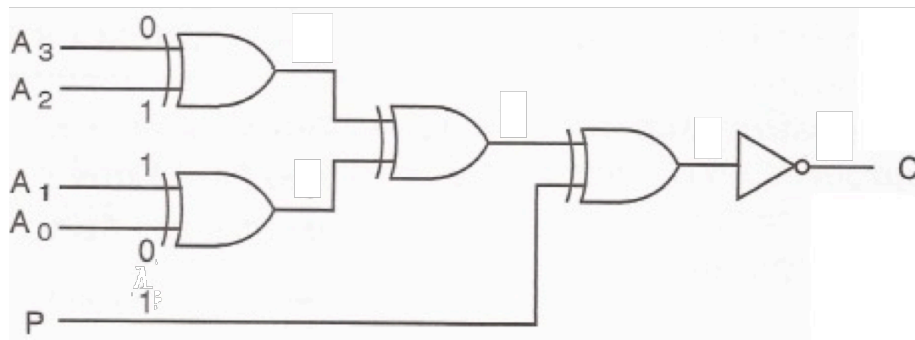
Σχήμα 5

Στο Σχήμα 6 δίνονται τα χρονικά διαγράμματα των εισόδων του εν λόγω συγκριτή. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων του (X, Y, Z).



Σχήμα 6

9. Στο Σχήμα 7 δίνεται κύκλωμα ψηφίου ισοτιμίας σε κώδικα των 5-bit.



Σχήμα 7

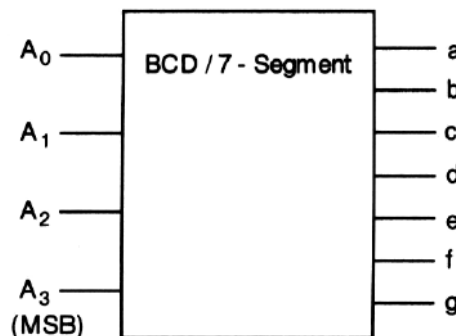
(α) Να γράψετε τη λογική εξίσωση της εξόδου του κυκλώματος του Σχήματος 7.

..... $C = [(A_3 \oplus A_2) \oplus (A_1 \oplus A_0)] \oplus P$

(β) Να καθορίσετε αν το κύκλωμα του Σχήματος 7 είναι κύκλωμα παραγωγής ή κύκλωμα ελέγχου ψηφίου ισοτιμίας.

Είναι κύκλωμα ελέγχου ψηφίου ισοτιμίας

10. (α) Στο Σχήμα 8 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει έναν ενδείκτη 7- τμημάτων.



Σχήμα 8

Να δώσετε τον κώδικα BCD που εφαρμόζεται στην είσοδο του αποκωδικοποιητή, όταν οι λογικές καταστάσεις των εξόδων του είναι:

$a = 1 \quad b = 1 \quad c = 1 \quad d = 1 \quad e = 0 \quad f = 0 \quad g = 1$

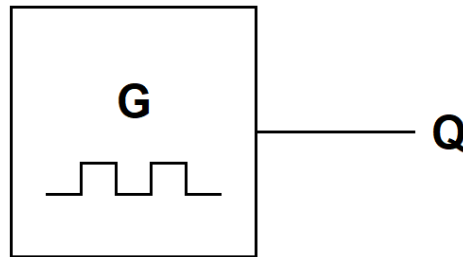
Ο δεκαδικός αριθμός που εμφανίζεται στον ενδείκτη 7 - τμημάτων είναι το 3.

Κώδικας BCD =**0011**.....

(β) Να αναφέρετε ένα πλεονέκτημα των οθονών LCD έναντι των LED.

**Οι οθόνες LCD λειτουργούν με πολύ μικρή κατανάλωση ηλεκτρικής ενέργειας σε σχέση με τις οθόνες LED.
(Αυτό το πλεονέκτημα έχει καθιερώσει τη χρήση των οθονών LCD σε όργανα και συσκευές που εργάζονται με μπαταρίες.)**

11. Στο Σχήμα 9 δίνεται το λογικό σύμβολο ενός ασταθή πολυδονητή.



Σχήμα 9

Οι παλμοί στην έξοδο (Q) του πολυδονητή, έχουν συχνότητα $f = 125 \text{ kHz}$ και ο λόγος (ratio) των τιμών t_H / t_L ισούται 0,6.

Να υπολογίσετε τον κύκλο δράσης d των παλμών του ασταθή πολυδονητή.

$$f = 125 \text{ kHz} \Rightarrow T = 1 / f = 1 / 125000 = 8 \mu\text{s}$$

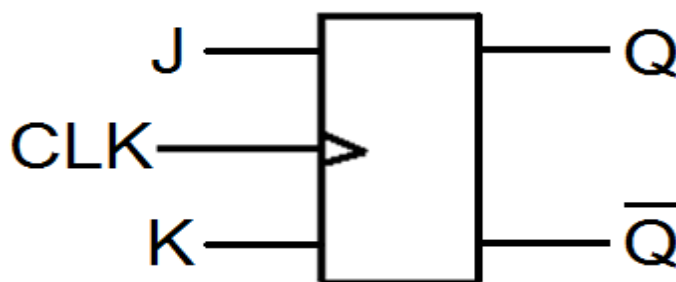
$$t_H / t_L = 0,6 \Rightarrow t_H = 0,6 \cdot t_L$$

$$T = t_L + t_H = t_L + 0,6t_L = 1,6 \cdot t_L = 8 \mu\text{s} \Rightarrow t_L = 8 / 1,6 = 5 \mu\text{s}$$

$$\Rightarrow t_H = T - t_L = 8 - 5 = 3 \mu\text{s}$$

$$\text{Κύκλος δράσης, } d = (t_H / T) \cdot 100\% = (3 / 8) \cdot 100\% = 37,5\%$$

12. Στο Σχήμα 10 δίνεται το λογικό σύμβολο ενός σύγχρονου JK Φλιπ Φλοπ. Να συμπληρώσετε τις κενές στήλες στον πίνακα αληθείας (Πίνακας 3) του Φλιπ Φλοπ του Σχήματος 10.



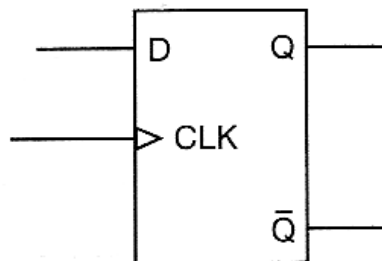
Σχήμα 10

Είσοδοι			Έξοδοι		
CLK	J	K	Q_{n+1}	\bar{Q}_{n+1}	Κατάσταση
X	0	0	Q_n	\bar{Q}_n	MEMORY
↑	0	1	0	1	RESET
↑	1	0	1	0	SET
↑	1	1	\bar{Q}_n	Q_n	TOGGLE

Πίνακας 3

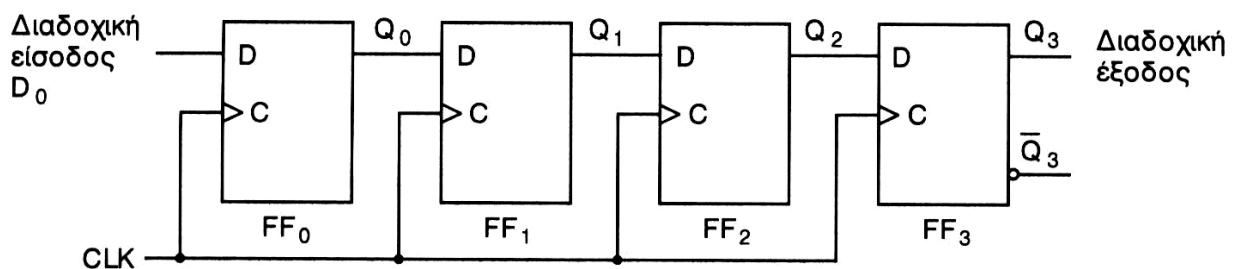
ΜΕΡΟΣ Β΄ - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. Στο Σχήμα 11 δίνεται το λογικό σύμβολο του D Φλιπ Φλοπ.



Σχήμα 11

(α) Με τη χρήση του D Φλιπ Φλοπ του Σχήματος 11, να σχεδιάσετε το λογικό κύκλωμα καταχωρητή διαδοχικής εισόδου διαδοχικής εξόδου (SISO) 4-bit.

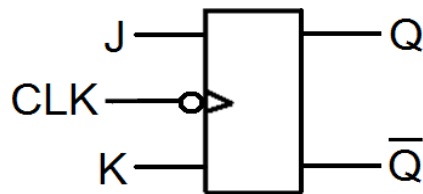


(β) Να συμπληρώσετε για τέσσερις παλμούς χρονισμού τον πίνακα λειτουργίας (Πίνακας 4) **κυκλικού απαριθμητή**, στον οποίο βρίσκεται ήδη καταχωρημένος ο κώδικας δεδομένων 0010.

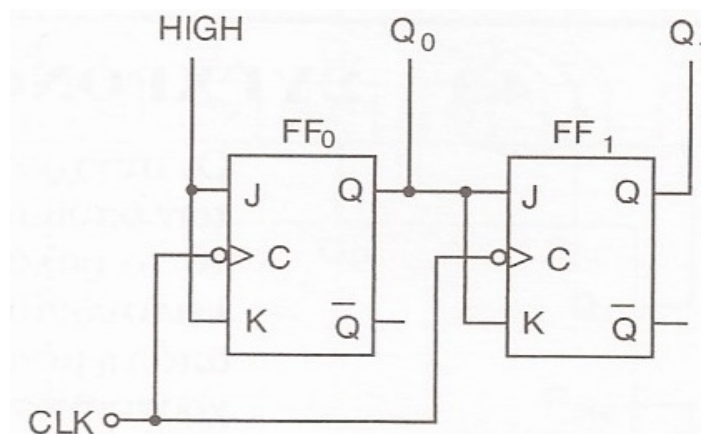
Παλμός Χρονισμού	Q0	Q1	Q2	Q3
0	0	0	1	0
1	0	0	0	1
2	1	0	0	0
3	0	1	0	0
4	0	0	1	0

Πίνακας 4

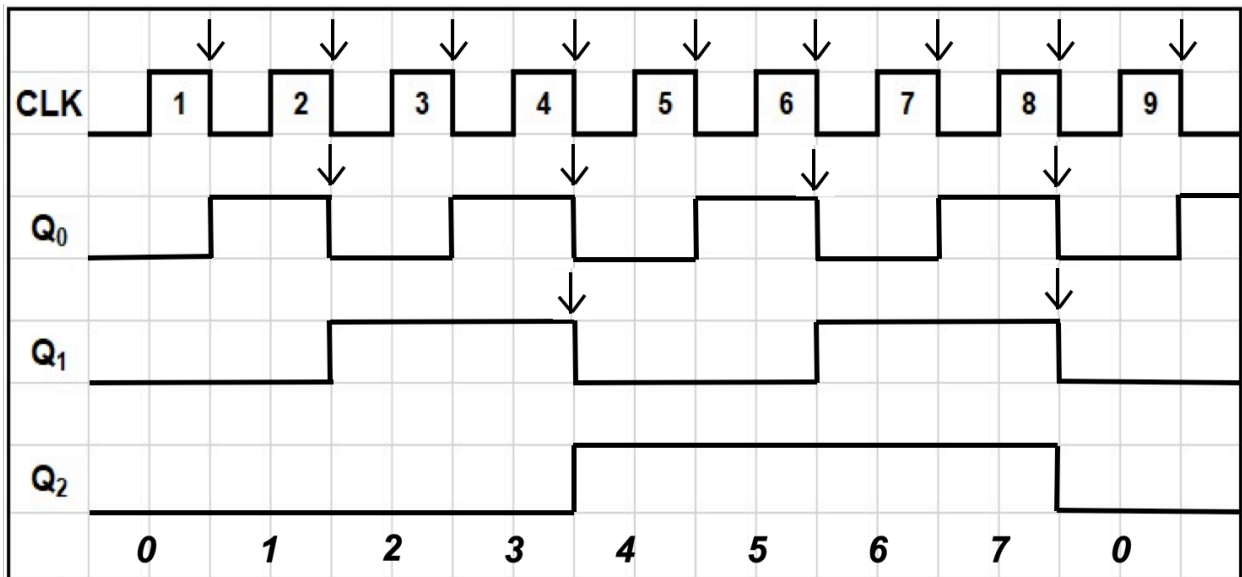
14. (α) Με τη χρήση του σύγχρονου JK Φλιπ Φλοπ του Σχήματος 12, να σχεδιάσετε κύκλωμα σύγχρονου δυαδικού απαριθμητή 2-bit που να μετρά προς τα πάνω.



Σχήμα 12



(β) Στο Σχήμα 13 να σχεδιάσετε για εννιά ωρολογιακούς παλμούς τα χρονικά διαγράμματα των εξόδων (Q_0 , Q_1 , Q_2) ενός σύγχρονου δυαδικού απαριθμητή 3-bit που μετρά προς τα πάνω. Ο απαριθμητής αποτελείται από JK Φλιπ Φλοπ τα οποία χρονίζονται στα αρνητικά μέτωπα των ωρολογιακών παλμών. Η αρχική κατάσταση του απαριθμητή είναι το λογικό 0 (RESET).



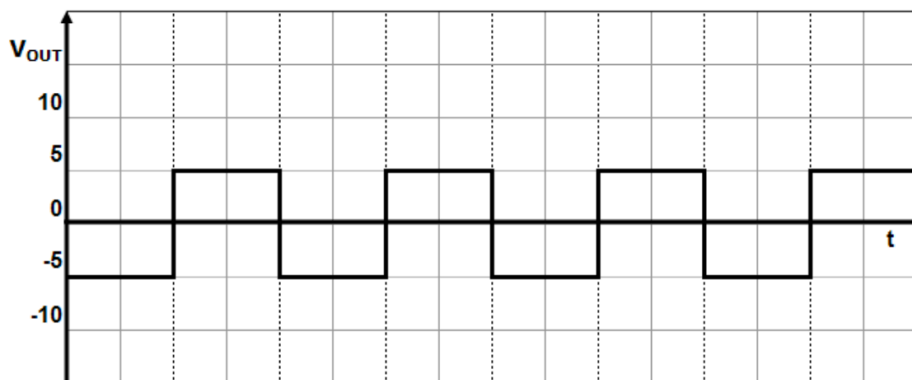
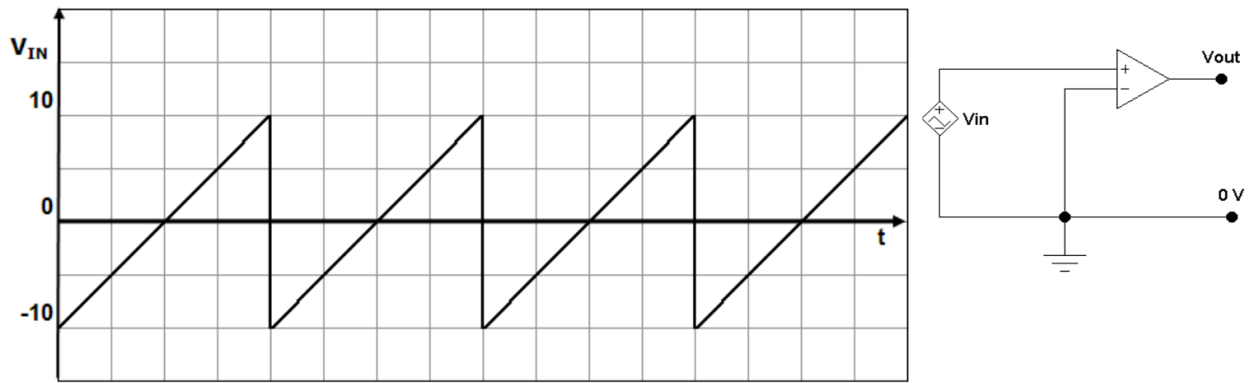
Σχήμα 13

(γ) Να αναφέρετε μία διαφορά μεταξύ σύγχρονων και ασύγχρονων δυαδικών απαριθμητών.

Μία από τις πιο κάτω διαφορές:

- Οι χρονικοί παλμοί μέτρησης σε ένα σύγχρονο απαριθμητή εφαρμόζονται ταυτόχρονα σε όλα τα Φλιπ Φλοπ (κοινό ρολόι), ενώ αντίθετα σε ένα ασύγχρονο απαριθμητή οι παλμοί μέτρησης (CLK) εφαρμόζονται στο πρώτο Φλιπ Φλοπ και η έξοδος του πρώτου συνδέεται στην είσοδο χρονισμού του δεύτερου κ.ο.κ.
- Ο σύγχρονος απαριθμητής είναι πιο γρήγορος από τον ασύγχρονο.
- Στον σύγχρονο απαριθμητή το πρώτο Φλιπ Φλοπ δουλεύει ως εναλλάκτης (toggle) και τα υπόλοιπα δουλεύουν εναλλακτικά, ανά ένα παλμό, ως Toggle και ως Memory, ενώ στον ασύγχρονο όλα τα Φλιπ Φλοπ δουλεύουν εναλλακτικά (toggle).
- Ο ασύγχρονος απαριθμητής είναι πιο απλός στην κατασκευή του από τον σύγχρονο.

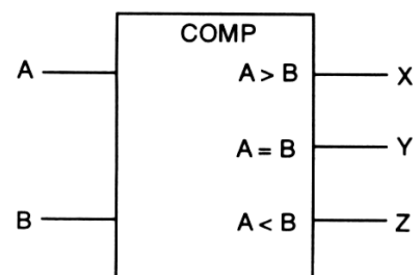
15. (α) Στο Σχήμα 14 δίνεται το κύκλωμα συγκριτή τάσης και το σήμα που εφαρμόζεται στη θετική είσοδό του. Να σχεδιάσετε το σήμα της εξόδου του (V_{out}), αν οι μέγιστες τιμές εξόδου του συγκριτή είναι $\pm 5\text{ V}$.



Σχήμα 14

(β) Στο Σχήμα 15 δίνονται ο πίνακας αληθείας και το λογικό σύμβολο του ψηφιακού συγκριτή 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



Σχήμα 15

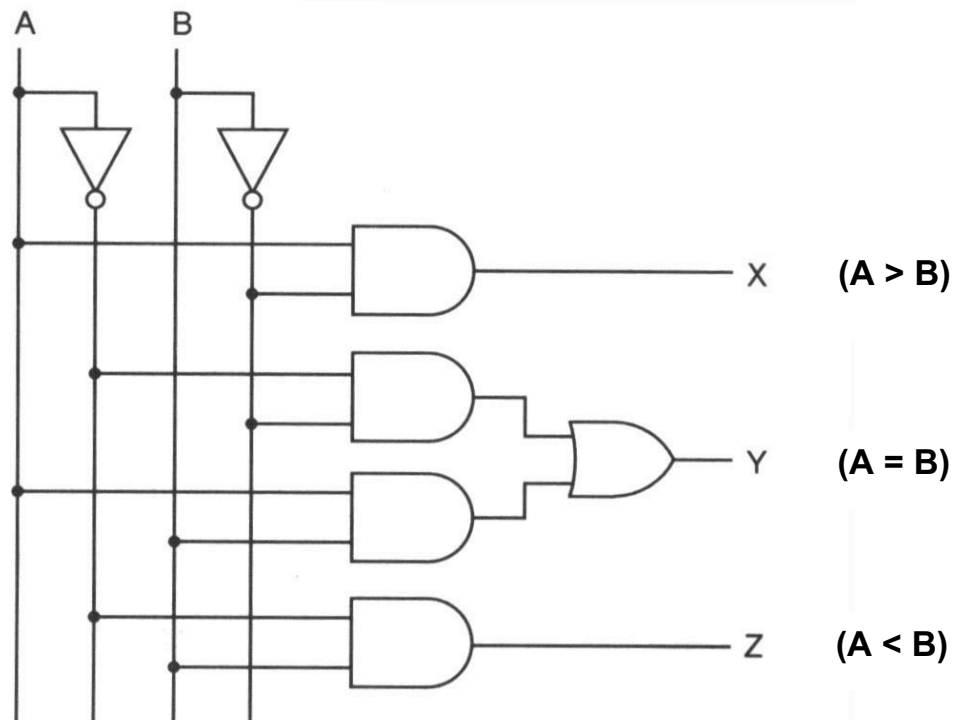
Να γράψετε τις λογικές συναρτήσεις για τον ψηφιακό συγκριτή 1-bit.

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B \quad \text{Ή} \quad Y = \overline{A \oplus B}$$

$$Z = \bar{A} \cdot B$$

(γ) Να σχεδιάσετε το λογικό κύκλωμα του ψηφιακού συγκριτή 1-bit.



16. (α) Να σχεδιάσετε το λογικό σύμβολο αποκωδικοποιητή δύο γραμμών σε τέσσερις (2/4), με τις εξόδους ενεργές στο λογικό 0.



(β) Να συμπληρώσετε τον πιο κάτω πίνακα αληθείας (Πίνακας 5) του αποκωδικοποιητή της ερώτησης 16(α).

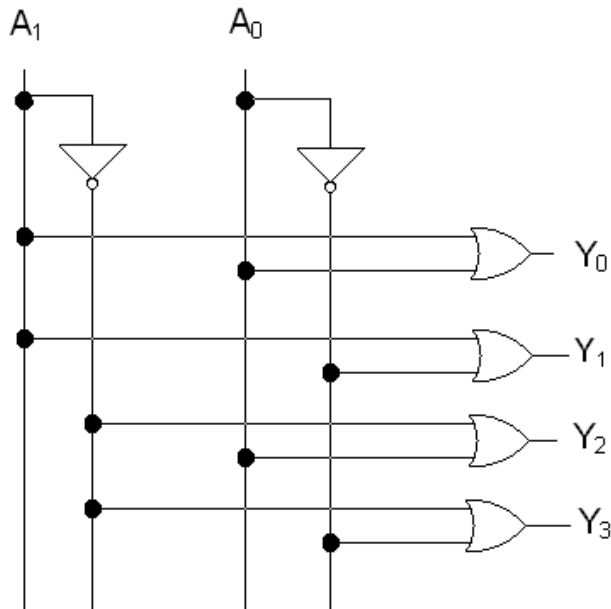
Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

Πίνακας 5

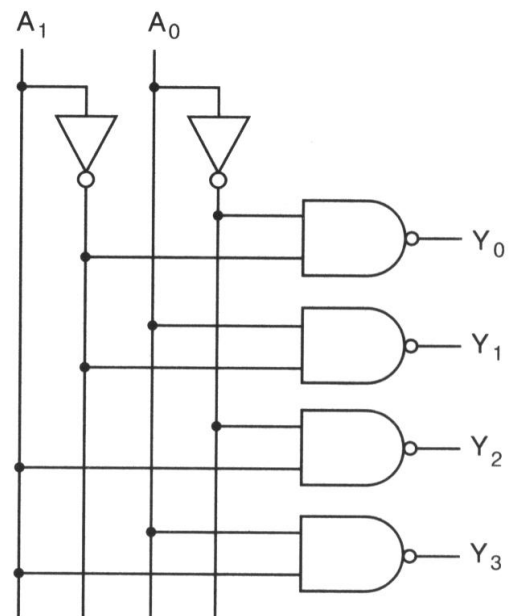
(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή της ερώτησης 16(α).

Είτε το κύκλωμα (1) με πύλες OR είτε το κύκλωμα (2) με πύλες NAND

Κύκλωμα (1)

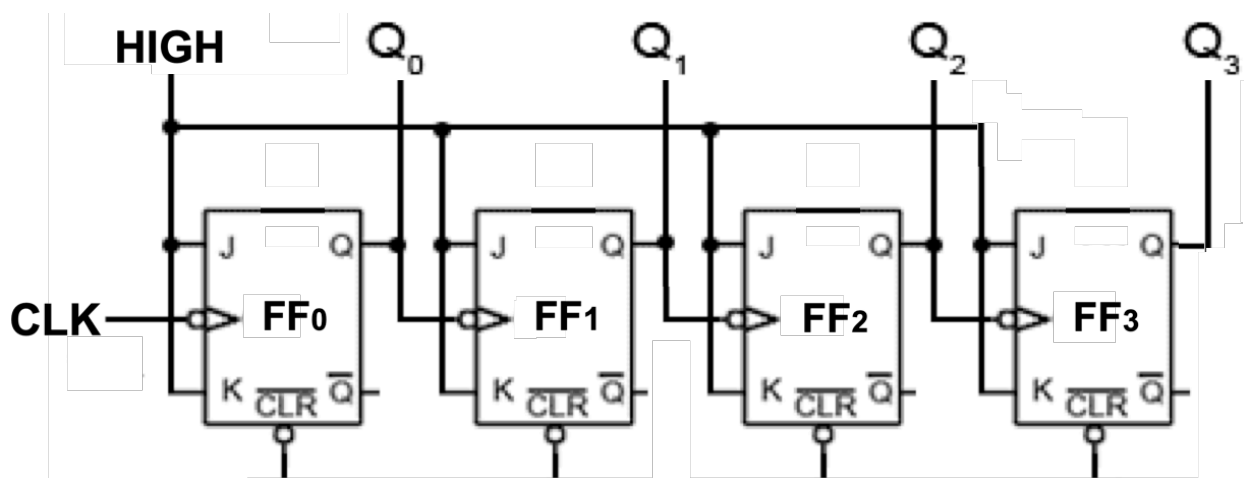


Κύκλωμα (2)



ΜΕΡΟΣ Γ΄ - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. Στο Σχήμα 16 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



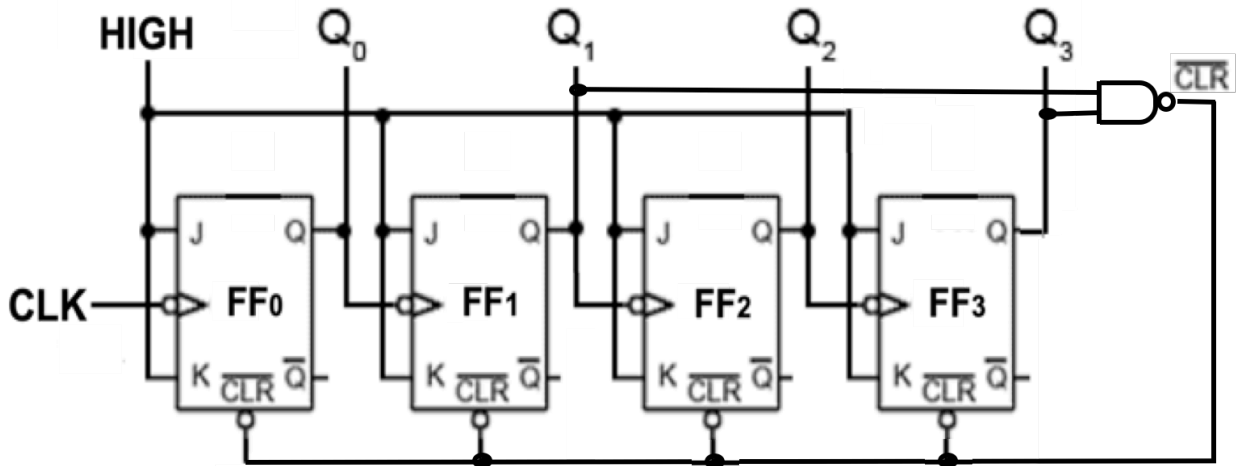
Σχήμα 16

(α) Να υπολογίσετε τον μέγιστο αριθμό αρίθμησης του απαριθμητή.

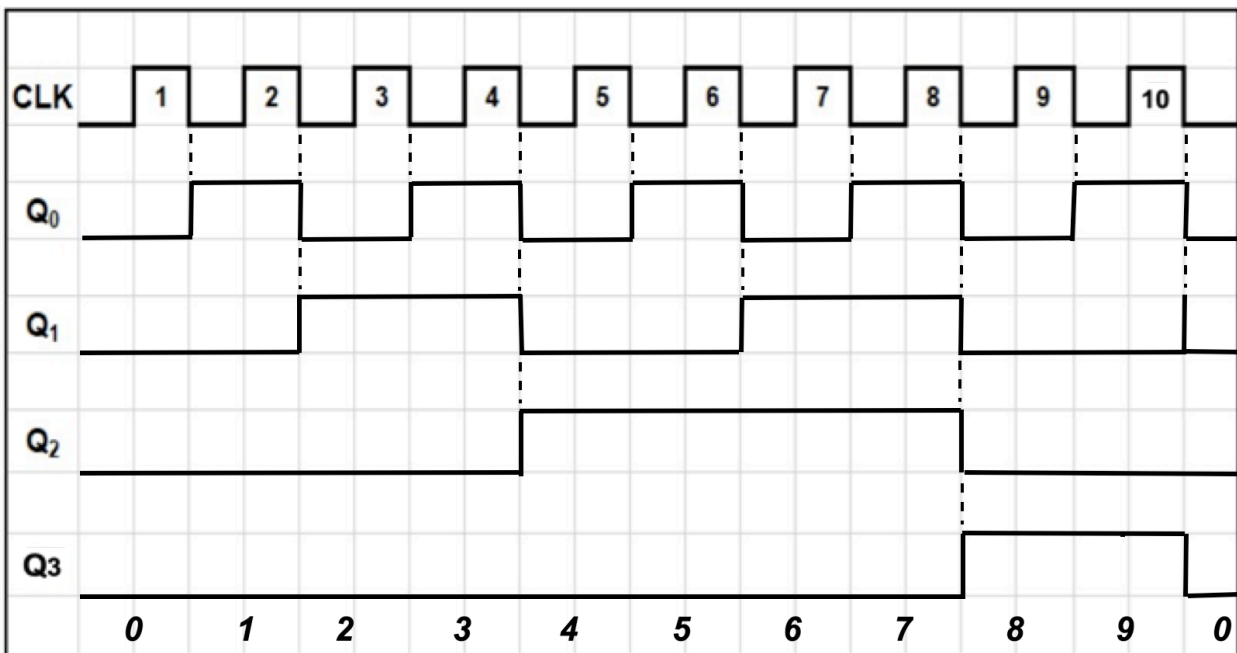
Ο απαριθμητής έχει 4 Φλιπ Φλοπ

$$\Rightarrow \text{Μέγιστος αριθμός μέτρησης} = 2^n - 1 = 2^4 - 1 = 16 - 1 = 15$$

(β) Πιο κάτω επαναλαμβάνεται το κύκλωμα του Σχήματος 16. Να κάμετε τις κατάλληλες αλλαγές / μετατροπές, ώστε να μετατραπεί σε κύκλωμα ασύγχρονου δεκαδικού απαριθμητή.



(γ) Στο Σχήμα 17 δίνεται το χρονικό διάγραμμα των ωρολογιακών παλμών (CLK) που εφαρμόζονται στο κύκλωμα ασύγχρονου δεκαδικού απαριθμητή. Να σχεδιάσετε τα αντίστοιχα χρονικά διαγράμματα των εξόδων (Q_0 , Q_1 , Q_2 , Q_3) των Φλιπ Φλοπ του απαριθμητή. Η αρχική κατάσταση του απαριθμητή είναι RESET.

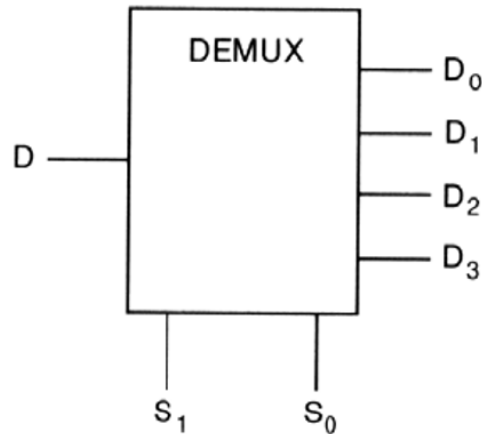


Σχήμα 17

(δ) Να υπολογίσετε τη μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή με 8 Φλιπ Φλοπ, όταν ο χρόνος καθυστέρησης για κάθε Φλιπ Φλοπ είναι 25 ns.

$$f_{max} = 1 / (n \cdot t_p) = 1 / (8 \cdot 25 \cdot 10^{-9}) = 1 / (200 \cdot 10^{-9}) = 5000000 \text{ Hz} = 5 \text{ MHz}$$

18. Στο Σχήμα 18 δίνεται το λογικό σύμβολο αποπολυπλέκτη μιας γραμμής σε τέσσερις.



Σχήμα 18

(α) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 6) του αποπολυπλέκτη του Σχήματος 18.

Είσοδοι Επιλογής		Έξοδοι			
S ₁	S ₀	D ₀	D ₁	D ₂	D ₃
0	0	<i>D</i>	<i>0</i>	<i>0</i>	<i>0</i>
0	1	<i>0</i>	<i>D</i>	<i>0</i>	<i>0</i>
1	0	<i>0</i>	<i>0</i>	<i>D</i>	<i>0</i>
1	1	<i>0</i>	<i>0</i>	<i>0</i>	<i>D</i>

Πίνακας 6

(β) Να δώσετε τις λογικές εξισώσεις των εξόδων του αποπολυπλέκτη του Σχήματος 18.

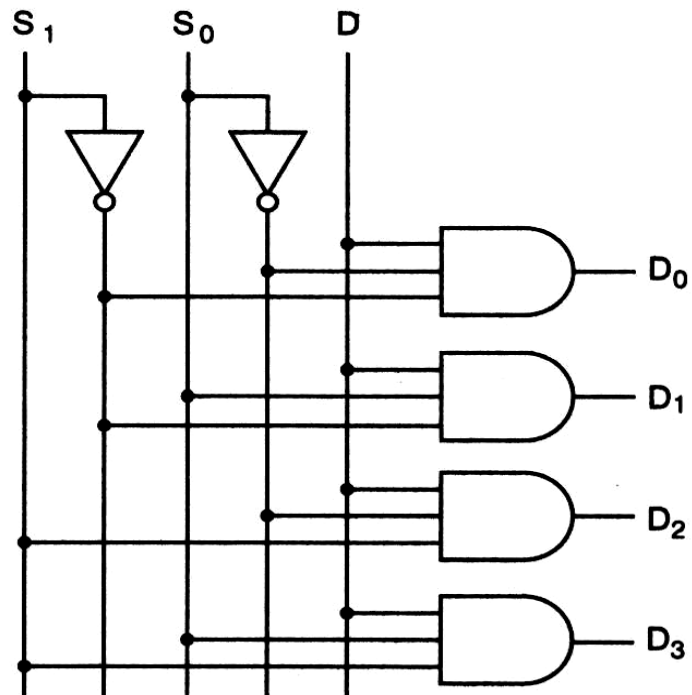
$$D_0 = \bar{S}_1 \bar{S}_0 D$$

$$D_1 = \bar{S}_1 S_0 D$$

$$D_2 = S_1 \bar{S}_0 D$$

$$D_3 = S_1 S_0 D$$

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποπολυπλέκτη του Σχήματος 18.



(δ) Να υπολογίσετε τον αριθμό γραμμών επιλογής εξόδου σε αποπολυπλέκτη με 16 γραμμές εξόδου.

$$2^n = 16 \quad (n = \text{αριθμός γραμμών επιλογής εξόδου})$$

$$\Rightarrow n = 4 \text{ γραμμές επιλογής εξόδου}$$

----- ΤΕΛΟΣ ΛΥΣΕΩΝ -----