

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ

2007

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

ΜΑΘΗΜΑ : ΤΕΧΝΟΛΟΓΙΑ ΑΝΑΛΟΓΙΚΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ
ΗΜΕΡΟΜΗΝΙΑ : ΠΑΡΑΣΚΕΥΗ, 8 ΙΟΥΝΙΟΥ 2007
ΩΡΑ : 11.00 – 13.30

Επιτρεπόμενη διάρκεια γραπτού 2,5 ώρες (150 λεπτά)

Το εξεταστικό δοκίμιο αποτελείται από τρία μέρη (Α, Β, Γ) και επτά (7) σελίδες και Φύλλο εργασίας (έντυπο Α) το οποίο πρέπει να επισυναφθεί στο τετράδιο των απαντήσεων.

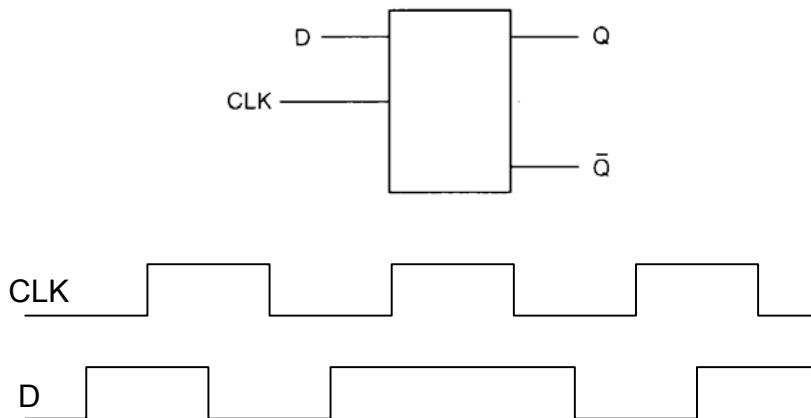
ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
3. Δεν επιτρέπεται η χρήση διορθωτικού υγρού, ή άλλου διορθωτικού υλικού.
4. Οι ερωτήσεις 6, 8, 13γ και 16γ να απαντηθούν στο φύλλο εργασίας (έντυπο Α), κάτω από τα αντίστοιχα διαγράμματα εισόδου.

ΜΕΡΟΣ Α΄ Αποτελείται από **12 ερωτήσεις**.

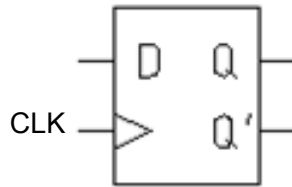
Η κάθε ορθή απάντηση βαθμολογείται με **4 μονάδες**.

- (α) Να αναφέρετε τη διαφορά του σύγχρονου από τον ασύγχρονο απαριθμητή.
(β) Πόσα Φλιπ – Φλοπ χρειάζονται για την κατασκευή απαριθμητή με μέγιστο μέτρο 64;
- (α) Ποια είναι η διαφορά μεταξύ των μνημών PROM και EPROM;
(β) Να αναφέρετε μια σημαντική διαφορά μεταξύ της στατικής και της δυναμικής μνήμης RAM.
- (α) Να εξηγήσετε τι είναι τα λογικά επίπεδα μιας λογικής οικογένειας.
(β) Να αναφέρετε τα λογικά επίπεδα εξόδου της λογικής οικογένειας TTL.
- (α) Να εξηγήσετε τι εννοούμε με τον όρο ευαισθησία του μικροφώνου.
(β) Να εξηγήσετε τι είναι η απόκριση συχνοτήτων ενός μικροφώνου.
- (α) Ποια είναι η διαφορά του αναλογικού από το ψηφιακό σήμα;
(β) Να γράψετε δύο πλεονεκτήματα των ψηφιακών συστημάτων έναντι των αναλογικών.
- Στο σχήμα 1 δίνεται το λογικό σύμβολο του D Φλιπ - Φλοπ και τα χρονικά διαγράμματα των εισόδων του. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων του Φλιπ - Φλοπ (Q και \bar{Q}) στο έντυπο A κάτω από τα αντίστοιχα χρονικά διαγράμματα των εισόδων του. Αρχικά το Φλιπ - Φλοπ βρίσκεται στην κατάσταση RESET (μηδενισμού).



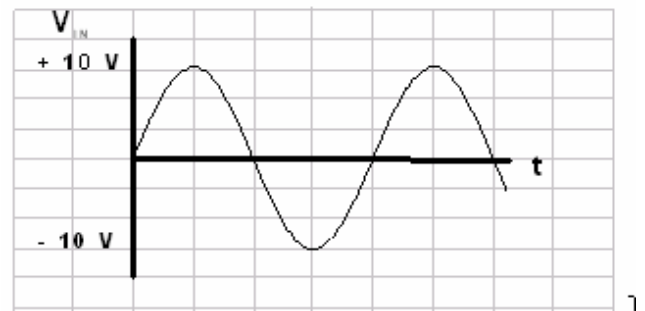
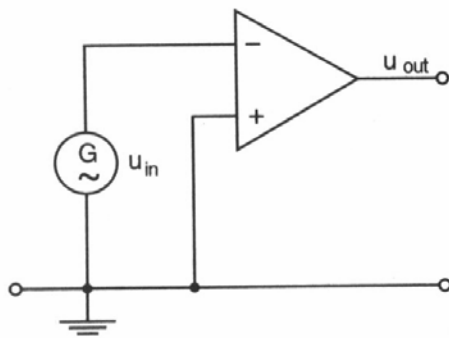
Σχήμα 1

7. Με τη βοήθεια του D Φλίπ – Φλοπ του σχήματος 2 να σχεδιάσετε το κύκλωμα κυκλικού ολισθητή των 4 – bit με ολίσθηση προς τα δεξιά.



Σχήμα 2

8. Στο σχήμα 3 δίνεται το κύκλωμα του συγκριτή τάσης και το σήμα που εφαρμόζεται στην ανάστροφη (αρνητική) είσοδό του. Να σχεδιάσετε το σήμα εξόδου στο έντυπο A κάτω από το αντίστοιχο σήμα εισόδου. Η τάση εξόδου που αντιστοιχεί με το λογικό 1 ισούται με +5 V και η τάση εξόδου που αντιστοιχεί με το λογικό 0 ισούται με -5 V.



Σχήμα 3

9. Να σχεδιάσετε ένα ασύγχρονο SR Φλίπ-Φλόπ με τη χρήση δύο πυλών NAND και να γράψετε το πίνακα αληθείας του.
10. Να αναφέρετε δύο πλεονεκτήματα και δύο μειονεκτήματα της λογικής οικογένειας CMOS σε σχέση με τη λογική οικογένεια TTL.
11. (α) Να εξηγήσετε τη βασική λειτουργία του πολυπλέκτη.
 (β) Ένας πολυπλέκτης έχει 32 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου πρέπει να έχει;
12. Στο σχήμα 4 δίνεται το σύμβολο του αποκωδικοποιητή 2-bit σε 4 γραμμές με τις εξόδους ενεργές στο λογικό 1 (Active High).
 Να γράψετε τον πίνακα αληθείας του αποκωδικοποιητή.

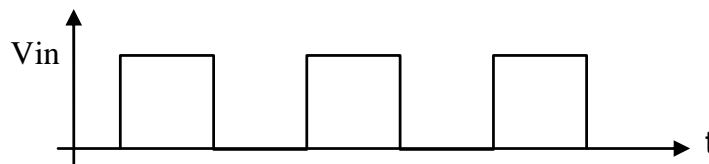


Σχήμα 4

ΜΕΡΟΣ Β΄ Αποτελείται από **4 ερωτήσεις**.

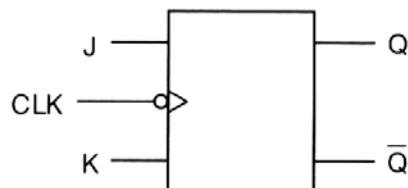
Η κάθε ορθή απάντηση βαθμολογείται **με 8 μονάδες**.

13. (α) Να σχεδιάσετε κύκλωμα διαφορίσης με αντίσταση $R=20\text{ k}\Omega$ και πυκνωτή χωρητικότητας $C = 1,8\text{ }\mu\text{F}$ και να δείξετε την είσοδο και την έξοδό του.
- (β) Να υπολογίσετε την σταθερά χρόνου (τ) του κυκλώματος που έχετε σχεδιάσει.
- (γ) Να σχεδιάσετε τη κυματομορφή της τάσης στα άκρα του πυκνωτή στο έντυπο Α κάτω από την αντίστοιχη κυματομορφή εισόδου (σχήμα 5).



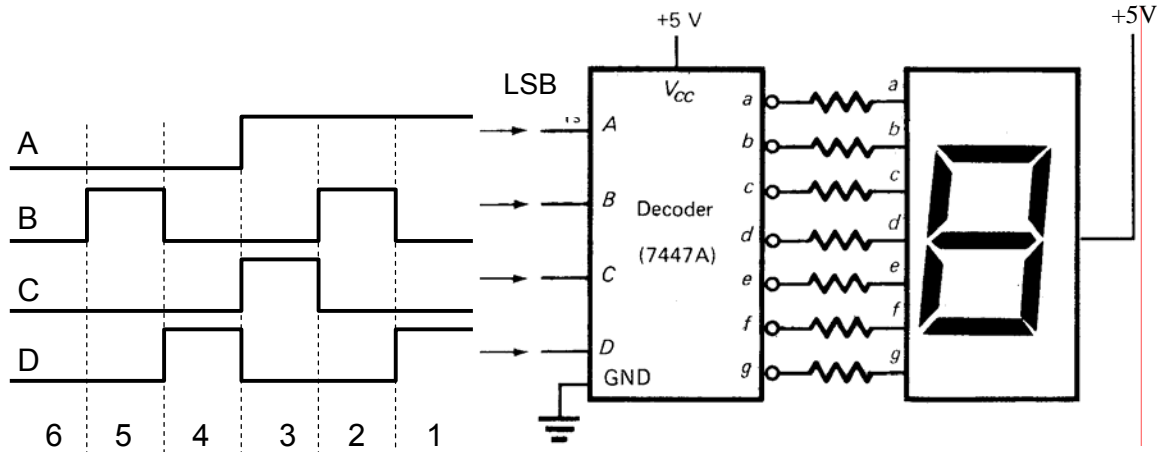
Σχήμα 5

14. (α) Χρησιμοποιώντας JK Φλιπ – Φλοπ, σχήμα 6, να σχεδιάσετε το κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2 - bit που μετρά προς τα πάνω.
- (β) Να σχεδιάσετε 6 ωρολογιακούς παλμούς (CLK) και κάτω από αυτούς να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων του απαριθμητή.
- (γ) Αν η συχνότητα των ωρολογιακών παλμών (CLK) είναι 2 kHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του κάθε Φλιπ – Φλοπ.



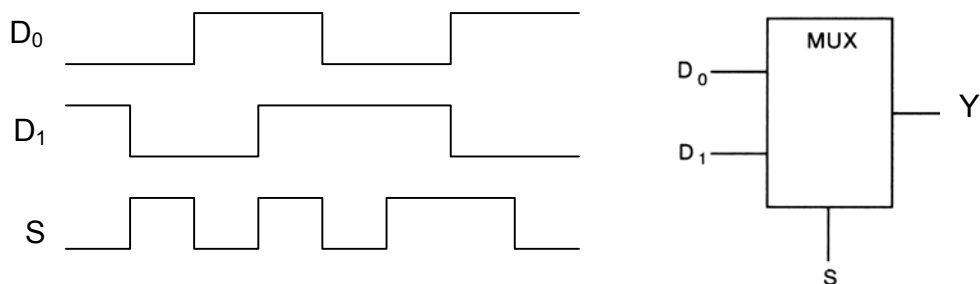
Σχήμα 6

15. Στο σχήμα 7 δίνεται το λογικό σύμβολο του μετατροπέα από τον κώδικα BCD σε 7 τμήματα, συνδεδεμένο σε μια εφτατμηματική μονάδα ένδειξης με LED και τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους του. Να αναφέρετε τη σειρά των ψηφίων που θα εμφανιστούν στην εφτατμηματική μονάδα και τους τομείς που θα ανάψουν για κάθε ψηφίο.



Σχήμα 7

16. Στο σχήμα 8 φαίνεται το λογικό σύμβολο του πολυπλέκτη δυο γραμμών σε μια και τα χρονικά διαγράμματα των εισόδων του.
- Να γράψετε τον πίνακα λειτουργίας του πολυπλέκτη και τη λογική συνάρτηση της εξόδου Y .
 - Να σχεδιάσετε το λογικό κύκλωμα του πολυπλέκτη.
 - Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y στο έντυπο A, κάτω από τα αντίστοιχα διαγράμματα εισόδου.



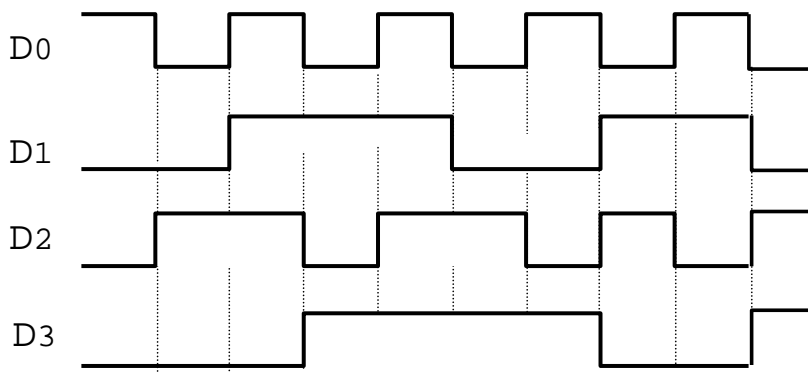
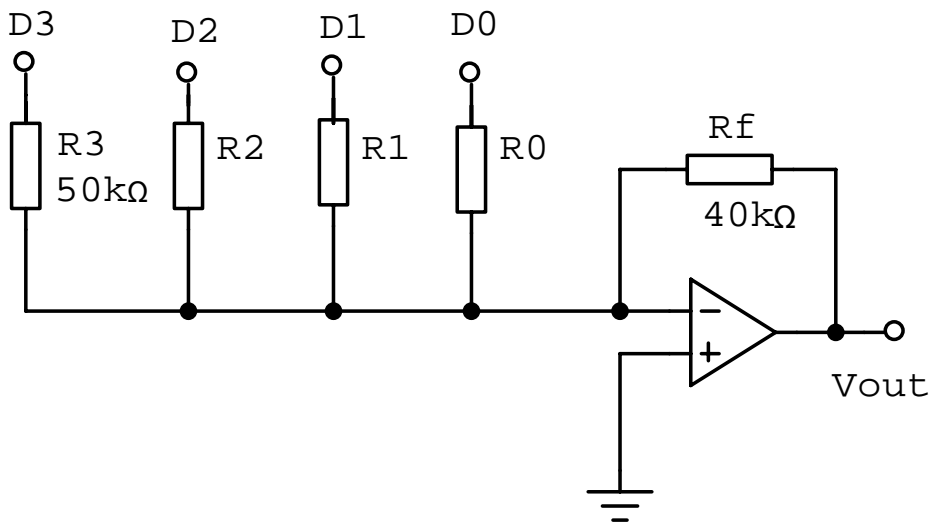
Σχήμα 8

ΜΕΡΟΣ Γ΄ Αποτελείται από **2 ερωτήσεις**.

Η κάθε ορθή απάντηση βαθμολογείται με **10 μονάδες**.

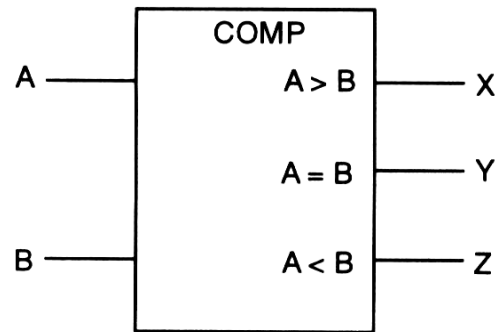
17. Στο σχήμα 9 δίνεται το κύκλωμα του μετατροπέα ψηφιακού σήματος σε αναλογικό (DAC), 4 – bit, με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα και τα χρονικά διαγράμματα των εισόδων του.

- (α) Να υπολογίσετε τις τιμές των αντιστάσεων R_2 , R_1 και R_0 .
- (β) Να γράψετε σε πίνακα τις τιμές που θα πάρει το αναλογικό σήμα εξόδου, αν για το λιγότερο σημαντικό ψηφίο (LSB), δηλαδή για το ψηφιακό κώδικα 0001, ο μετατροπέας δίνει έξοδο $-1V$.
- (γ) Να σχεδιάσετε το αναλογικό σήμα εξόδου.



Σχήμα 9

18. Στο σχήμα 10 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1 bit.
- (α) Να γράψετε τον πίνακα λειτουργίας του συγκριτή.
- (β) Να γράψετε τις λογικές εξισώσεις των εξόδων του.
- (γ) Να σχεδιάσετε το λογικό κύκλωμα του συγκριτή.



Σχήμα 10

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----