

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ
ΤΕΧΝΟΛΟΓΙΑ (II) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

Μάθημα : Τεχνολογία και Εργαστήρια Ψηφιακών Ηλεκτρονικών (317)
Ημερομηνία : Τετάρτη, 7 Ιουνίου 2017
Ωρα εξέτασης : 08:00 – 10:30

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ (3) ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να αναφέρετε τον τύπο των τρανζίστορ από τα οποία είναι κατασκευασμένα τα κυκλώματα:

(i) Της λογικής οικογένειας TTL.

.....

(ii) Των λογικών οικογενειών MOS.

.....

(β) Από τις πιο κάτω προτάσεις, να επιλέξετε **δύο (2)** πλεονεκτήματα της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

(1) διαθέτουν είσοδο ωρολογίου (CLK).

(2) έχουν πολύ μικρή κατανάλωση ισχύος.

(3) είναι ευαίσθητα στο στατικό ηλεκτρισμό.

(4) έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες.

(5) τα σήματα εισόδου δεν πρέπει να είναι μεγαλύτερα από την τάση τροφοδοσίας.

(6) Η τάση τροφοδοσίας μπορεί να κυμαίνεται μεταξύ 3 V και 15 V.

.....

.....

.....

.....

2. (α) Να αναφέρετε δύο πλεονεκτήματα των ψηφιακών σημάτων έναντι των αναλογικών.

.....

.....

.....

.....

.....

.....

(β) Να αναφέρετε το πλεονέκτημα και το μειονέκτημα του μετατροπέα A/D του τύπου Flash.

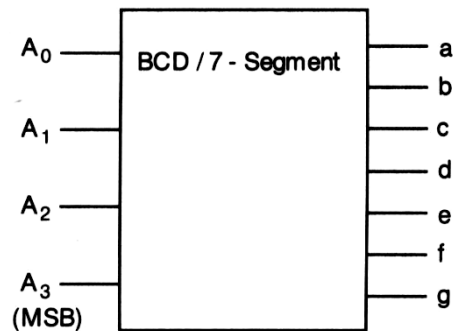
Πλεονέκτημα

.....
.....
.....

Μειονέκτημα

.....
.....
.....

3. Στο σχήμα 1 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει μια 7-τμηματική μονάδα ένδειξης.



Σχήμα 1

(α) Να δώσετε τον αριθμό που θα παριστάνει η 7-τμηματική μονάδα ένδειξης, αν η λογική κατάσταση των εισόδων του αποκωδικοποιητή είναι $A_3A_2A_1A_0 = 0111$.

Αριθμός =

(β) Να επιλέξετε τον αριθμό που εμφανίζεται στην 7-τμηματική μονάδα ένδειξης, αν η λογική κατάσταση των εξόδων του αποκωδικοποιητή του σχήματος 1 είναι:

$a = 1$ $b = 1$ $c = 1$ $d = 1$ $e = 1$ $f = 1$ $g = 0$

- (1) 0
- (2) 6
- (3) 8
- (4) 1
- (5) 2

4. Να επιλέξετε τη σωστή απάντηση:

(α) Απαριθμητής αποτελούμενος από 9 Φλιπ Φλοπ έχει μέγιστο μέτρο:

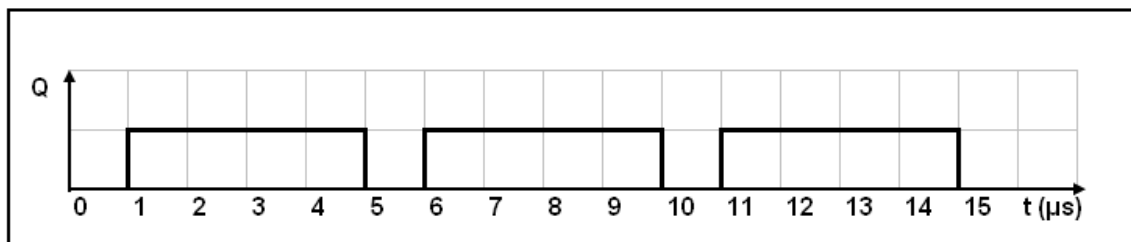
- (1) 8
 - (2) 31
 - (3) 64
 - (4) 256
 - (5) 512
-

(β) Απαριθμητής με μέτρο 40 αποτελείται από:

- (1) 2 Φλιπ Φλοπ
 - (2) 4 Φλιπ Φλοπ
 - (3) 6 Φλιπ Φλοπ
 - (4) 32 Φλιπ Φλοπ
 - (5) 40 Φλιπ Φλοπ
-

5. Στο σχήμα 2 δίνεται η κυματομορφή της εξόδου Q, ενός ασταθή πολυδονητή. Να υπολογίσετε:

- (α) Την περίοδο, T
- (β) Τη συχνότητα, f
- (γ) Τον κύκλο δράσης, d



Σχήμα 2

Περίοδος, T =

Συχνότητα, f =

Κύκλος δράσης, d =

6. (α) Να υπολογίσετε πόσα bits χρειάζονται για να κωδικοποιήσουμε τους 127 χαρακτήρες ενός πληκτρολογίου.

.....
.....

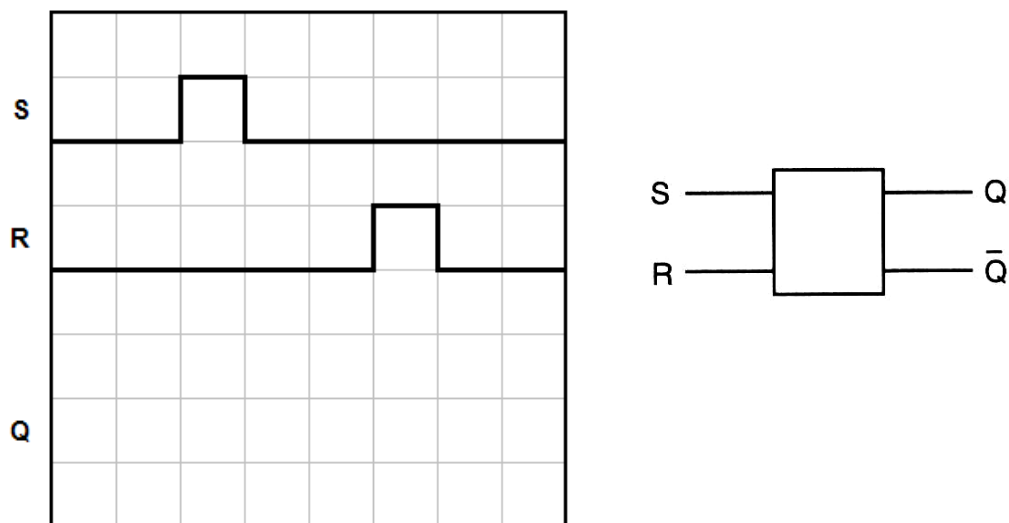
- (β) Αποκωδικοποιητής έχει δεκαέξι (16) εξόδους. Ο αριθμός των bit του κώδικα εισόδου είναι:

- (1) 1-bit
- (2) 2-bit
- (3) 4-bit
- (4) 8-bit
- (5) 16-bit

.....

7. Στο σχήμα 3 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ασύγχρονου SR Φλιπ Φλοπ.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



Σχήμα 3

8. (α) Κύκλωμα ελέγχου μονού ψηφίου ισοτιμίας δέχεται τους πιο κάτω κώδικες των 8-bit. Να προσδιορίσετε κατά πόσο ο κάθε κώδικας είναι σωστός ή λανθασμένος.

(1) 01000101 ΣΩΣΤΟΣ / ΛΑΝΘΑΣΜΕΝΟΣ

.....

(2) 00000000 ΣΩΣΤΟΣ / ΛΑΝΘΑΣΜΕΝΟΣ

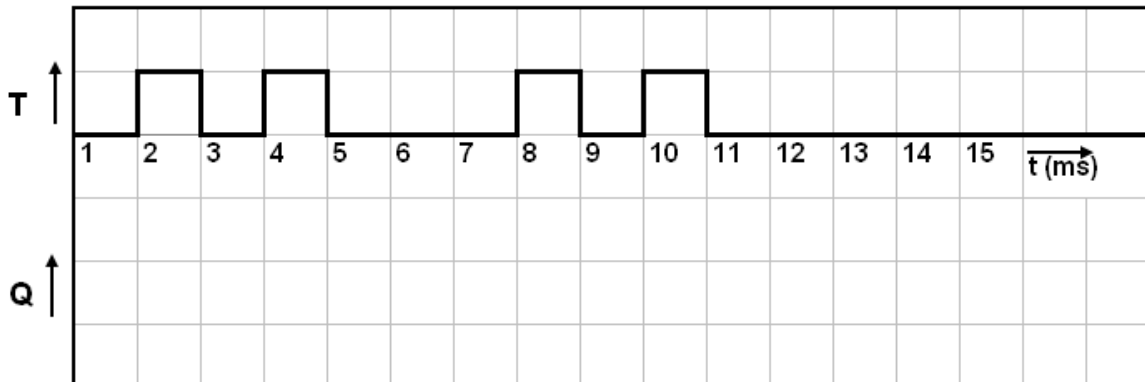
.....

(β) Το γράμμα C στον κώδικα ASCII είναι 1000011. Να δώσετε το ζυγό ψηφίο ισοτιμίας του.

.....

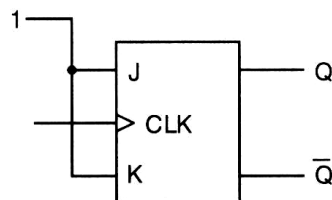
9. Στο σχήμα 4 δίνεται το χρονικό διάγραμμα εισόδου μη επαναδιεγειρόμενου μονοσταθή πολυδονητή, ο οποίος διεγείρεται στα αρνητικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερά κατάσταση του μονοσταθή πολυδονητή είναι η λογική κατάσταση 0.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του πολυδονητή.



Σχήμα 4

10. Στο σχήμα 5 δίνεται το κύκλωμα JK Φλιπ Φλοπ με τις δύο εισόδους συνδεδεμένες στο λογικό 1.



Σχήμα 5

- (α) Τι θα συμβεί στις εξόδους του όταν εφαρμόσουμε παλμούς χρονισμού στην είσοδο του ωρολογίου (CLK);

.....
.....
.....

- (β) Να υπολογίσετε τη συχνότητα της εξόδου Q του Φλιπ Φλοπ, αν η συχνότητα των παλμών του ωρολογίου (CLK) είναι 600 kHz.

$f_Q = \dots\dots\dots$

11. (α) Πολυπλέκτης έχει 8 εισόδους δεδομένων. Να υπολογίσετε πόσες γραμμές επιλογής εισόδου πρέπει να έχει ο πολυπλέκτης.

.....

(β) Αποπολυπλέκτης έχει 4 εισόδους επιλογής. Ο αριθμός των γραμμών εξόδου είναι:

- (1) 1
- (2) 4
- (3) 8
- (4) 16
- (5) 32

.....

12. (α) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

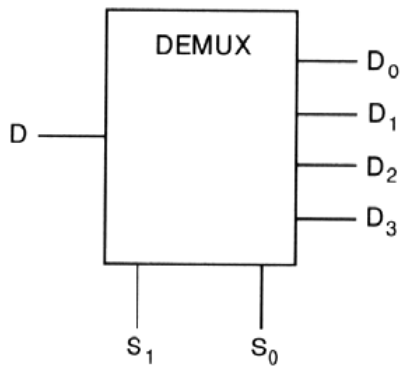
.....
.....
.....
.....
.....

(β) Να αναφέρετε ποιο είναι το πλεονέκτημα του JK Φλιπ Φλοπ έναντι του SR Φλιπ Φλοπ.

.....
.....
.....
.....

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. Στο σχήμα 6 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας του αποπολυπλέκτη μιας γραμμής σε τέσσερις.



Είσοδοι Επιλογής		Έξοδοι			
S ₁	S ₀	D ₀	D ₁	D ₂	D ₃
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

Σχήμα 6

(α) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του αποπολυπλέκτη.

D₀ =

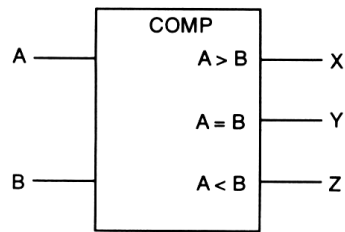
D₁ =

D₂ =

D₃ =

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποπολυπλέκτη.

14. Στο σχήμα 7 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.

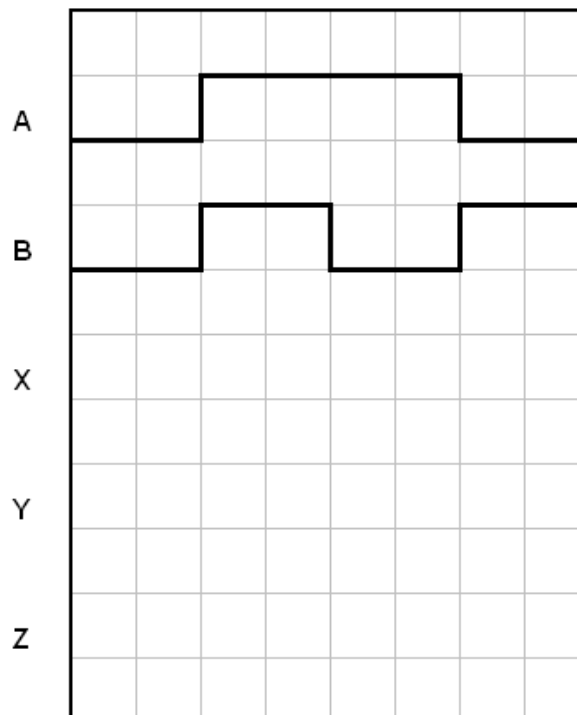


Σχήμα 7

- (α) Να συμπληρώσετε τον πίνακα αληθείας του συγκριτή.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0			
0	1			
1	0			
1	1			

- (β) Στο σχήμα 8 δίνονται τα χρονικά διαγράμματα των εισόδων του πιο πάνω συγκριτή. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του.



Σχήμα 8

15. Στο σχήμα 9 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας αποκωδικοποιητή 2-bit σε 4 γραμμές.



Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Σχήμα 9

(α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

Y₀ =

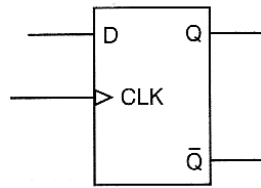
Y₁ =

Y₂ =

Y₃ =

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

16. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 10, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και διαδοχική έξοδο.



Σχήμα 10

- (β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται, για να αποθηκευθεί και να εξέλθει μια πληροφορία των 4-bit στον καταχωρητή που σχεδιάσατε στην ερώτηση 16(α).

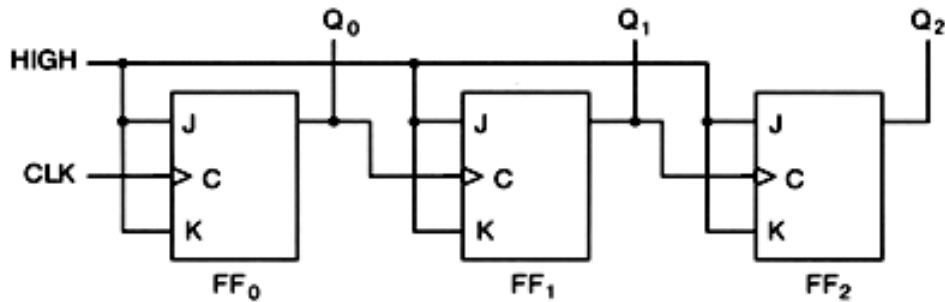
.....
.....

- (γ) Να αναφέρετε τον τύπο του καταχωρητή που θα χρησιμοποιούσατε για να μετατρέψετε ένα σειριακό ψηφιακό σήμα σε παράλληλο.

.....
.....

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. Στο σχήμα 11 δίνεται το λογικό κύκλωμα δυαδικού απαριθμητή 3-bit.

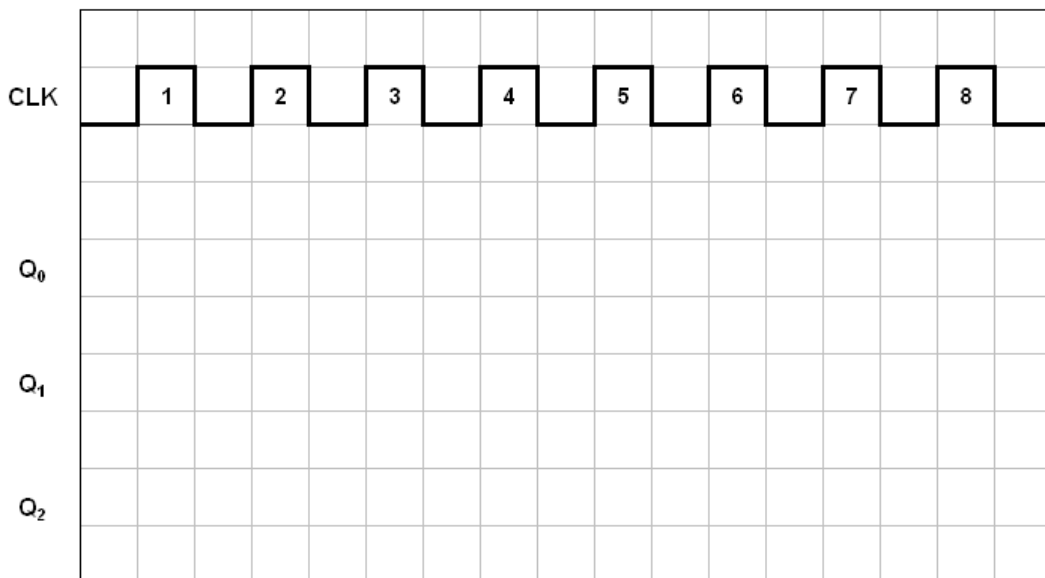


Σχήμα 11

(α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

.....

(β) Στο σχήμα 12, να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του απαριθμητή για οκτώ ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι RESET.



Σχήμα 12

(γ) Στο πίνακα 1 να συμπληρώσετε τον πίνακα λειτουργίας του απαριθμητή για οκτώ ωρολογιακούς παλμούς (CLK).

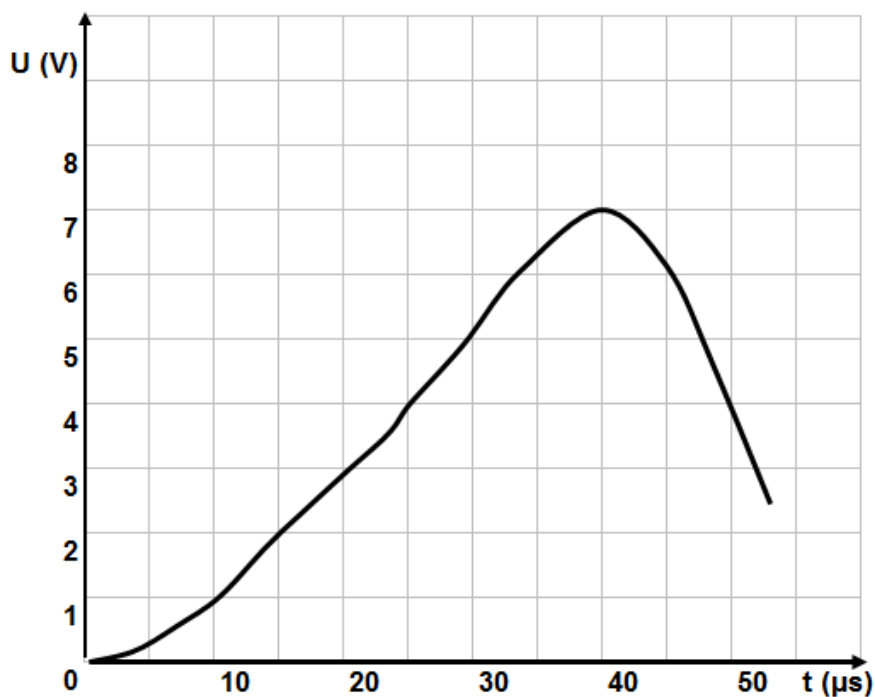
Παλμός CLK (A/A)	Q ₂	Q ₁	Q ₀
0			
1			
2			
3			
4			
5			
6			
7			
8			

Πίνακας 1

(δ) Αν η συχνότητα των ωρολογιακών παλμών (CLK) είναι 2 MHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q₂ του απαριθμητή του σχήματος 11.

f_{Q2} =

18. Δίνεται το αναλογικό σήμα του σχήματος 13.



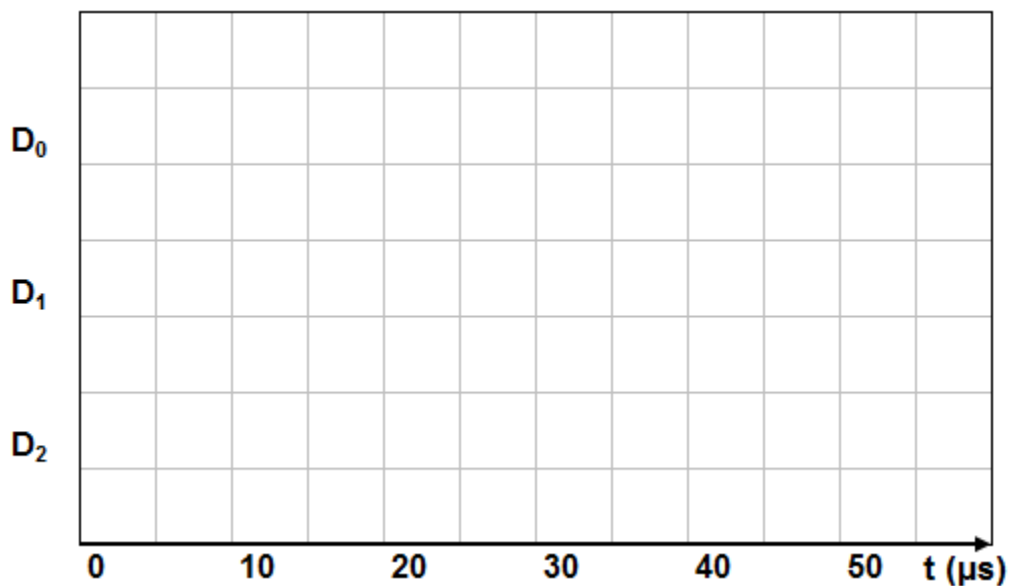
Σχήμα 13

(α) Να μετατρέψετε το αναλογικό σήμα σε ψηφιακό σήμα 3-bit και να συμπληρώσετε τον πίνακα 2. Η συχνότητα δειγματοληψίας είναι κάθε 10 μs και το LSB (ψηφιακός κώδικας 001) αντιστοιχεί στο 1 V.

Χρόνος (μs)	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D ₂	D ₁	D ₀
0				
10				
20				
30				
40				
50				

Πίνακας 2

(β) Στο χρονικό διάγραμμα του σχήματος 14 να σχεδιάσετε το ψηφιακό σήμα του πίνακα 2.



Σχήμα 14

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ	
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$

ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$