

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ, ΠΟΛΙΤΙΣΜΟΥ, ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ  
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΕΚΠΑΙΔΕΥΣΗΣ  
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2020**

**ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

**Μάθημα** : Ψηφιακά Ηλεκτρονικά II (410)  
**Ημερομηνία** : Δευτέρα, 15 Ιουνίου 2020  
**Ωρα εξέτασης** : 08:00 – 10:30

**Λύσεις**

**ΜΕΡΟΣ Α΄** - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να ονομάσετε τον τύπο του τρανζίστορ, που χρησιμοποιείται στην κατασκευή της καθεμιάς από τις πιο κάτω λογικές οικογένειες.

CMOS: .....*Χρησιμοποιούνται MOSFET τρανζίστορ*.....

TTL: .....*Χρησιμοποιούνται διπολικά τρανζίστορ*.....

- (β) Να αναφέρετε ποια από τις πιο πάνω δύο λογικές οικογένειες (CMOS, TTL), χρησιμοποιείται σε συσκευές που λειτουργούν με μπαταρίες. Να αιτιολογήσετε την απάντησή σας.

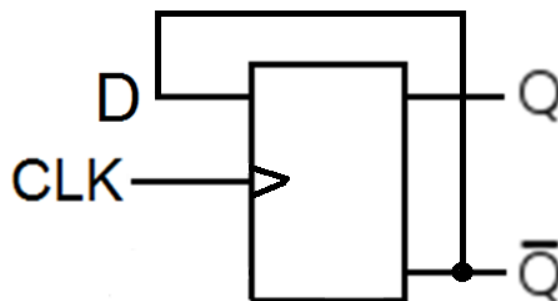
*Χρησιμοποιείται περισσότερο η CMOS σε συσκευές που λειτουργούν με μπαταρίες, για το λόγο ότι έχει πολύ χαμηλή κατανάλωση ισχύος. Αυτό την καθιστά πιο οικονομική (μεγαλύτερη διάρκεια ζωής στις μπαταρίες).*

2. (α) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

**Δύο από τις πιο κάτω εφαρμογές:**

- *Κύκλωμα αποκοπής παρασιτικών παλμών σε μηχανικούς διακόπτες*
- *Διαιρέτης συχνότητας*
- *Στοιχεία μνήμης (σε ακολουθιακά κυκλώματα)*
- *Απαριθμητές*
- *Καταχωρητές*
- *Κυκλώματα χρονικής καθυστέρησης*
- *Κυκλώματα χρονισμού*

- (β) Να μετατρέψετε το D Φλιπ Φλοπ του σχήματος 1 σε T Φλιπ Φλοπ.



Σχήμα 1

3. (α) Να δώσετε το ζυγό ψηφίο ισοτιμίας για τους κώδικες δεδομένων του Πίνακα 1.

ΚΩΔΙΚΕΣ ΔΕΔΟΜΕΝΩΝ	ΖΥΓΟ ΨΗΦΙΟ ΙΣΟΤΙΜΙΑΣ
1 0 1 0	0
1 1 0 1 1 1	1
1 0 1 0 1 0 1	0
1 1 0 1 1 1 1 1	1

Πίνακας 1

(β) Έναν κύκλωμα ελέγχου για μονό ψηφίο ισοτιμίας δέχεται τις πιο κάτω κωδικές λέξεις (Πίνακας 2). Να προσδιορίσετε ποιες λέξεις είναι σωστές και ποιες είναι λανθασμένες.

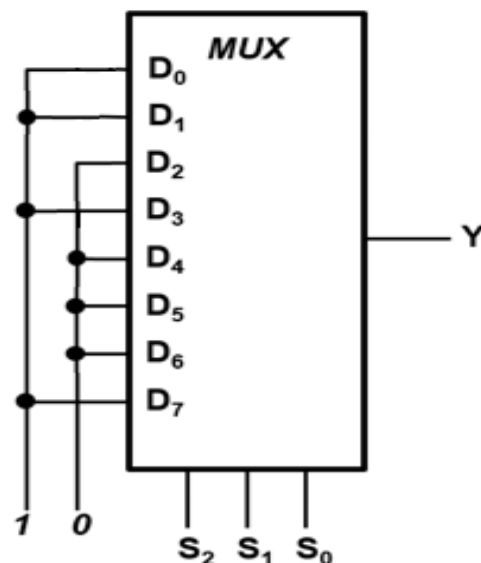
ΚΩΔΙΚΗ ΛΕΞΗ	ΣΩΣΤΟ / ΛΑΘΟΣ
1 0 1 1 0	ΣΩΣΤΟ
1 1 0 1 1 0	ΛΑΘΟΣ
1 0 0 0 1 0 0	ΛΑΘΟΣ
1 1 0 1 1 1 1 1	ΣΩΣΤΟ

Πίνακας 2

4. Ο πιο κάτω πίνακας αληθείας αντιπροσωπεύει μια λογική συνάρτηση. Με τη χρήση λογικού συμβόλου πολυπλέκτη, να υλοποιήσετε το λογικό κύκλωμα που προκύπτει από τον πίνακα αληθείας.

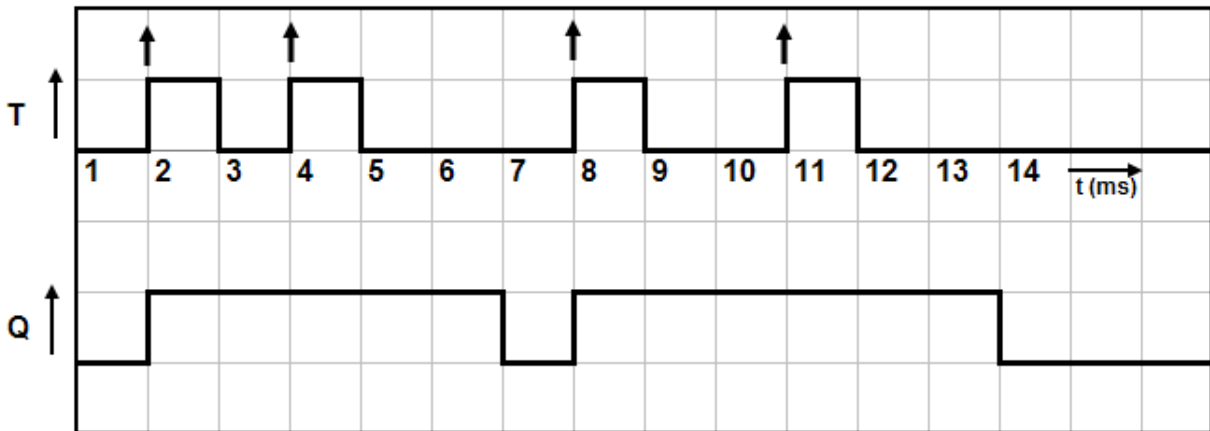
**Το μέγεθος του πολυπλέκτη που χρειάζεται για υλοποίηση του κυκλώματος είναι οκτώ γραμμών σε μία.**

S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>	Y	D
0	0	0	1	D <sub>0</sub>
0	0	1	1	D <sub>1</sub>
0	1	0	0	D <sub>2</sub>
0	1	1	1	D <sub>3</sub>
1	0	0	0	D <sub>4</sub>
1	0	1	0	D <sub>5</sub>
1	1	0	0	D <sub>6</sub>
1	1	1	1	D <sub>7</sub>



Κύκλωμα με πολυπλέκτη

5. Στο σχήμα 2 δίνονται τα χρονικά διαγράμματα της εισόδου (T) και της εξόδου (Q) ενός μονοσταθί πολυδονητή, ο οποίος διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης. Η σταθερή κατάσταση του μονοσταθί πολυδονητή είναι η λογική κατάσταση 0.



Σχήμα 2

- (α) Να υπολογίσετε τον χρόνο βολής του μονοσταθί πολυδονητή.

..... **3 ms** .....

- (β) Να αναφέρετε αν ο πιο πάνω μονοσταθί πολυδονητής είναι επαναδιεγειρόμενος ή μη επαναδιεγειρόμενος.

..... **Επαναδιεγειρόμενος** .....

6. (α) Να αναφέρετε δύο χαρακτηριστικά των απαριθμητών.

**Δύο από τα πιο κάτω χαρακτηριστικά:**

- Κατεύθυνση μέτρησης
- Κώδικας αρίθμησης
- Αριθμός Φλιπ Φλοπ
- Μέτρο και μέγιστο μέτρο
- Ασύγχρονοι και σύγχρονοι

- (β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται το κύκλωμα ενός απαριθμητής ο οποίος μετρά από το 0 μέχρι το 65.

**Εύρος μέτρησης: 0 – 65 ( MOD = 66 διαφορετικές λογικές καταστάσεις )**

**⇒ Μέγιστο μέτρο του απαριθμητή,  $\max MOD = 2^v = 128$  ⇒  $v = 7$**

**Αριθμός Φλιπ Φλοπ = 7 (απαριθμητής των 7-bit)**

7. (α) Να αναφέρετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS έναντι της TTL.

**Δύο από τα πιο κάτω πλεονεκτήματα:**

- Μικρή κατανάλωση ισχύος
- Μεγάλος βαθμός ολοκλήρωσης
- Μεγάλο περιθώριο θορύβου
- Εύκολη και φτηνή κατασκευή
- Σταθερή τάση τροφοδοσίας

(β) Να αναφέρετε δύο μειονεκτήματα της λογικής οικογένειας CMOS έναντι της TTL.

- Χαμηλή ταχύτητα λειτουργίας
- Πολύ ευαίσθητα στον στατικό ηλεκτρισμό

8. (α) Να δώσετε τον ορισμό του «καταχωρητή».

**Ο καταχωρητής είναι ακολουθιακό λογικό κύκλωμα που χρησιμεύει για την αποθήκευση και τη μεταφορά πληροφοριών σε ψηφιακά συστήματα.**

(β) Σε έναν καταχωρητή των 8-bit, βρίσκεται αποθηκευμένος ο αριθμός 00010101. Γίνεται ολίσθηση του αριθμού αυτού κατά δύο θέσεις προς τα αριστερά. Να υπολογίσετε τον δεκαδικό αριθμό που θα αποθηκευτεί στον καταχωρητή.

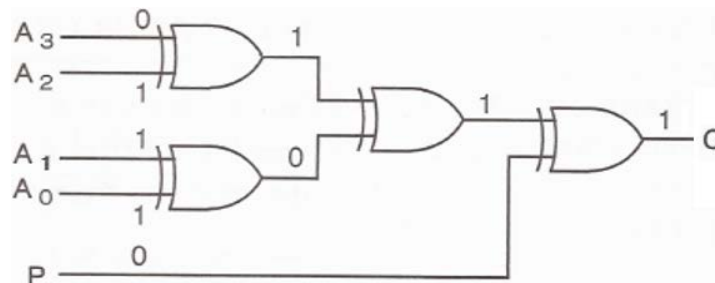
$$00010101_2 = 21_{10}$$

**Ολίσθηση του δυαδικού αριθμού μία θέση στα αριστερά ισοδυναμεί με πολλαπλασιασμό του επί δύο.**

**Ολίσθηση δύο θέσεων στα αριστερά ισοδυναμεί με πολλαπλασιασμό (2 x 2).**

$$\text{Δεκαδικός αριθμός} = 21 \times 4 = 84$$

9. Στο σχήμα 3 δίνεται το κύκλωμα ελέγχου μονού ψηφίου ισοτιμίας σε κώδικα των 5-bit, με την έξοδο C = 1 όταν δεν υπάρχει λάθος στον κώδικα.

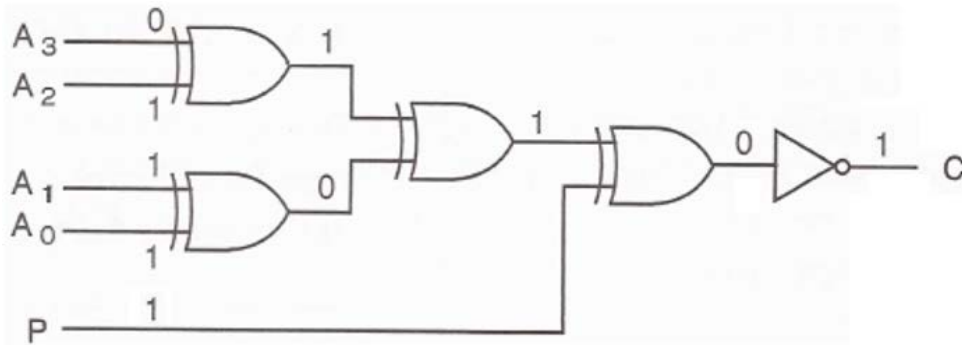


Σχήμα 3

(α) Να γράψετε τη λογική εξίσωση της εξόδου του αντίστοιχου κυκλώματος ελέγχου ζυγού ψηφίου ισοτιμίας σε κώδικα 5-bit.

$$\dots\dots\dots C = (A_3 \oplus A_2) \oplus (A_1 \oplus A_0) \oplus P \dots\dots\dots$$

(β) Να σχεδιάσετε το κύκλωμα ελέγχου ζυγού ψηφίου ισοτιμίας σε κώδικα 5-bit με την έξοδο  $C = 1$  όταν δεν υπάρχει λάθος στον κώδικα.



10. (α) Να αναφέρετε δύο διαφορές μεταξύ των οθονών LED και LCD.

**Δύο από τις πιο κάτω διαφορές:**

- Μια οθόνη LCD κατασκευάζεται σαν ένα σώμα και δεν συναρμολογείται. Αντίθετα, η οθόνη LED συναρμολογείται από ψηφία, που το καθένα αποτελεί ξέχωρη μονάδα.
- Η οθόνη LCD δεν ακτινοβολεί φως και γι' αυτό είναι ανάγκη να υπάρχει εξωτερικός φωτισμός. Αντίθετα, η οθόνη LED ακτινοβολεί φως και φαίνεται έντονα σε σκοτεινά μέρη.
- Η οθόνη LCD δεν επηρεάζεται από τον εξωτερικό φωτισμό όπως συμβαίνει με την οθόνη LED.

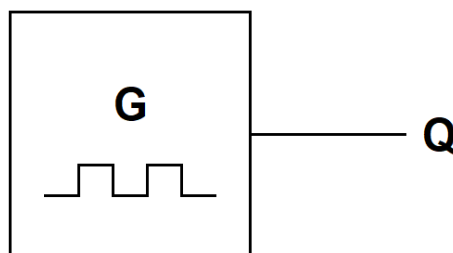
(β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 5.  
Να υπολογίσετε τον κώδικα BCD που αντιστοιχεί στον αριθμό αυτό.

**Ο δεκαδικός αριθμός 5 αντιστοιχεί στον κώδικα BCD με το 0101.**

(γ) Να υπολογίσετε τον μέγιστο αριθμό εξόδων ενός αποκωδικοποιητή, όταν ο αριθμός των bit στον κώδικα εισόδου του είναι 6.

**Μέγιστος αριθμός εξόδων,  $M_{max} = 2^N = 2^6 = 64$**

11. Στο σχήμα 4 δίνεται το λογικό σύμβολο ενός ασταθή πολυδονητή.



Σχήμα 4

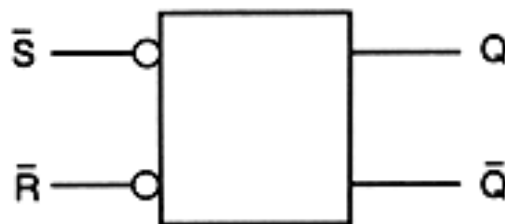
Οι παλμοί στην έξοδο (Q) του πολυδονητή, έχουν συχνότητα  $f = 125 \text{ kHz}$  και ο κύκλος δράσης τους  $d = 60\%$ . Να υπολογίσετε τον χρόνο  $t_L$ , κατά τον οποίο το σήμα εξόδου βρίσκεται στο λογικό 0 (κατάσταση LOW).

$$T = \frac{1}{f} = \frac{1}{125000 \text{ Hz}} = 8 \cdot 10^{-6} \text{ s} = 8 \mu\text{s}$$

$$d = \frac{t_H}{T} \cdot 100\% \implies 60\% = \frac{t_H}{8} \cdot 100\% \implies t_H = 4,8 \mu\text{s}$$

$$t_L = T - t_H = 8 - 4,8 = 3,2 \mu\text{s}$$

12. Στο σχήμα 5 δίνεται το λογικό σύμβολο ενός NAND Φλιπ Φλοπ. Να συμπληρώσετε τον πίνακα αληθείας του Φλιπ Φλοπ (Πίνακας 3).



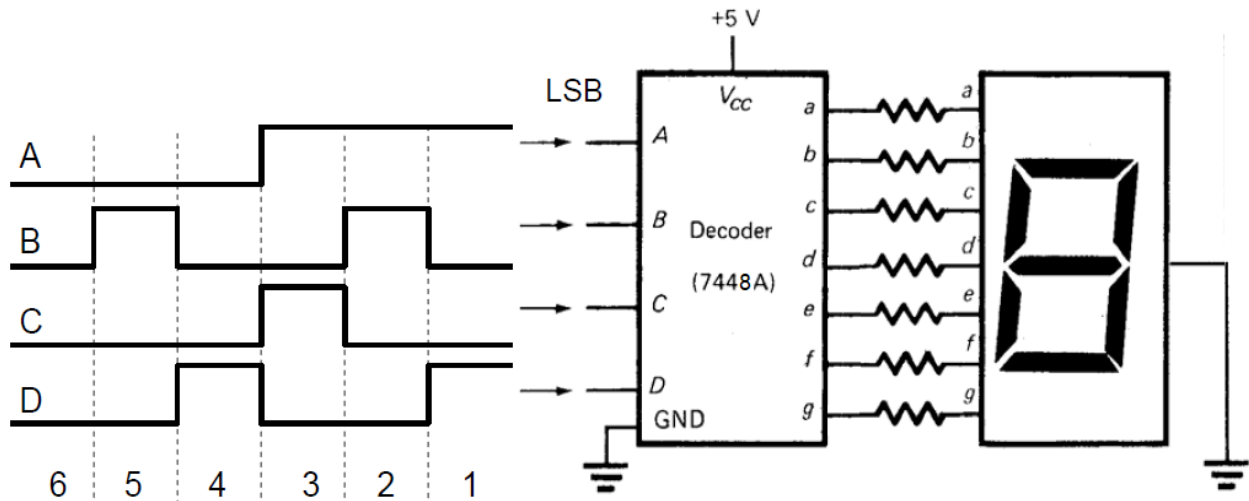
Σχήμα 5

Είσοδοι		Έξοδοι		
$\bar{S}$	$\bar{R}$	$Q_{n+1}$	$\bar{Q}_{n+1}$	Κατάσταση
0	0	1	1	Απαγορευμένη
0	1	1	0	SET
1	0	0	1	RESET
1	1	$Q_n$	$\bar{Q}_n$	MEMORY

Πίνακας 3

**ΜΕΡΟΣ Β' - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.**

13. Στο σχήμα 6 δίνεται το λογικό σύμβολο του μετατροπέα από τον κώδικα BCD σε 7 τμήματα, συνδεδεμένο σε μια 7-τμηματική μονάδα ένδειξης με LED και τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους του.



Σχήμα 6

(α) Να αναφέρετε τους αριθμούς με τη σειρά που θα εμφανιστούν στην 7-τμηματική μονάδα και τους τομείς (a, b, c, d, e, f, g) που θα ανάψουν για κάθε αριθμό.

<u>Αριθμός που θα εμφανιστεί</u>	<u>Τομείς (τμήματα) που θα ανάψουν για τον αριθμό</u>
(1) _____ <b>9</b> _____	___ <b>a, b, c, f, g</b> ή <b>a, b, c, d, f, g</b> _____
(2) _____ <b>3</b> _____	___ <b>a, b, c, d, g</b> _____
(3) _____ <b>5</b> _____	___ <b>a, c, d, f, g</b> _____
(4) _____ <b>8</b> _____	___ <b>a, b, c, d, e, f, g</b> _____
(5) _____ <b>2</b> _____	___ <b>a, b, d, e, g</b> _____
(6) _____ <b>0</b> _____	___ <b>a, b, c, d, e, f</b> _____

(β) Να ονομάσετε το είδος (τον τύπο) της 7-τμηματικής μονάδας ένδειξης που χρησιμοποιείται στον μετατροπέα του σχήματος 6.

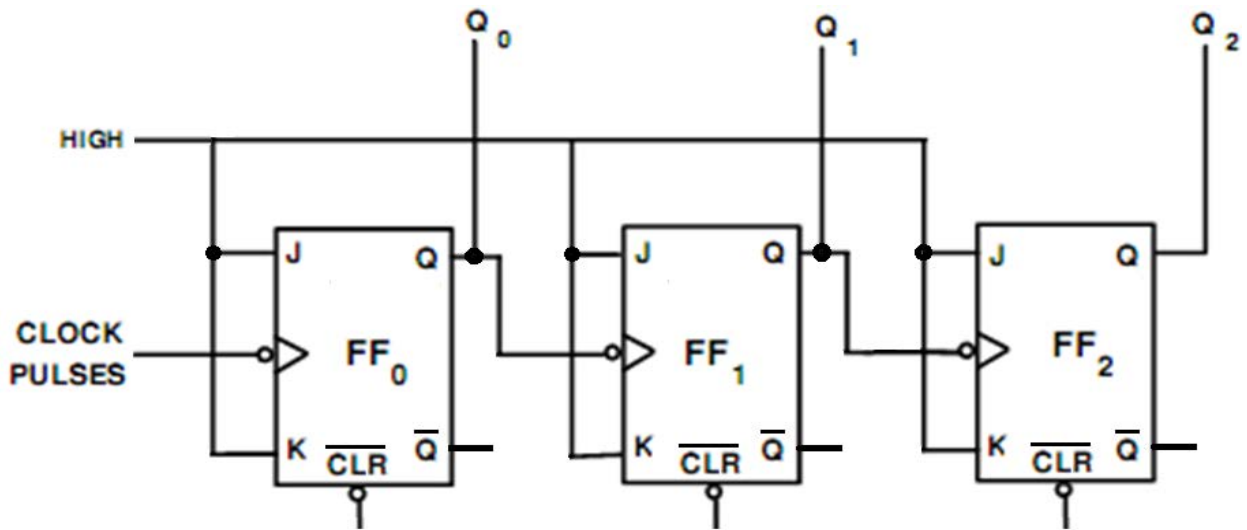
Να αιτιολογήσετε την απάντησή σας.

.....**Κοινής καθόδου**.....

**Οι έξοδοι του αποκωδικοποιητή που ελέγχει την 7-τμηματική μονάδα ένδειξης είναι ενεργοί στο λογικό 1. Τα τμήματα της 7-τμηματικής μονάδας ανάβουν όταν στην άνοδο των LED εφαρμόζεται τάση 5 V και οι κάθοδοί τους συνδέονται από κοινού στη γείωση (0 V).**



14. Στο σχήμα 7 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



Σχήμα 7

(α) Να αναφέρετε την κατεύθυνση μέτρησης του απαριθμητή.

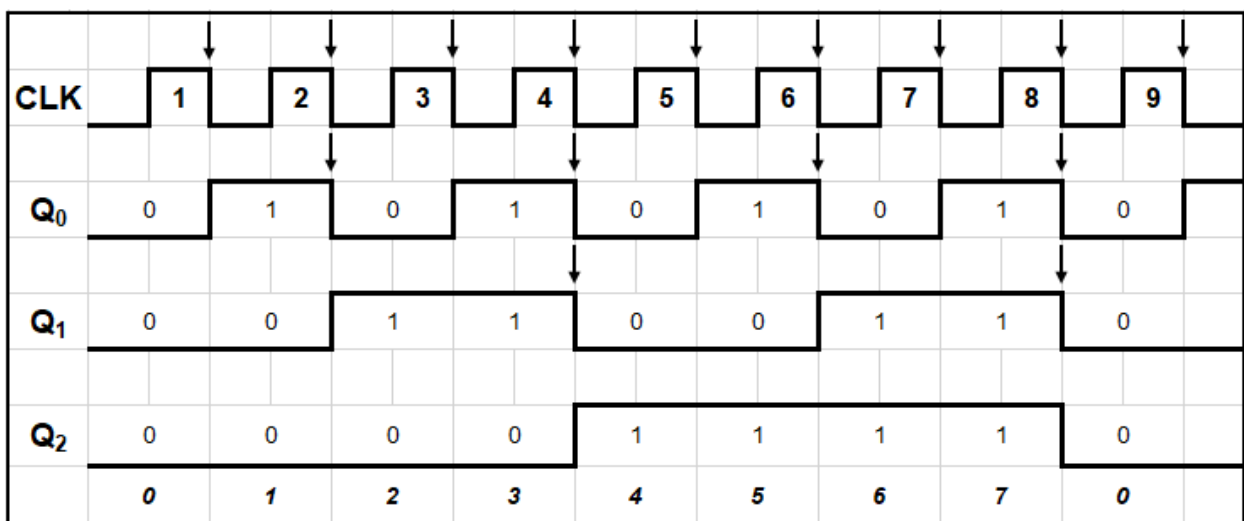
**Η κατεύθυνση μέτρησης είναι προς τα πάνω (Up – counter)**

(β) Να υπολογίσετε το μέγιστο μέτρο (max MOD) του απαριθμητή.

..... **Μέγιστο μέτρο,  $\max MOD = 2^3 = 8$  (απαριθμητής 3-bit)** .....

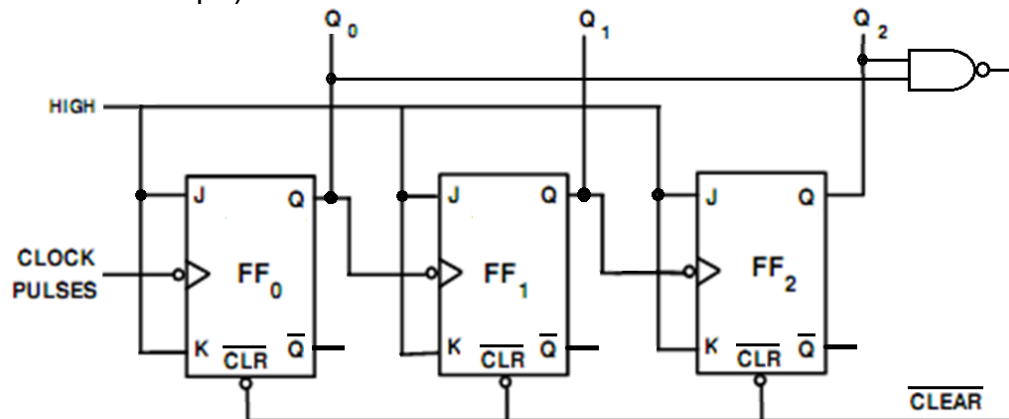
(γ) Στο σχήμα 8 δίνεται το χρονικό διάγραμμα των ωρολογιακών παλμών (CLK) που εφαρμόζονται στο κύκλωμα του απαριθμητή 3-bit.

Να σχεδιάσετε τα αντίστοιχα χρονικά διαγράμματα των εξόδων ( $Q_0$ ,  $Q_1$ ,  $Q_2$ ) των Φλιπ Φλοπ του απαριθμητή. Η αρχική κατάσταση του απαριθμητή είναι RESET.



Σχήμα 8

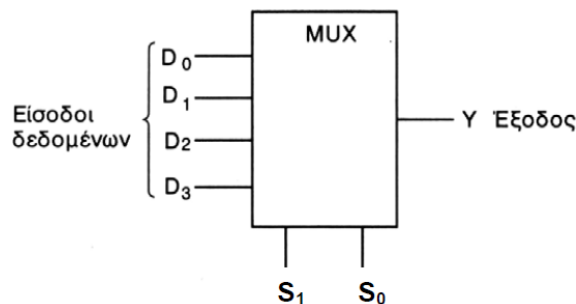
(δ) Να μετατρέψετε το κύκλωμα του απαριθμητή του σχήματος 7 σε απαριθμητή με μέτρο 5 (MOD 5), με τη χρήση της κατάλληλης λογικής πύλης (να σχεδιάσετε το νέο κύκλωμα).



(ε) Η συχνότητα των ωρολογιακών παλμών σε έναν απαριθμητή με μέτρο 5 είναι 1 MHz. Να υπολογίσετε τη συχνότητα των παλμών στην έξοδο του Φλιπ Φλοπ που δίνει το περισσότερο σημαντικό ψηφίο (MSB).

$$f = \frac{f_{CLK}}{N} = \frac{1 \cdot 10^6}{5} = \frac{1000000}{5} = 200000 \text{ Hz} = 200 \text{ kHz}$$

15. Στο σχήμα 9 δίνεται το λογικό σύμβολο του πολυπλέκτη τεσσάρων γραμμών σε μία.



Σχήμα 9

(α) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 4) του πιο πάνω πολυπλέκτη.

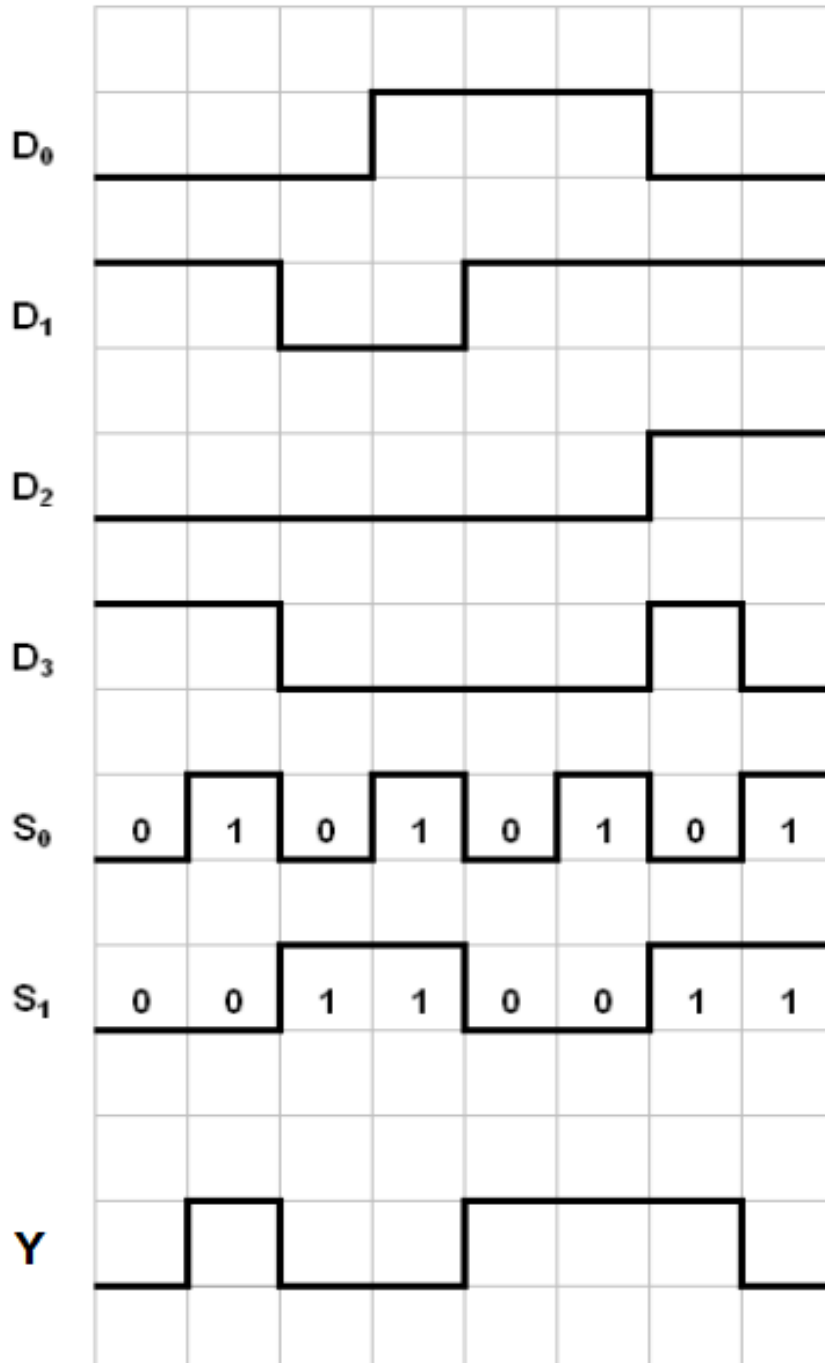
Είσοδοι		Έξοδοι
S <sub>1</sub>	S <sub>0</sub>	Y
0	0	D <sub>0</sub>
0	1	D <sub>1</sub>
1	0	D <sub>2</sub>
1	1	D <sub>3</sub>

Πίνακας 4

(β) Να δώσετε τη λογική εξίσωση της εξόδου Y του πιο πάνω πολυπλέκτη.

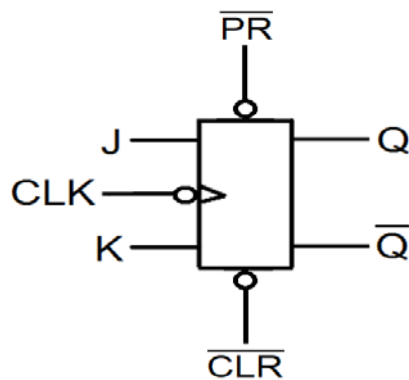
$$Y = \bar{S}_1 \cdot \bar{S}_0 \cdot D_0 + \bar{S}_1 \cdot S_0 \cdot D_1 + S_1 \cdot \bar{S}_0 \cdot D_2 + S_1 \cdot S_0 \cdot D_3$$

(γ) Στο σχήμα 10 δίνονται τα χρονικά διαγράμματα των εισόδων του πολυπλέκτη του σχήματος 9. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y.



Σχήμα 10

16. Στο σχήμα 11 δίνεται το λογικό σύμβολο ενός JK Φλιπ Φλοπ.



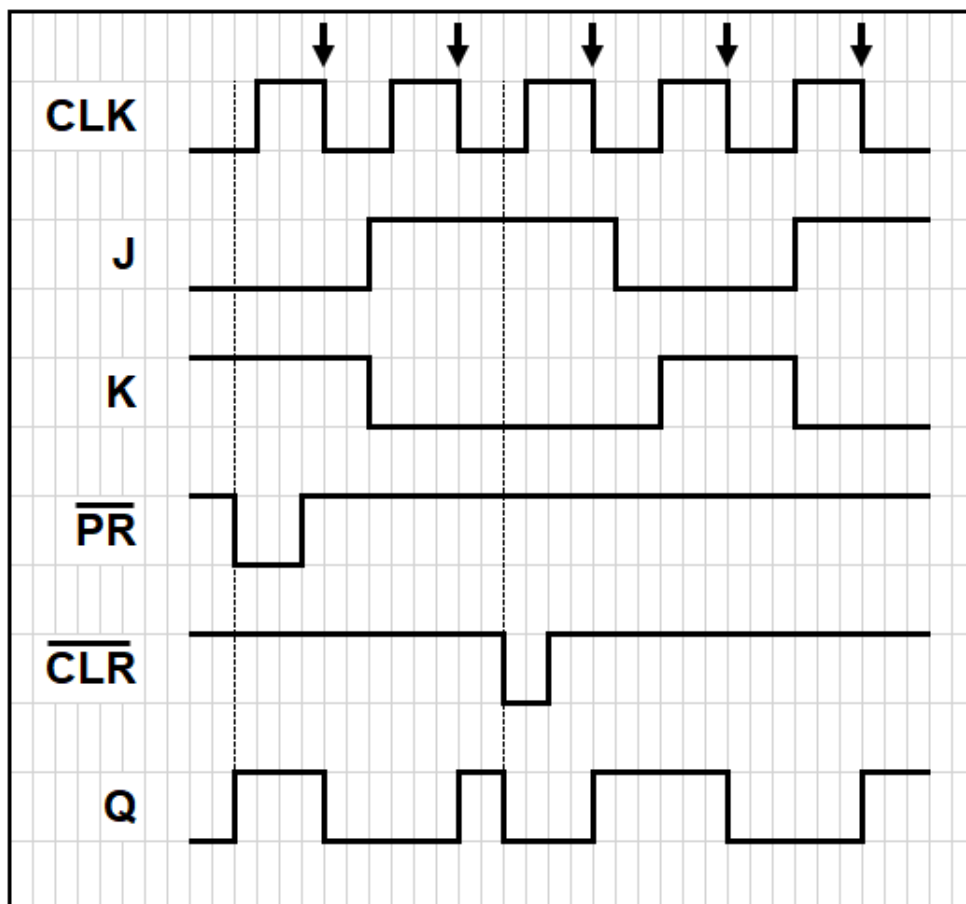
Σχήμα 11

(α) Να αναφέρετε ποιες από τις εισόδους του πιο πάνω Φλιπ Φλοπ είναι ασύγχρονες.

.....Οι εισοδοι  $\overline{PR}$  (Preset) και  $\overline{CLR}$  (Clear).....

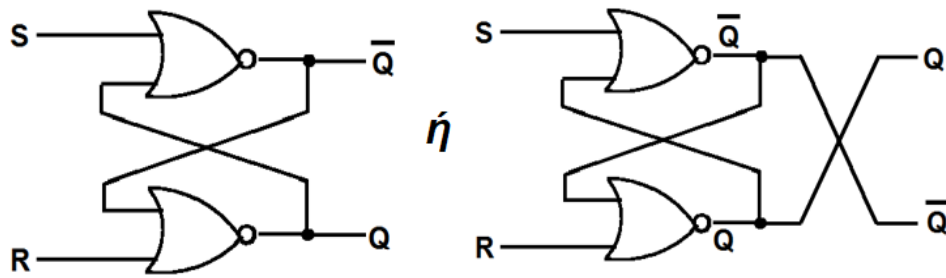
(β) Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα των εισόδων του JK Φλιπ Φλοπ του σχήματος 11.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου (Q) του JK Φλιπ Φλοπ. Αρχικά το Φλιπ Φλοπ βρίσκεται στην κατάσταση RESET.



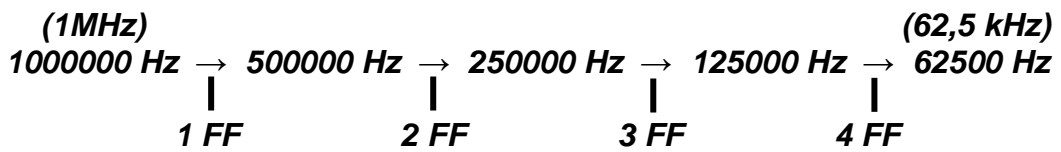
Σχήμα 12

(γ) Να σχεδιάσετε έναν ασύγχρονο SR Φλιπ Φλοπ χρησιμοποιώντας δύο πύλες NOR.



(δ) Κύκλωμα διαιρέτη συχνότητας χρησιμοποιείται για να μειώσει τη συχνότητα από 1 MHz σε 62,5 kHz.

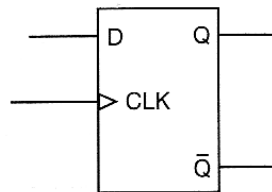
Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται ο εν λόγω διαιρέτης.



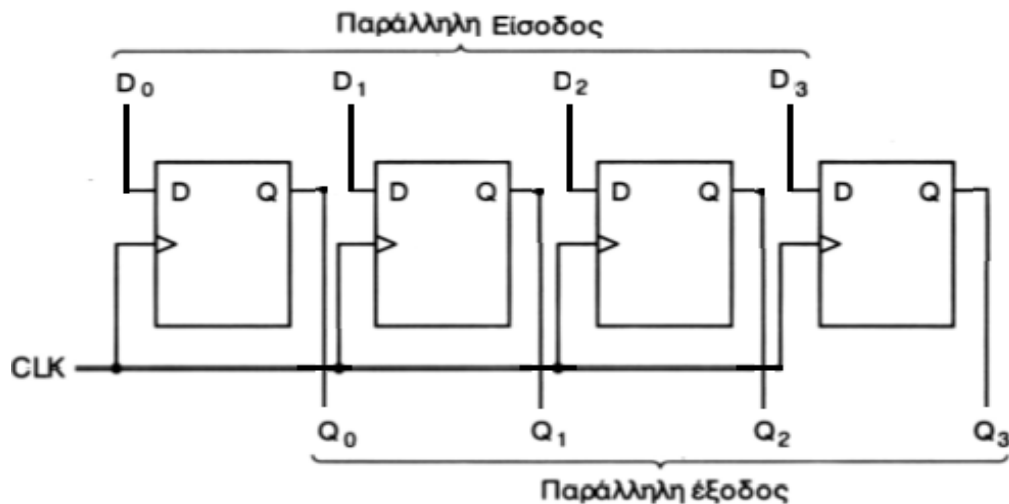
Χρειάζονται τέσσερα (4) Φλιπ Φλοπ για το κύκλωμα διαιρέτη συχνότητας.

**ΜΕΡΟΣ Γ' - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.**

17. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 13, να σχεδιάσετε το λογικό κύκλωμα καταχωρητή 4-bit παράλληλης εισόδου και παράλληλης εξόδου.



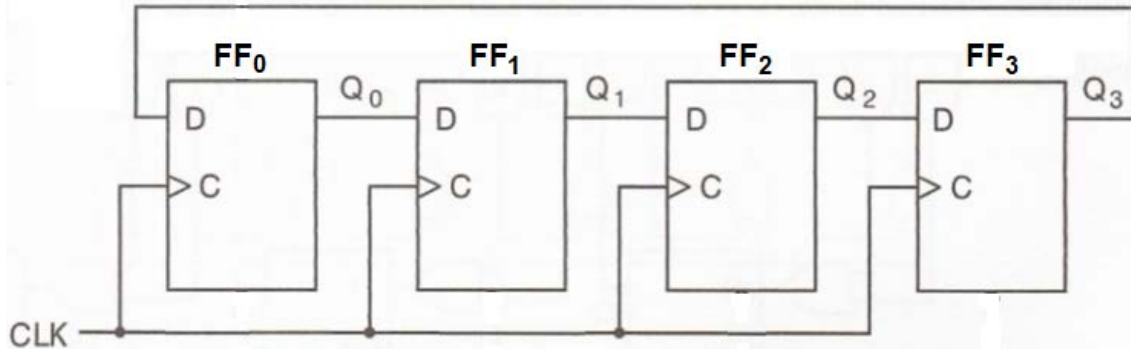
Σχήμα 13



(β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται για να αποθηκευτεί μια πληροφορία των 4-bit στον καταχωρητή που σχεδιάσατε στην ερώτηση 17(α) πιο πάνω.

**Απαιτείται ένας (1) ωρολογιακός παλμός**

(γ) Δίνεται το κύκλωμα του σχήματος 14 στο οποίο υπάρχει καταχωρημένη η κωδική λέξη 0100.

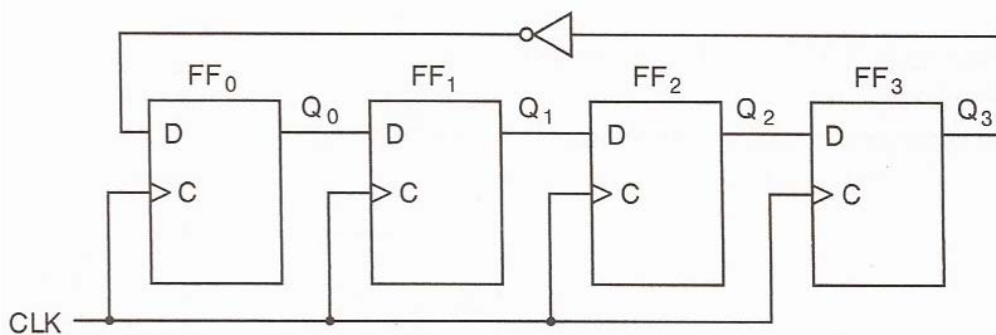


Σχήμα 14

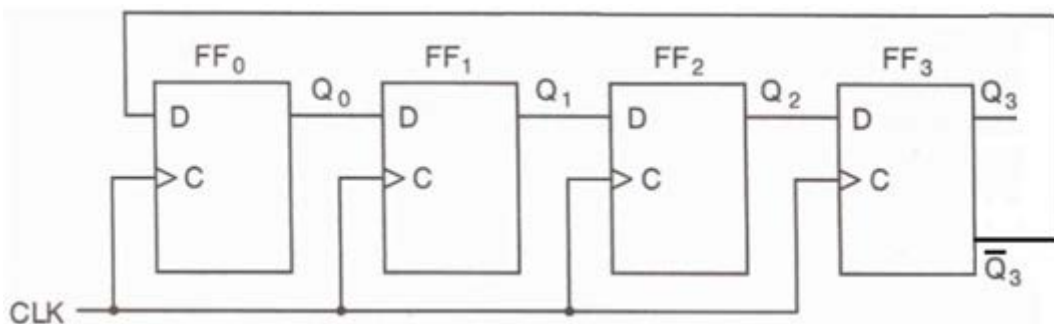
Να δώσετε την ακριβή ονομασία του κυκλώματος.

.....**Κυκλικός απαριθμητής 4-bit (Ring counter)**.....

(δ) Να τροποποιήσετε το κύκλωμα του σχήματος 14, ώστε να μετατραπεί σε κύκλωμα απαριθμητή Τζόνσον (να σχεδιάσετε το τροποποιημένο κύκλωμα).



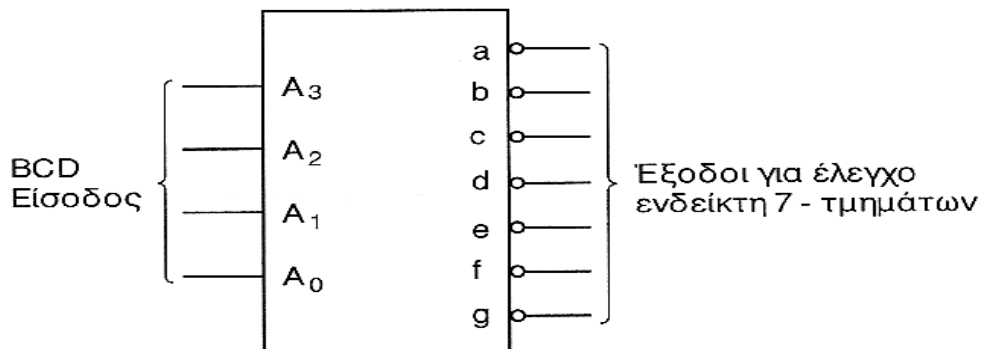
ή



(ε) Να υπολογίσετε τη συχνότητα των ωρολογιακών παλμών CLK που εφαρμόζονται στην είσοδο των Φλιπ Φλοπ του κυκλώματος απαριθμητή Τζόνσον, όταν η συχνότητα των παλμών εξόδου του κυκλώματος είναι 125 kHz.

$$f_{Q3} = \frac{1}{2N} \cdot f_{CLK} \Rightarrow f_{CLK} = f_{Q3} \cdot 2 \cdot N = 125000 \cdot 2 \cdot 4 = 1000000 \text{ Hz} = 1 \text{ MHz}$$

18. (α) Στο σχήμα 15 δίνεται το λογικό σύμβολο αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων. Να γράψετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή, όταν οι είσοδοί του είναι  $A_3A_2A_1A_0 = 0011$ .



Σχήμα 15

a = .....0.....      b = .....0.....      c = .....0.....      d = .....0.....  
 e = .....1.....      f = .....1.....      g = .....0.....      (Αριθμός = 3)

- (β) Στο σχήμα 16 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 16

Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 5) του πιο πάνω αποκωδικοποιητή.

Είσοδοι		Έξοδοι			
$A_1$	$A_0$	$Y_3$	$Y_2$	$Y_1$	$Y_0$
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Πίνακας 5

(γ) Να γράψετε τις λογικές εξισώσεις των τεσσάρων εξόδων του αποκωδικοποιητή της ερώτησης 18(β).

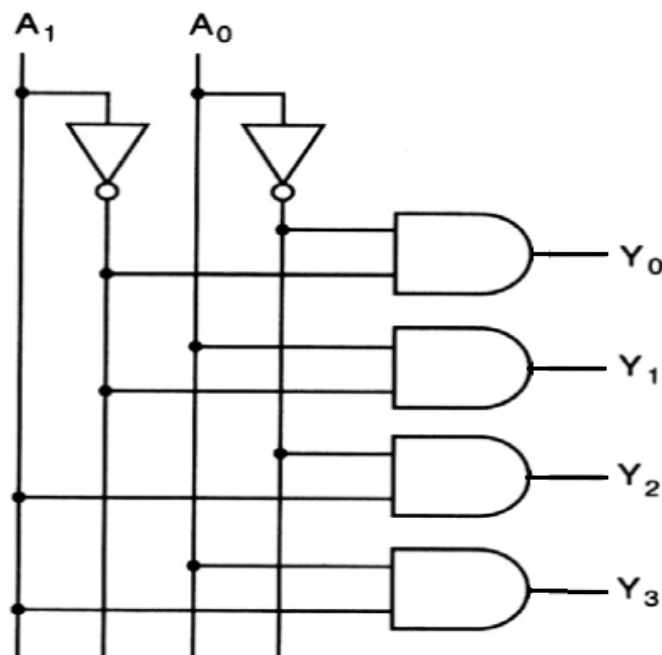
$$Y_0 = \dots \bar{A}_1 \cdot \bar{A}_0 \dots$$

$$Y_1 = \dots \bar{A}_1 \cdot A_0 \dots$$

$$Y_2 = \dots A_1 \cdot \bar{A}_0 \dots$$

$$Y_3 = \dots A_1 \cdot A_0 \dots$$

(δ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή της ερώτησης 18(β).



----- ΤΕΛΟΣ ΛΥΣΕΩΝ -----