

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ
ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

Μάθημα : Τεχνολογία και Εργαστήρια Ψηφιακών Ηλεκτρονικών ΙΙ (510)
Ημερομηνία : Τρίτη, 28 Μαΐου 2019
Ωρα εξέτασης : 08:00 – 10:30

Επιτρεπόμενη διάρκεια γραπτού 2,5 ώρες (150 λεπτά)

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ
ΤΡΙΑ (3) ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)**

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α' - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να αναφέρετε τη διαφορά του σύγχρονου από τον ασύγχρονο απαριθμητή.

.....
.....
.....
.....
.....
.....

- (β) Με κριτήριο τον κώδικα αρίθμησης, να αναφέρετε δύο τύπους απαριθμητών.

.....
.....

2. (α) Τι εννοούμε με τον όρο “καθυστέρηση διάδοσης” μιας λογικής οικογένειας;

.....
.....
.....
.....
.....
.....
.....
.....

- (β) Να αναφέρετε τον τύπο των τρανζίστορ από τον οποίον είναι κατασκευασμένες οι πιο κάτω λογικές οικογένειες:

CMOS

TTL

3. Να επιλέξετε τις σωστές απαντήσεις.

- (α) Το SR Φλιπ Φλοπ βρίσκεται στην κατάσταση SET όταν οι είσοδοι του βρίσκονται στην κατάσταση:

(1) $S = 0$ $R = 0$

(2) $S = 0$ $R = 1$

(3) $S = 1$ $R = 0$

(4) $S = 1$ $R = 1$

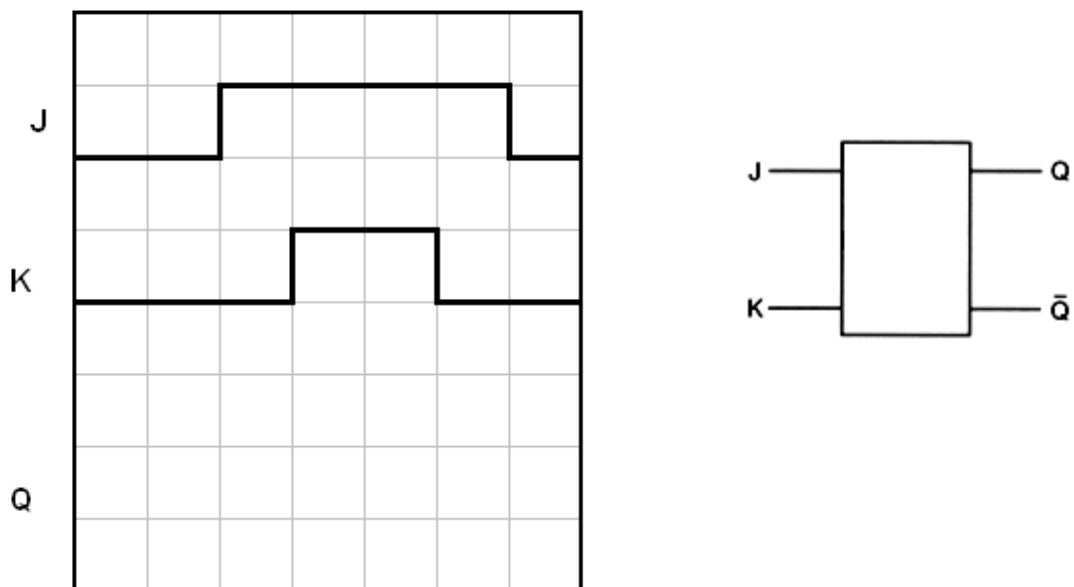
.....

(β) Ποιο από τα πιο κάτω διακρίνει ένα JK από ένα SR Φλιπ Φλοπ;

- (1) Κατάσταση εναλλαγής (Toggle)
- (2) Τύπος ωρολογίου (CLK)
- (3) Είσοδος PRESET
- (4) Είσοδος CLEAR.

4. Στο σχήμα 1 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ενός ασύγχρονου JK Φλιπ Φλοπ.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



Σχήμα 1

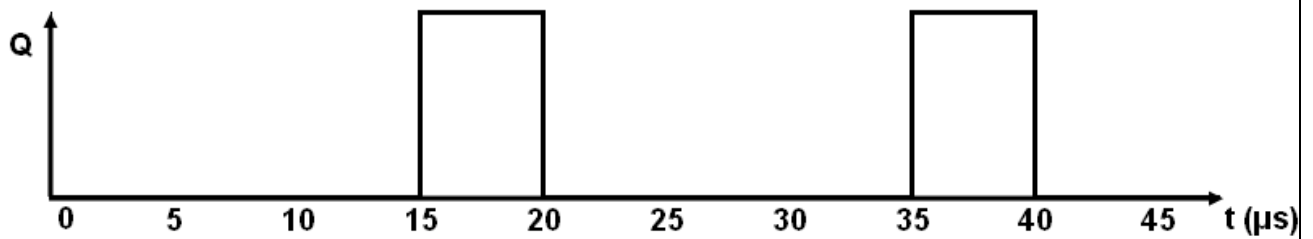
5. (α) Η λογική κατάσταση των εξόδων δεκαδικού απαριθμητή που μετρά προς τα πάνω είναι 1001. Ποια είναι η επόμενη κατάσταση των εξόδων του απαριθμητή;

.....
.....

(β) Κύκλωμα διαιρέτη συχνότητας, από τα 800 kHz στα 25 kHz, αποτελείται από JK Φλιπ Φλοπ. Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ.

.....

6. Στο σχήμα 2 δίνεται η κυματομορφή εξόδου ενός ασταθή πολυδονητή.



Σχήμα 2

Να υπολογίσετε:

- (α) Την περίοδο T
- (β) Τη συχνότητα f
- (γ) Τον κύκλο δράσης d .

$T = \dots\dots\dots$

$f = \dots\dots\dots$

$d = \dots\dots\dots$

7. Ασύγχρονος απαριθμητής έχει μέτρο 50. Να υπολογίσετε:

- (α) Τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται ο απαριθμητής.

.....

- (β) Το μέγιστο μέτρο του απαριθμητή.

.....

8. Να επιλέξετε τις σωστές απαντήσεις.

- (α) Για να φορτωθεί πλήρως μια πληροφορία των 4-bit σε έναν καταχωρητή με διαδοχική είσοδο απαιτούνται:

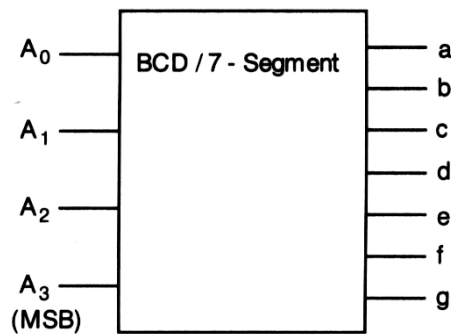
- (1) 1 χρονικός παλμός ωρολογίου (CLK)
- (2) 4 χρονικοί παλμοί ωρολογίου (CLK)
- (3) 8 χρονικοί παλμοί ωρολογίου (CLK)
- (4) 16 χρονικοί παλμοί ωρολογίου (CLK).

.....

(β) Για να μετατραπεί ένα σειριακό σήμα σε παράλληλο, απαιτείται η χρήση καταχωρητή με:

- (1) Διαδοχική είσοδο και διαδοχική έξοδο
- (2) Διαδοχική είσοδο και παράλληλη έξοδο
- (3) Παράλληλη είσοδο και παράλληλη έξοδο
- (4) Παράλληλη είσοδο και διαδοχική έξοδο.

9. (α) Στο σχήμα 3 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει μίαν 7-τμηματική μονάδα ένδειξης.



Σχήμα 3

Στην 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 5. Να δώσετε τον κώδικα BCD που εφαρμόζεται στην είσοδο του αποκωδικοποιητή.

$A_3A_2A_1A_0 = \dots\dots\dots$

(β) Να υπολογίσετε τον μέγιστο αριθμό των εξόδων ενός αποκωδικοποιητή όταν ο κώδικας εισόδου είναι 7-bit.

10. Να επιλέξετε τις σωστές απαντήσεις.

(α) Το ψηφίο ισοτιμίας χρησιμεύει στην:

- (1) Πιο γρήγορη μετάδοση των δεδομένων
- (2) Αναγνώριση λαθών κατά την μεταφορά των δεδομένων
- (3) Εύκολη επεξεργασία των δεδομένων
- (4) Αποκωδικοποίηση των δεδομένων.

(β) Να επιλέξετε ποιοι από τους πιο κάτω κώδικες BCD με μονό ψηφίο ισοτιμίας είναι ορθοί και ποιοι είναι λανθασμένοι.

(1) 00110 ΟΡΘΟΣ ΛΑΝΘΑΣΜΕΝΟΣ

(2) 01011 ΟΡΘΟΣ ΛΑΝΘΑΣΜΕΝΟΣ

(3) 00000 ΟΡΘΟΣ ΛΑΝΘΑΣΜΕΝΟΣ

.....

11. Να επιλέξετε τις σωστές απαντήσεις.

(α) Το συνδυαστικό λογικό κύκλωμα, που επιτρέπει τη μεταφορά πληροφοριών από πολλές πηγές εισόδου μέσω κοινών γραμμών εξόδου, ονομάζεται:

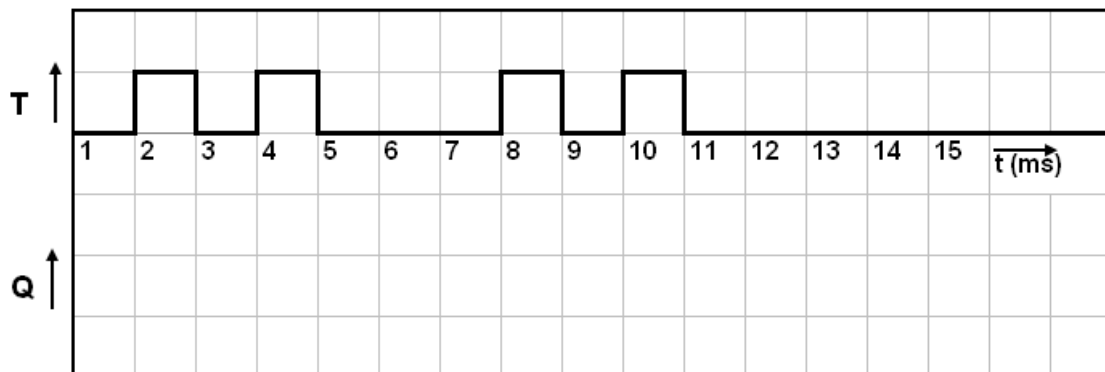
- (1) Συγκριτής
 - (2) Αποκωδικοποιητής
 - (3) Απαριθμητής
 - (4) Πολυπλέκτης.
-

(β) Αποπολυπλέκτης έχει 4 γραμμές επιλογής εισόδου. Οι γραμμές εξόδου του είναι:

- (1) 2
 - (2) 4
 - (3) 8
 - (4) 16
-

12. Στο σχήμα 4 δίνεται το χρονικό διάγραμμα εισόδου ενός επαναδιεγειρόμενου μονοσταθιού πολυδονητή, ο οποίος διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του μονοσταθιού πολυδονητή είναι η λογική κατάσταση 0.

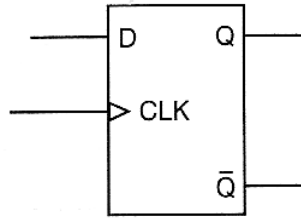
Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του πολυδονητή.



Σχήμα 4

ΜΕΡΟΣ Β' - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 5, να σχεδιάσετε έναν καταχωρητή 4-bit με διαδοχική είσοδο και διαδοχική έξοδο.



Σχήμα 5

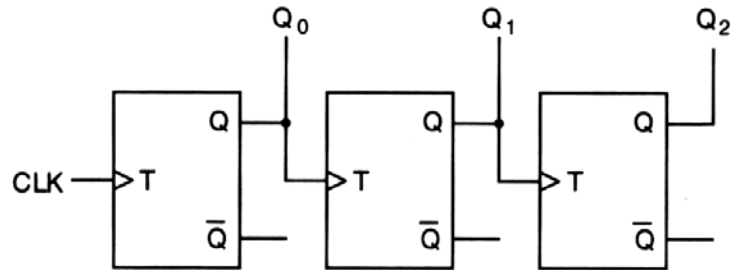
(β) Να υπολογίσετε τον συνολικό χρόνο που χρειάζεται για να αποθηκευθεί και να εξέλθει μια κωδική λέξη 4-bit στον καταχωρητή που σχεδιάσατε στην ερώτηση 13(α). Η συχνότητα του ωρολογίου CLK είναι 100 kHz.

.....
.....

(γ) Να αναφέρετε έναν τύπο καταχωρητή που μπορεί να χρησιμοποιηθεί ως κύκλωμα δημιουργίας χρονικής καθυστέρησης κατά τη μετάδοση ψηφιακών σημάτων.

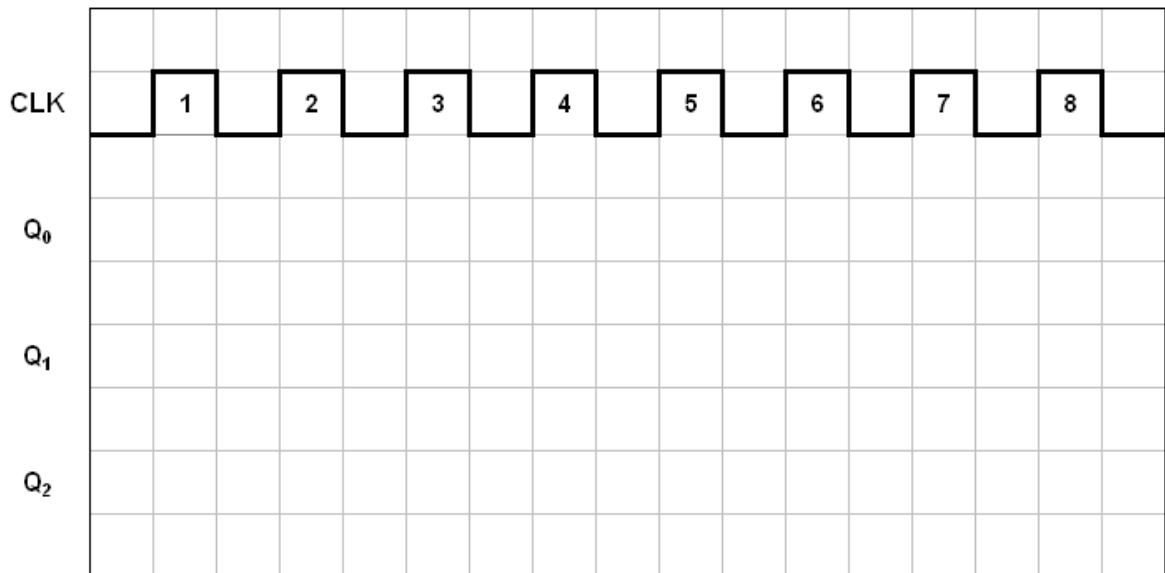
.....
.....

14. Στο σχήμα 6 δίνεται το λογικό κύκλωμα ενός ασύγχρονου δυαδικού απαριθμητή 3-bit που μετρά προς τα κάτω.



Σχήμα 6

(α) Να σχεδιάσετε στο σχήμα 7 τα χρονικά διαγράμματα των τριών εξόδων του απαριθμητή για οκτώ (8) ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι το λογικό 0 (RESET).



Σχήμα 7

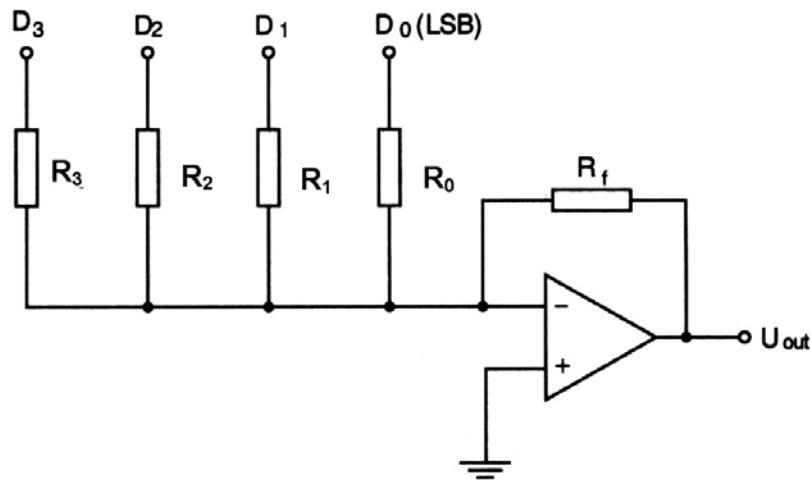
(β) Να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του κάθε Φλιπ-Φλοπ. Η συχνότητα των ωρολογιακών παλμών (CLK) είναι 2 MHz.

$f_{Q0} = \dots\dots\dots$ $f_{Q1} = \dots\dots\dots$ $f_{Q2} = \dots\dots\dots$

(γ) Να αναφέρετε τον τύπο T Φλιπ Φλοπ που θα πρέπει να χρησιμοποιηθεί, ώστε ο απαριθμητής του σχήματος 6 να μετρά προς τα πάνω.

.....

15. Στο σχήμα 8 δίνεται κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό (D/A) με σταθμισμένες αντιστάσεις. Η τιμή της αντίστασης R_0 είναι $40\text{ k}\Omega$.



Σχήμα 8

(α) Να υπολογίσετε τις τιμές των αντιστάσεων R_1 , R_2 και R_3 .

$R_1 = \dots\dots\dots$ $R_2 = \dots\dots\dots$ $R_3 = \dots\dots\dots$

(β) Η τάση εξόδου U_{OUT} του μετατροπέα είναι 3 V όταν στην είσοδο του εφαρμοστεί ο ψηφιακός κώδικας 0110.

Να υπολογίσετε την τάση εξόδου του μετατροπέα που αντιστοιχεί στον κώδικα 1001.

$U_{OUT} = \dots\dots\dots$

(γ) Να αναφέρετε το μειονέκτημα του μετατροπέα ψηφιακού σήματος σε αναλογικό (D/A) με σταθμισμένες αντιστάσεις έναντι του μετατροπέα του τύπου R/2R.

.....

.....

.....

.....

.....

.....

16. Στο σχήμα 9 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας του κυκλώματος αποκωδικοποιητή 2-bit σε 4 γραμμές.



Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

Σχήμα 9

(α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

Y₀ =

Y₁ =

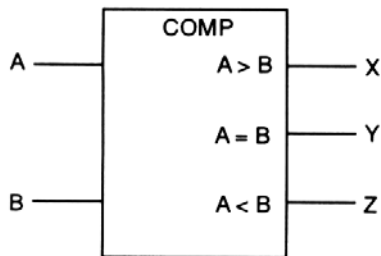
Y₂ =

Y₃ =

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

ΜΕΡΟΣ Γ' - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. (α) Στο σχήμα 10 δίνεται το λογικό σύμβολο ενός ψηφιακού συγκριτή 1-bit. Να συμπληρώσετε τον πίνακα αληθείας του συγκριτή.



ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0			
0	1			
1	0			
1	1			

Σχήμα 10

(β) Να δώσετε τις λογικές συναρτήσεις των τριών εξόδων του συγκριτή 1-bit.

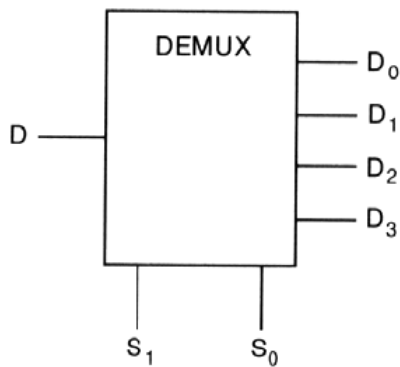
Y =

X =

Z =

(γ) Να σχεδιάσετε το λογικό κύκλωμα του συγκριτή 1-bit.

18. Στο σχήμα 11 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας αποπολυπλέκτη μιας γραμμής σε τέσσερις (1 X 4).



Είσοδοι Επιλογής		Έξοδοι			
S ₁	S ₀	D ₀	D ₁	D ₂	D ₃
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

Σχήμα 11

(α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του αποπολυπλέκτη 1 X 4.

D₀ =

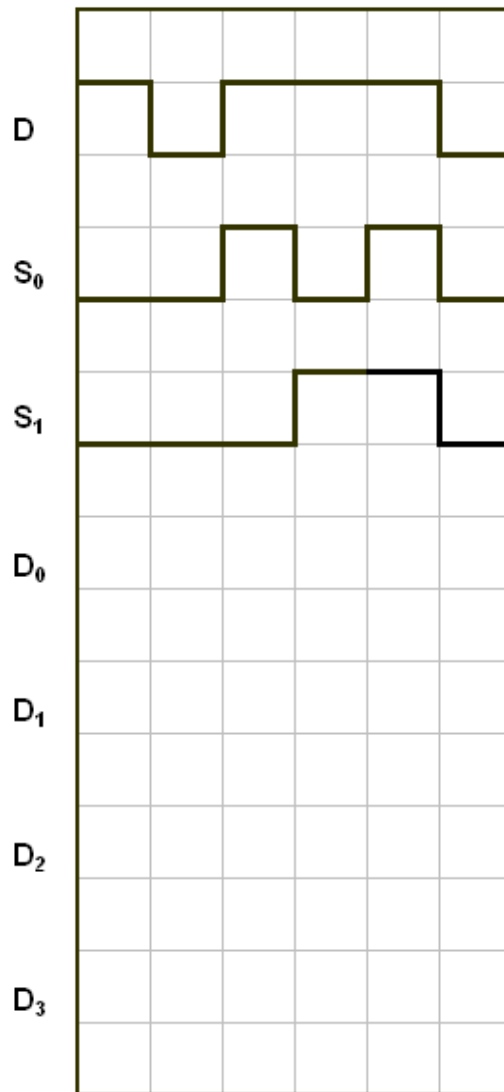
D₁ =

D₂ =

D₃ =

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποπολυπλέκτη 1 X 4.

(γ) Να σχεδιάσετε στο σχήμα 12 τα χρονικά διαγράμματα των τεσσάρων εξόδων του αποπολυπλέκτη 1 X 4.



Σχήμα 12

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ	
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$

ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max\ MOD = 2^N$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{Nt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$