

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ, ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ
ΔΙΕΥΘΥΝΣΗ ΜΕΣΗΣ ΤΕΧΝΙΚΗΣ ΚΑΙ ΕΠΑΓΓΕΛΜΑΤΙΚΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΚΑΙ ΚΑΤΑΡΤΙΣΗΣ

ΕΝΙΑΙΕΣ ΤΕΛΙΚΕΣ ΠΡΟΑΓΩΓΙΚΕΣ ΚΑΙ
ΑΠΟΛΥΤΗΡΙΕΣ ΓΡΑΠΤΕΣ ΕΞΕΤΑΣΕΙΣ

20 25 - 20 26

Γ΄ ΤΑΞΗΣ ΤΕΣΕΚ

ΣΕΙΡΑ Α'

ΘΕΩΡΗΤΙΚΗ ΚΑΤΕΥΘΥΝΣΗ

ΗΜΕΡΟΜΗΝΙΑ : Τετάρτη, 13 Μαΐου 2026

ΕΞΕΤΑΖΟΜΕΝΟ ΜΑΘΗΜΑ: Ψηφιακά Ηλεκτρονικά II-TEM1

ΚΩΔΙΚΟΣ ΜΑΘΗΜΑΤΟΣ : thiyips301

ΛΥΣΕΙΣ

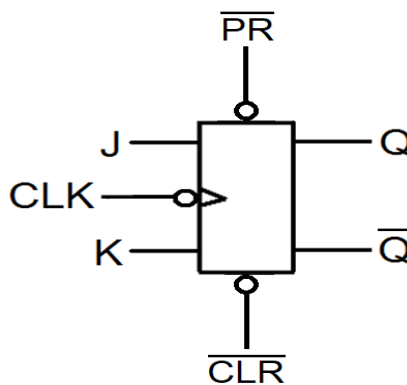
ΜΕΡΟΣ Α΄: Αποτελείται από έξι (6) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

1. (α) Να εξηγήσετε τον λόγο για τον οποίο προτιμάται το JK Φλιπ Φλοπ έναντι του SR Φλιπ Φλοπ σε ψηφιακά κυκλώματα.

Το JK Φλιπ Φλοπ, αντίθετα με το SR Φλιπ Φλοπ, δεν έχει απαγορευμένη κατάσταση εισόδων. Όταν, δηλαδή, οι εισοδοί $J = K = 1$, τότε το JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (TOGGLE), ενώ όταν οι εισοδοί $S = R = 1$, το SR Φλιπ Φλοπ βρίσκεται σε μια κατάσταση απαγορευμένη.

(2 μον. = 1 για αναφορά στην κατάσταση εναλλαγής του JK, 1 για αναφορά στην απαγορευμένη κατάσταση του SR)

- (β) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 1) του JK Φλιπ Φλοπ που δίνεται στο Σχήμα 1.



Σχήμα 1

ΕΙΣΟΔΟΙ					ΕΞΟΔΟΙ	
\overline{PR}	\overline{CLR}	CLK	J	K	Q_{n+1}	\overline{Q}_{n+1}
0	1	↓	0	1	1	0
1	1	↓	1	1	\overline{Q}_n	Q_n
1	0	↑	1	0	0	1

Πίνακας 1

(6 μον. = 2 μον. για κάθε σωστή οριζόντια γραμμή του πίνακα)

2. (α) Να δώσετε τον ορισμό του ψηφιακού απαριθμητή.

Ο απαριθμητής είναι λογικό ακολουθιακό κύκλωμα που αποτελείται από μια σειρά από Φλιπ Φλοπ, κατάλληλα συνδεδεμένα για να αριθμούν τους παλμούς οι οποίοι εφαρμόζονται στην είσοδό τους.

(2 μον. = 1 για την αναφορά σε Φλιπ Φλοπ, 1 για την αναφορά στην αριθμηση παλμών που εφαρμόζονται στην είσοδο)

(β) Να αναφέρετε δύο χαρακτηριστικά των απαριθμητών.

Δύο από τα παρακάτω:

- Κατεύθυνση μέτρησης του απαριθμητή
- Κώδικας αρίθμησης του απαριθμητή
- Αριθμός Φλιπ Φλοπ του απαριθμητή
- Μέτρο και μέγιστο μέτρο του απαριθμητή
- Ασύγχρονος και σύγχρονος απαριθμητής

(4 μον. = 2 μον. για κάθε ορθό χαρακτηριστικό)

(γ) Πόσα Φλιπ Φλοπ απαιτούνται για την υλοποίηση κυκλώματος ασύγχρονου δυαδικού απαριθμητή με μέτρο 7 (MOD 7);

Ο απαριθμητής έχει επτά διαφορετικές καταστάσεις (μετρά από 0 μέχρι το 6). Απαιτούνται 3 (τρία) Φλιπ Φλοπ για την υλοποίησή του.

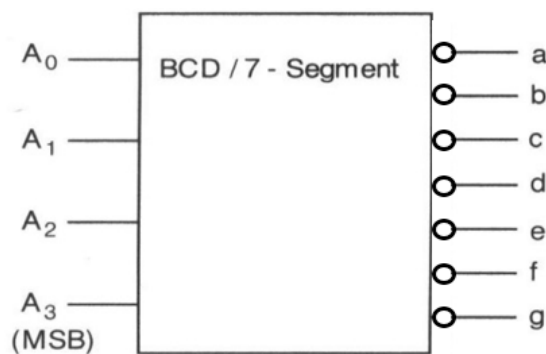
(2 μον.)

3. (α) Να υπολογίσετε τον αριθμό των bit στην είσοδο ενός αποκωδικοποιητή, όταν ο αριθμός των εξόδων του είναι 16.

$$M_{max} = 2^N \Rightarrow 16 = 2^N \Rightarrow N = 4 \quad \text{Αριθμός bit εισόδου} = 4$$

(4 μον.)

(β) Στο Σχήμα 2 δίνεται το σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων.



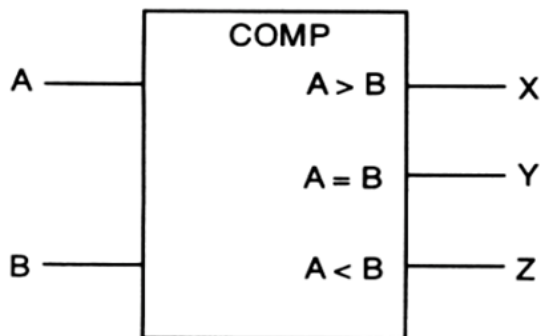
Σχήμα 2

Αν η λογική κατάσταση των εισόδων του αποκωδικοποιητή είναι $A_3A_2A_1A_0 = 0100$, να δώσετε τη λογική κατάσταση των εξόδων του.

$$a = \underline{1}, \quad b = \underline{0}, \quad c = \underline{0}, \quad d = \underline{1}, \quad e = \underline{1}, \quad f = \underline{0}, \quad g = \underline{0}$$

(4 μον. : 1 μον. για μια ή δύο σωστές απαντήσεις, 2 μον. για τρεις ή τέσσερις, 3 μον. για πέντε ή έξι, 4 μον. για όλες σωστές)

4. (α) Να σχεδιάσετε το λογικό σύμβολο του ψηφιακού συγκριτή 1-bit.



(3 μον. = 1 για δύο εισόδους και ονομασία, 1 για 3 εξόδους, 1 για ονομασία εξόδων)

(β) Να συμπληρώσετε τον πίνακα αληθείας (Πίνακας 2) του ψηφιακού συγκριτή 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Πίνακας 2

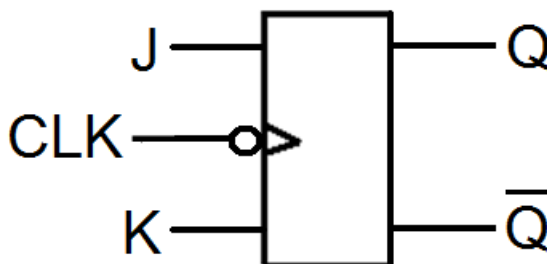
(4 μον. = 1 για κάθε σωστή οριζόντια γραμμή του πίνακα)

(γ) Να δώσετε τον αριθμό των εξόδων που έχει ο ψηφιακός συγκριτής 2-bit.

Αριθμός Εξόδων: 3 (τρεις)

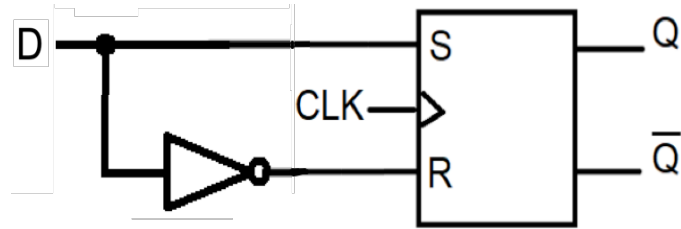
(1 μον.)

5. (α) Να σχεδιάσετε το λογικό σύμβολο ενός JK Φλιπ Φλοπ (FF), το οποίο να χρονίζεται στο αρνητικό μέτωπο των ωρολογιακών παλμών.



(2 μον. = 1 για είσοδο CLK, 1 για εισόδους και εξόδους)

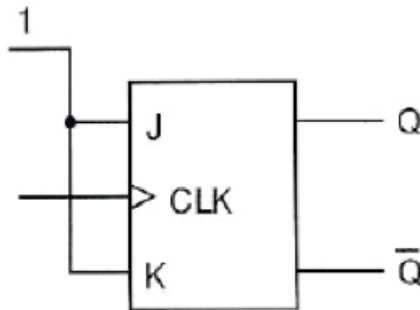
(β) Να μετατρέψετε το SR FF του Σχήματος 3 σε D FF.



Σχήμα 3

(2 μον. = 1 για πύλη NOT, 1 για σωστή συνδεσμολογία)

(γ) Να υπολογίσετε τη συχνότητα (f) των παλμών της εξόδου Q του Φλιπ Φλοπ στο Σχήμα 4, όταν η συχνότητα του CLK είναι 2 MHz.



Σχήμα 4

Πρόκειται για JK FF συνδεδεμένο ως T FF (διαιρέτης συχνότητας)

Συχνότητα εξόδου Q: $f_Q = f_{CLK} / 2 = 2 \text{ MHz} / 2 = 1 \text{ MHz}$

$f_Q =$ _____ **1 MHz** _____

(4 μον. = 2 για μαθηματική πράξη / τρόπο, 2 για αποτέλεσμα)

6. Δίνεται η ακόλουθη λογική συνάρτηση:

$$Y = A \cdot \bar{B} \cdot C + A \cdot \bar{B} \cdot \bar{C} + A \cdot B$$

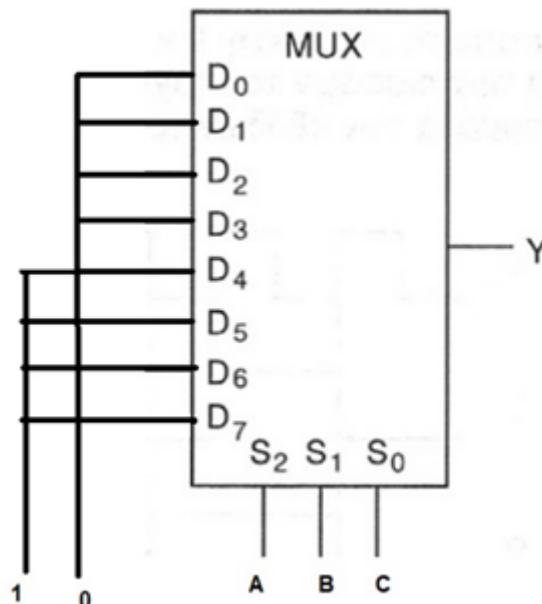
(α) Να συμπληρώσετε τον πίνακα λειτουργίας (Πίνακας 3) του πολυπλέκτη που θα χρησιμοποιήσετε για να σχεδιάσετε το κύκλωμα που υλοποιεί την πιο πάνω λογική συνάρτηση.

N	A	B	C	Y	D
0	0	0	0	0	D_0
1	0	0	1	0	D_1
2	0	1	0	0	D_2
3	0	1	1	0	D_3
4	1	0	0	1	D_4
5	1	0	1	1	D_5
6	1	1	0	1	D_6
7	1	1	1	1	D_7

Πίνακας 3

(2 μον. = 0,25 μον. για κάθε ορθή οριζόντια γραμμή του πίνακα)

(β) Να σχεδιάσετε το κύκλωμα που υλοποιεί την πιο πάνω λογική συνάρτηση, χρησιμοποιώντας πολυπλέκτη κατάλληλου μεγέθους.



(2 μον. = 1 για την ορθή συνδεσμολογία των εισόδων, 0,5 για την ορθή συνδεσμολογία των γραμμών επιλογής, 0,5 για τις ονομασίες των εισόδων / εξόδων)

(γ) Να υπολογίσετε τον αριθμό γραμμών επιλογής εισόδου πολυπλέκτη με 16 γραμμές εισόδου.

$$2^N = 16 \quad \Rightarrow \quad N = 4 \text{ γραμμές επιλογής}$$

(2 μον.)

(δ) Να απαντήσετε ΣΩΣΤΟ ή ΛΑΘΟΣ για την πιο κάτω δήλωση.
«Ο αποπολυπλέκτης συνήθως έχει μια έξοδο».

ΛΑΘΟΣ. Ο αποπολυπλέκτης έχει μια είσοδο.

(2 μον.)

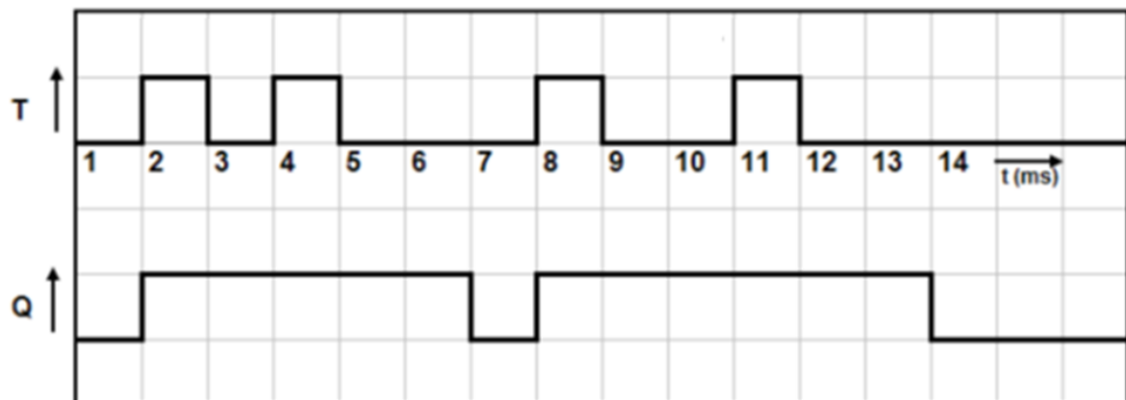
ΜΕΡΟΣ Β΄: Αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

7. (α) Να αναφέρετε τη διαφορά μεταξύ του επαναδιεγχειρόμενου από του μη επαναδιεγχειρόμενου μονοσταθής πολυδονητή.

Ο επαναδιεγχειρόμενος μονοσταθής πολυδονητής διεγείρεται είτε βρίσκεται στη σταθερή του κατάσταση είτε στη μη σταθερή. Ο μη επαναδιεγχειρόμενος διεγείρεται μόνο όταν βρίσκεται στη σταθερή του κατάσταση.

(2 μον.)

- (β) Στο Σχήμα 5 δίνονται οι παλμοί διέγερσης επαναδιεγχειρόμενου μονοσταθής πολυδονητή που διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του μονοσταθής πολυδονητή είναι η λογική κατάσταση 0. Να σχεδιάσετε στο ίδιο σχήμα το χρονικό διάγραμμα εξόδου (Q) του πολυδονητή.



Σχήμα 5

(4 μον. = 1 μον. για κάθε τέσσερα ορθά τετραγωνάκια του χρονικού διαγράμματος της εξόδου Q)

- (γ) Ασταθής πολυδονητής έχει κύκλο δράσης (d) 20% και παράγει παλμούς με συχνότητα (f) 100 Hz. Να υπολογίσετε τον χρόνο t_H που οι παλμοί παραμένουν στο λογικό 1.

$$T = \frac{1}{f} = \frac{1}{100\text{Hz}} = 10^{-2} = 10 \text{ ms}$$

$$d = \frac{t_H}{T} \times 100\%$$

$$20\% = \frac{t_H}{10} \times 100\%$$

$$200 = 100 \times t_H \Rightarrow t_H = 2 \text{ ms}$$

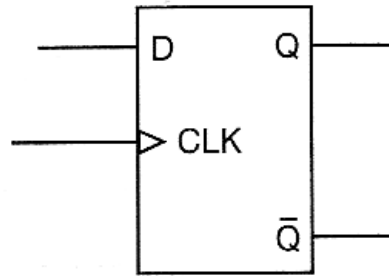
(2 μον. = 1 για υπολογισμό της περιόδου T, 1 για t_H)

- (δ) Να απαντήσετε ΣΩΣΤΟ ή ΛΑΘΟΣ για την πιο κάτω δήλωση.
«Ο μονοσταθής πολυδονητής έχει μια σταθερή κατάσταση εξόδου, ενώ ο ασταθής πολυδονητής έχει δύο σταθερές καταστάσεις εξόδου».

ΛΑΘΟΣ. Ο ασταθής πολυδονητής δεν έχει καμία σταθερή κατάσταση εξόδου.

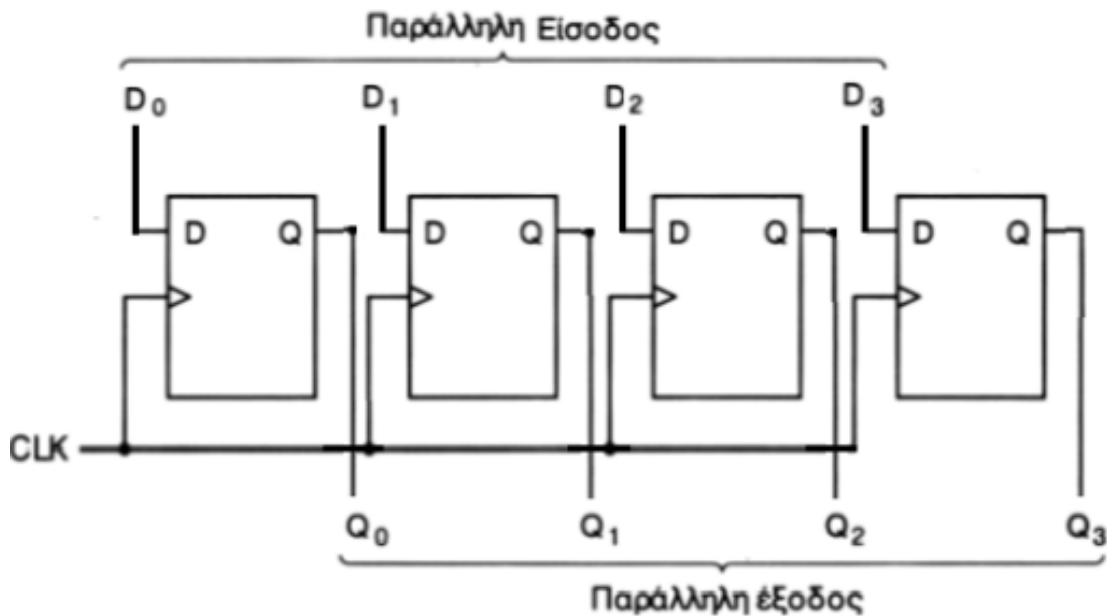
(2 μον.)

8. Στο Σχήμα 6 δίνεται το λογικό σύμβολο ενός D Φλιπ Φλοπ.



Σχήμα 6

(α) Να σχεδιάσετε ένα κύκλωμα καταχωρητή 4-bit παράλληλης εισόδου – παράλληλης εξόδου.



(6 μον. = 2 για τον αριθμό των 4 Φλιπ Φλοπ, 1 για ορθή σύνδεση εισόδων, 1 για ορθή σύνδεση εξόδων, 1 για ορθή σύνδεση του CLK, 1 για τις ονομασίες εισόδων / εξόδων)

(β) Να απαντήσετε ΣΩΣΤΟ ή ΛΑΘΟΣ για την πιο κάτω δήλωση.

«Για να εισέλθει και να εξέλθει η πληροφορία 1101 στον καταχωρητή παράλληλης εισόδου – παράλληλης εξόδου που σχεδιάσατε στην ερώτηση 8(α) απαιτούνται 2 ωρολογιακοί παλμοί».

ΛΑΘΟΣ. Απαιτείται 1 ωρολογιακός παλμός.

(2 μον.)

(γ) Να αναφέρετε γιατί ο καταχωρητής παράλληλης εισόδου – παράλληλης εξόδου ονομάζεται και στατικός καταχωρητής.

Ονομάζεται και στατικός διότι ΔΕΝ έχει τη δυνατότητα ολίσθησης των πληροφοριών.

(2 μον.)

9. Στο Σχήμα 7 δίνεται το λογικό σύμβολο του αποκωδικοποιητή 2 bit σε 4 γραμμές.



Σχήμα 7

(α) Να συμπληρώσετε τον πίνακα αληθείας του αποκωδικοποιητή (Πίνακας 4)

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

Πίνακας 4

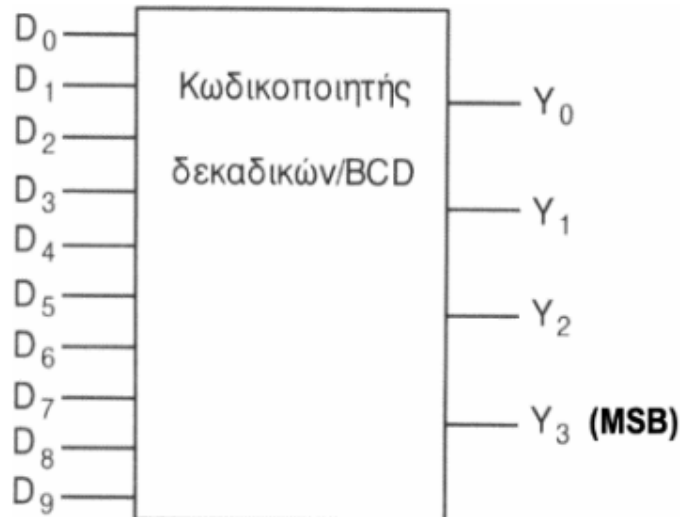
(4 μον. = 1 μον. για κάθε σωστή οριζόντια γραμμή του πίνακα)

(β) Να γράψετε τις λογικές συναρτήσεις του αποκωδικοποιητή.

$$\begin{array}{ll}
 \bar{Y}_0 = \bar{A}_1 \bar{A}_0 & (0, 0) & Y_0 = \overline{\bar{A}_1 \bar{A}_0} = A_1 + A_0 \\
 \bar{Y}_1 = \bar{A}_1 A_0 & (0, 1) & Y_1 = \overline{\bar{A}_1 A_0} = A_1 + \bar{A}_0 \\
 \bar{Y}_2 = A_1 \bar{A}_0 & (1, 0) & Y_2 = \overline{A_1 \bar{A}_0} = \bar{A}_1 + A_0 \\
 \bar{Y}_3 = A_1 A_0 & (1, 1) & Y_3 = \overline{A_1 A_0} = \bar{A}_1 + \bar{A}_0
 \end{array}$$

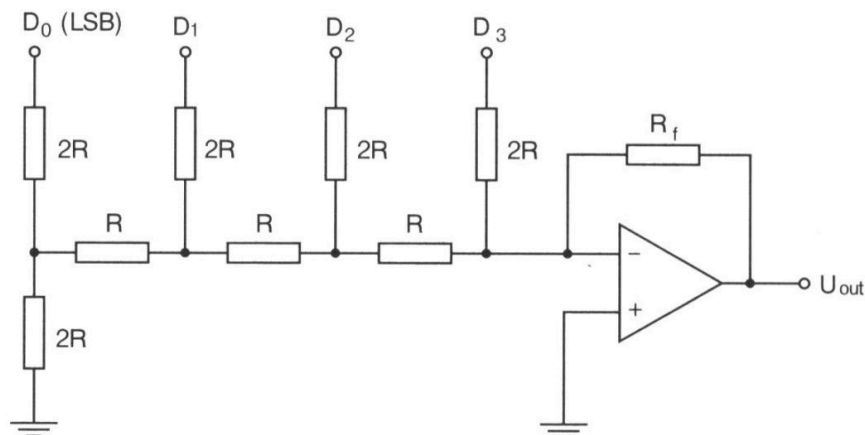
(4 μον. = 1 μον. για κάθε σωστή λογική συνάρτηση έξοδου)

(γ) Να σχεδιάσετε το λογικό σύμβολο κωδικοποιητή δεκαδικών αριθμών στον κώδικα BCD.



(2 μον. = 1 για εισόδους, 1 για εξόδους)

10. Στο Σχήμα 8 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό (D/A) με τελεστικό ενισχυτή και κλιμακωτό δίκτυο αντιστάσεων $R/2R$.



Σχήμα 8

(α) Αν η αντίσταση $R = 25 \text{ K}\Omega$ και η αντίσταση $R_f = 60 \text{ K}\Omega$, να υπολογίσετε την τάση εξόδου του κυκλώματος όταν στην είσοδο του εφαρμοστεί ο κώδικας 1100. Η τάση που αντιστοιχεί στο λογικό 1 είναι +5 V και στο λογικό 0 είναι 0 V.

Για τον ψηφιακό κώδικα $D_3D_2D_1D_0 = 1100$:

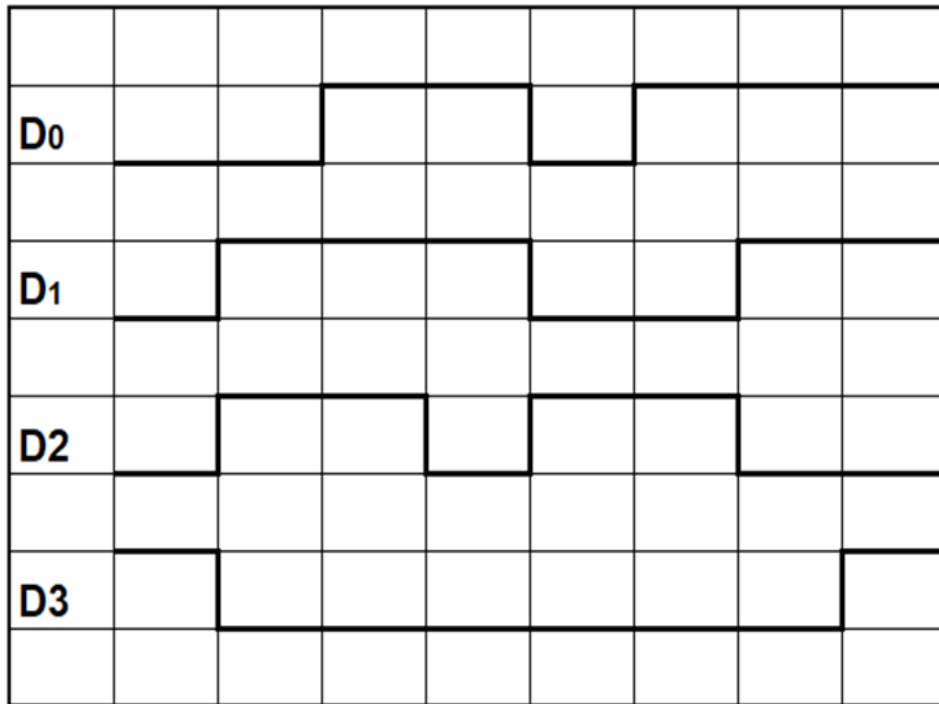
$$U_{out} = -U_{in} \cdot \frac{R_f}{2R} \cdot \left(D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0 \right)$$

$$U_{out} = -5 \cdot \frac{60}{2 \cdot 25} \cdot \left(1 + \frac{1}{2} + 0 + 0 \right)$$

$$U_{out} = -6 \cdot 1,5 = -9 \text{ V}$$

(3 μον. = 1 για σωστή επιλογή τύπου, 1 για σωστή αντικατάσταση δεδομένων, 1 για τελικό αποτέλεσμα και μονάδα μέτρησης)

(β) Στο Σχήμα 9 δίνεται το ψηφιακό σήμα που εφαρμόζεται στην είσοδο του μετατροπέα του Σχήματος 8.



Σχήμα 9

Να συμπληρώσετε τον πίνακα λειτουργίας (Πίνακας 5) του μετατροπέα.

**Για τον ψηφιακό κώδικα $D_3D_2D_1D_0 = 0001$: $U_{out} = -(1 \times 9) / 12 = -0,75 \text{ V}$
 Κατ' αναλογία συμπληρώνονται οι τιμές U_{out} για τους ψηφιακούς κώδικες του Πίνακα 5:**

ΕΙΣΟΔΟΙ				ΕΞΟΔΟΣ
D_3	D_2	D_1	D_0	$U_{out} \text{ (V)}$
1	0	0	0	-6
0	1	1	0	-4,5
0	1	1	1	-5,25
0	0	1	1	-2,25
0	1	0	0	-3
0	1	0	1	-3,75
0	0	1	1	-2,25
1	0	1	1	-8,25

Πίνακας 5

(5 μον. = 1 μον. για κάθε σωστή στήλη του πίνακα)

(γ) Να αναφέρετε τη διαφορά των ψηφιακών σημάτων από τα αναλογικά.

Τα αναλογικά σήματα παίρνουν άπειρες τιμές, ενώ αντίθετα τα ψηφιακά σήματα στους ηλεκτρονικούς υπολογιστές και στα άλλα ψηφιακά συστήματα παίρνουν μόνο δύο τιμές, την ψηλή (HIGH) και τη χαμηλή (LOW) ή το λογικό 1 και το λογικό 0.

(2 μον. = 1 για αναφορά στις τιμές των αναλογικών σημάτων, 1 για αναφορά στις τιμές των ψηφιακών)

ΜΕΡΟΣ Γ': Αποτελείται από μία (1) ερώτηση. Η ορθή απάντηση βαθμολογείται με δώδεκα (12) μονάδες.

11. (α) Αύξοντας ασύγχρονος δυαδικός απαριθμητής αποτελείται από 5 Φλιπ Φλοπ. Να υπολογίσετε το μέγιστο μέτρο του απαριθμητή.

Μέγιστο μέτρο, $\max MOD = 2^v = 2^5 = 32$ (v = αριθμός των Φλιπ Φλοπ)

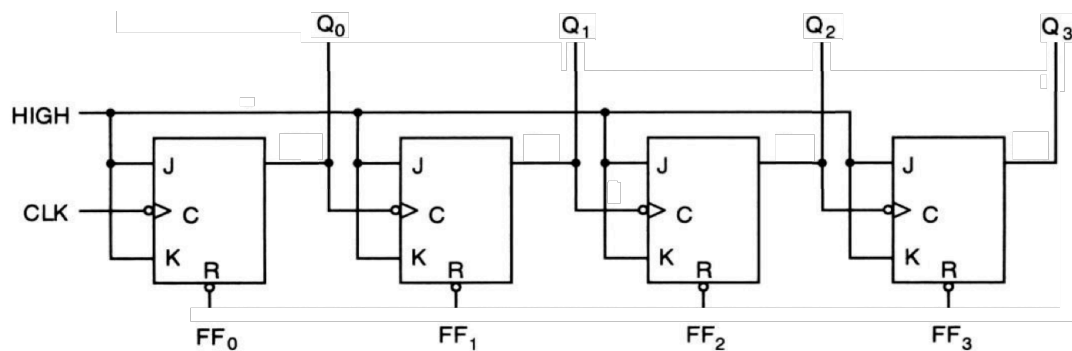
(2 μον.)

- (β) Για τον ίδιο απαριθμητή της ερώτησης 11(α), να δώσετε το εύρος μέτρησής του.

Εύρος μέτρησης: Από 0 μέχρι $(2^v - 1) = 2^5 - 1 = 32 - 1 = 31$ 0 ως 31

(2 μον.)

- (γ) Στο Σχήμα 10 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή των 4 ψηφίων (4-bit).



Σχήμα 10

Να αναφέρετε την κατεύθυνση μέτρησης του απαριθμητή του Σχήματος 10.

Κατεύθυνση μέτρησης είναι προς τα πάνω (αύξοντας απαριθμητής)

(1 μον.)

- (δ) Αν η συχνότητα του CLK του απαριθμητή στο Σχήμα 10 είναι 40 MHz, να υπολογίσετε τη συχνότητα (f) των παλμών στην έξοδο Q₃ του Φλιπ Φλοπ που δίνει το περισσότερο σημαντικό ψηφίο (MSB).

Το μέτρο του απαριθμητή είναι $N = 2^v = 2^4 = 16$

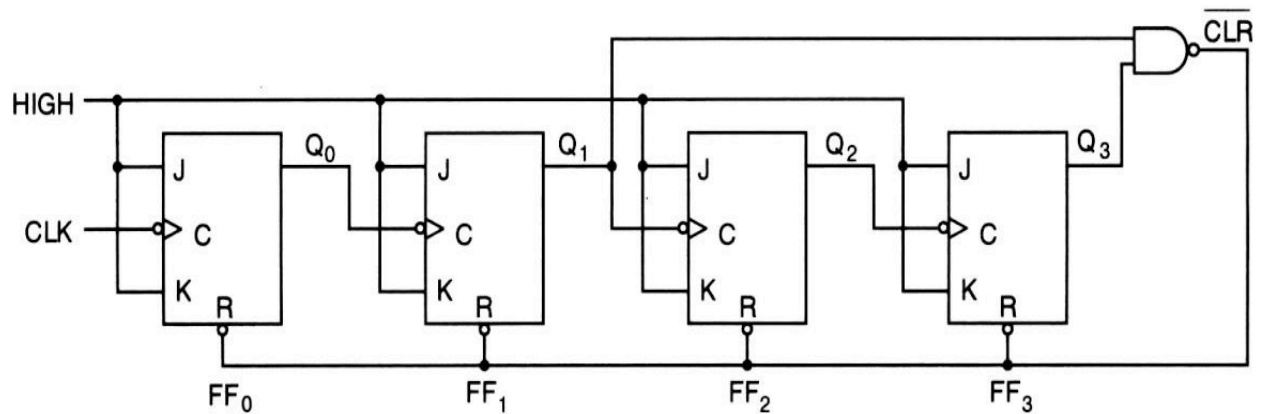
$f_{CLK} = 40 \text{ MHz}$

$f_{Q3} = f_{CLK} / N = 40 / 16 = 2,5 \text{ MHz}$

$f_{Q3} =$ 2,5 MHz

(3 μον. = 1 για σωστό τύπο, 1 για σωστή αντικατάσταση δεδομένων, 1 για σωστό αποτέλεσμα και μονάδα μέτρησης)

(ε) Να αντιγράψετε το κύκλωμα του ασύγχρονου δυαδικού απαριθμητή του Σχήματος 10 στο χώρο πιο κάτω και να κάνετε όλες τις απαραίτητες τροποποιήσεις ώστε να μετατραπεί σε κύκλωμα ασύγχρονου δεκαδικού απαριθμητή.



(4 μον. = 2 για χρήση σωστής λογικής πύλης, 2 για σωστές συνδέσεις εισόδων και εξόδου της πύλης)

ΤΕΛΟΣ ΛΥΣΕΩΝ