

Αρ. Ταυτότητας:..... Κωδ.Υποψ.:.....  
ΕΠΩΝΥΜΟ:.....  
ΟΝΟΜΑ:.....ΟΝΟΜΑ ΠΑΤΕΡΑ:.....  
Σχολείο:.....  
(Μόνο για τελειόφοιτους)  
Εξεταστικό Κέντρο: .....

ΓΙΑ ΥΠΗΡΕΣΙΑΚΗ ΧΡΗΣΗ

ΤΕΛΙΚΟΣ ΒΑΘΜΟΣ

.....

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ  
ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ

# ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ ΠΡΟΣΒΑΣΗΣ 2026

Κωδ. Μαθήματος: 510

Μάθημα: ΤΕΧΝΟΛΟΓΙΑ ΚΑΙ ΕΡΓΑΣΤΗΡΙΑ  
ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ ΙΙ Τ.Σ. (Π.Κ.)

Ημερομηνία: Τρίτη, 16 Ιουνίου 2026

Οδηγίες:

Το ονοματεπώνυμο, ο αριθμός ταυτότητας, ο κωδικός υποψηφίου, το σχολείο και το εξεταστικό κέντρο να γραφούν, αυστηρά μόνο εντός του πλαισίου, που βρίσκεται στο άνω αριστερό μέρος του εξωφύλλου.

ΑΝΑΒΑΘΜ/ΤΗΣ:			
Σ.Β.	Βαθμός	Σ.Β.	Βαθμός
1		11	
2		12	
3		13	
4		14	
5		15	
6		16	
7		17	
8		18	
9		19	
10		20	
Συν. Βαθμ.:			

2ος ΒΑΘΜ/ΤΗΣ:			
Σ.Β.	Βαθμός	Σ.Β.	Βαθμός
1		11	
2		12	
3		13	
4		14	
5		15	
6		16	
7		17	
8		18	
9		19	
10		20	
Συν. Βαθμ.:			

1ος ΒΑΘΜ/ΤΗΣ:			
Σ.Β.	Βαθμός	Σ.Β.	Βαθμός
1		11	
2		12	
3		13	
4		14	
5		15	
6		16	
7		17	
8		18	
9		19	
10		20	
Συν. Βαθμ.:			



**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ,  
ΑΘΛΗΤΙΣΜΟΥ ΚΑΙ ΝΕΟΛΑΙΑΣ  
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΕΚΠΑΙΔΕΥΣΗΣ  
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ ΠΡΟΣΒΑΣΗΣ 2026**

**ΤΕΧΝΟΛΟΓΙΑ ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

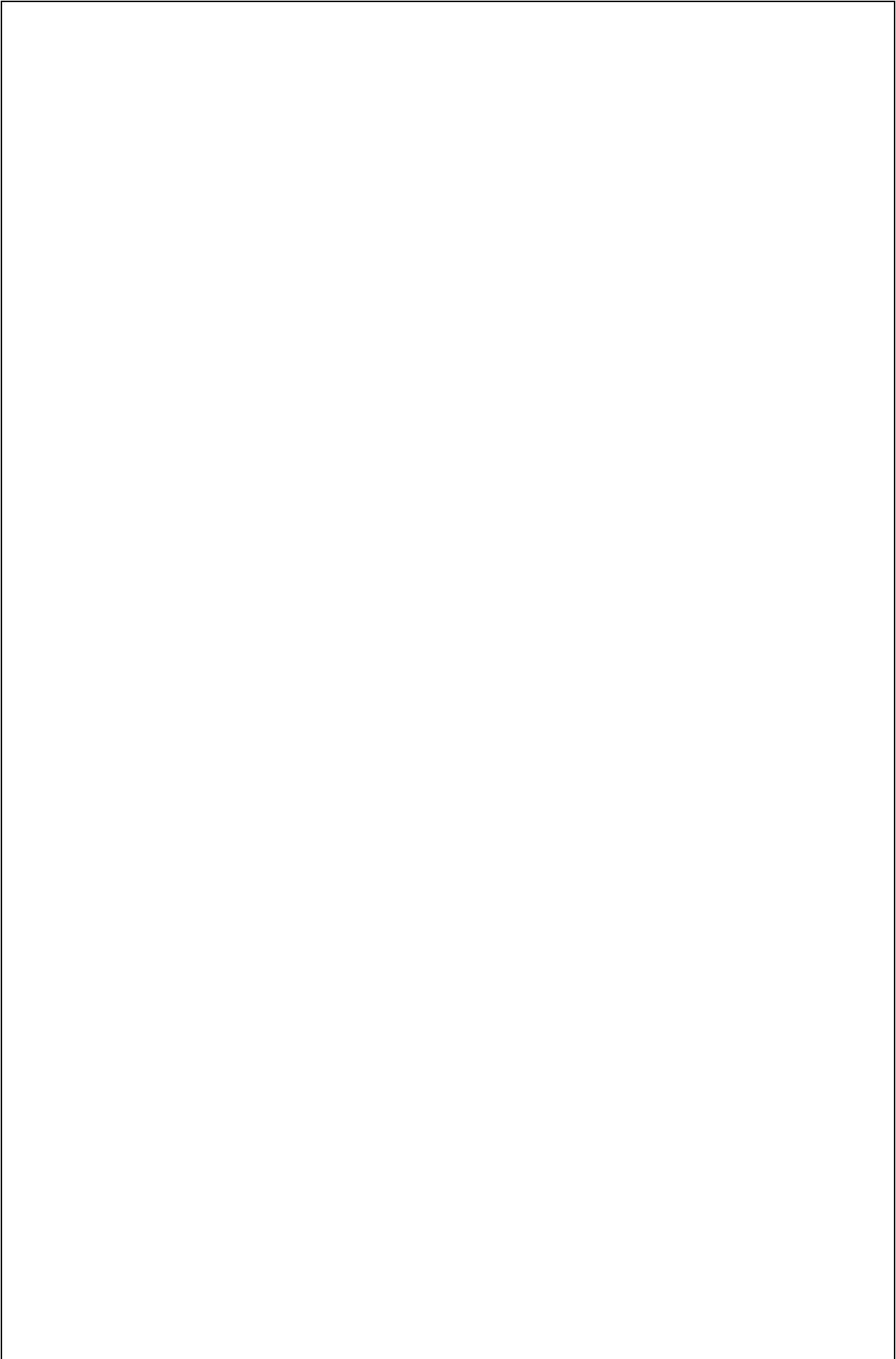
**Μάθημα** : Τεχνολογία και Εργαστήρια Ψηφιακών Ηλεκτρονικών II Τ.Σ.  
(Π.Κ.) (510)  
**Ημερομηνία** : Τρίτη, 16 Ιουνίου 2026  
**Ωρα εξέτασης** : 08:00 – 10:30

**Επιτρεπόμενη διάρκεια γραπτού 2,5 ώρες (150 λεπτά)**

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΔΕΚΑΕΠΤΑ (17) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ (3) ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)**

**ΟΔΗΓΙΕΣ:**

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή διορθωτικής ταινίας.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνονται δύο σελίδες ΠΡΟΧΕΙΡΟ για δική σας χρήση. Οτιδήποτε γραφτεί στις σελίδες αυτές δεν θα βαθμολογείται.
7. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.



**ΜΕΡΟΣ Α΄** - Το μέρος Α αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

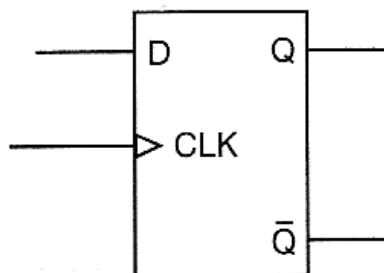
1. Στον Πίνακα 1 να δώσετε το μονό ψηφίο ισοτιμίας και το ζυγό ψηφίο ισοτιμίας για κάθε ψηφιακό κώδικα που δίνεται.

Ψηφιακός Κώδικας	Μονό Ψηφίο Ισοτιμίας	Ζυγό Ψηφίο Ισοτιμίας
1010110		
010110110		
010001100		
110100111		

**Πίνακας 1**

2. (α) Να επιλέξετε τη σωστή απάντηση για το πιο κάτω ερώτημα.  
Ένα σύγχρονο JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι εισοδοί του βρίσκονται στα λογικά επίπεδα:
- (Α)  $J = 1, K = 1$
  - (Β)  $J = 1, K = 0$
  - (Γ)  $J = 0, K = 0$
  - (Δ)  $J = 0, K = 1$
  - (Ε) Κανέναν από τα πιο πάνω. Το JK Φλιπ Φλοπ δεν μπορεί να βρεθεί σε κατάσταση εναλλαγής.
- .....

- (β) Να μετατρέψετε το D Φλιπ Φλοπ του Σχήματος 1 σε T Φλιπ Φλοπ.



**Σχήμα 1**

3. (α) Να αναφέρετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS έναντι της λογικής οικογένειας TTL.

.....  
.....  
.....

(β) Να αναφέρετε δύο χαρακτηριστικά των λογικών οικογενειών.

(1) .....  
(2) .....

4. (α) Δυαδικός απαριθμητής μετρά από το 0 μέχρι το 21. Από πόσα Φλιπ Φλοπ αποτελείται το κύκλωμά του;

.....  
.....  
.....

(β) Να αναφέρετε δύο χαρακτηριστικά των απαριθμητών.

(1) .....  
(2) .....

5. Στο Σχήμα 2 δίνονται το λογικό σύμβολο και ο πίνακας λειτουργίας του αποκωδικοποιητή 2-bit σε 4 γραμμές.



Είσοδοι		Έξοδοι			
A <sub>1</sub>	A <sub>0</sub>	Y <sub>3</sub>	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

**Σχήμα 2**

Να γράψετε τις λογικές εξισώσεις για τις τέσσερις εξόδους του αποκωδικοποιητή.

$Y_0 = \dots\dots\dots$

$Y_1 = \dots\dots\dots$

$Y_2 = \dots\dots\dots$

$Y_3 = \dots\dots\dots$

6. (α) Σε έναν ψηφιακό συγκριτή  $X=1$  (όταν  $A>B$ ),  $Y=1$  (όταν  $A=B$ ) και  $Z=1$  (όταν  $A<B$ ). Οι λογικές καταστάσεις των εξόδων ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς των 2-bit ( $A = A_1A_0$  και  $B = B_1B_0$ ) είναι:

$$X = 1$$

$$Y = 0$$

$$Z = 0$$

Ποια από τις πιο κάτω συνθήκες επιβεβαιώνει το πιο πάνω αποτέλεσμα.

(Α)  $A_1 > B_1$

(Β)  $A_0 = B_0$

(Γ)  $A_0 < B_0$

(Δ)  $A_1 = B_1$

.....

(β) Να επιλέξετε τη σωστή απάντηση.

Πόσες διαφορετικές λογικές καταστάσεις μπορεί να πάρει στις εισόδους του ένας ψηφιακός συγκριτής ο οποίος συγκρίνει δύο αριθμούς των 2-bit.

(Α) 2

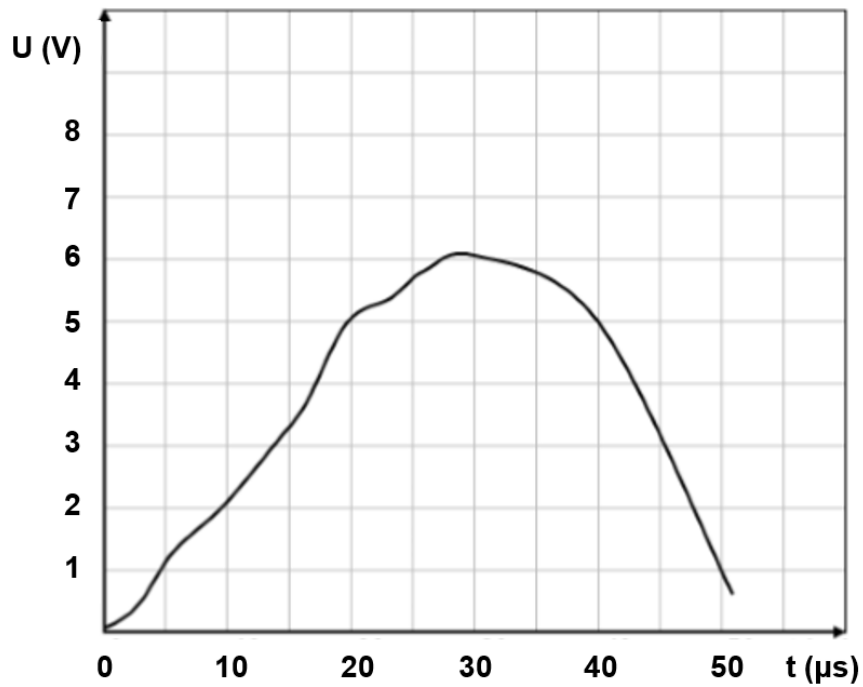
(Β) 4

(Γ) 8

(Δ) 16

.....

7. Δίνεται το αναλογικό σήμα του Σχήματος 3.



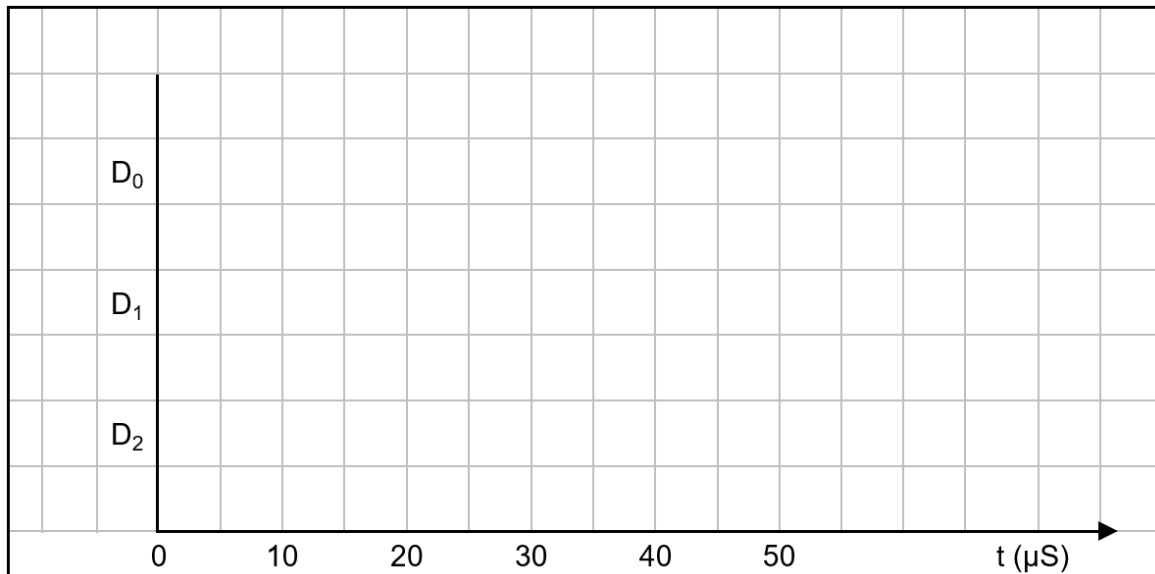
**Σχήμα 3**

(α) Η συχνότητα δειγματοληψίας είναι 10  $\mu\text{s}$  και το ψηφίο με την ελάχιστη σημαντική αξία (LSB) αντιστοιχεί με 1 V. Να μετατρέψετε το αναλογικό σήμα του Σχήματος 3 σε ψηφιακό σήμα 3-bit και να συμπληρώσετε τον Πίνακα 2.

Χρόνος ( $\mu\text{s}$ )	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0				
10				
20				
30				
40				
50				

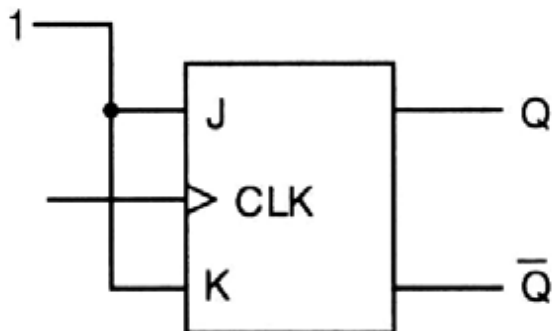
**Πίνακας 2**

(β) Να σχεδιάσετε το αντίστοιχο ψηφιακό σήμα στο τετραγωνισμένο χαρτί του Σχήματος 4.



**Σχήμα 4**

8. Στο Σχήμα 5 δίνεται το λογικό κύκλωμα JK Φλιπ Φλοπ με τις δύο εισόδους συνδεδεμένες στο λογικό 1.



**Σχήμα 5**

(α) Να αναφέρετε τι θα συμβεί στις εξόδους του Φλιπ Φλοπ όταν εφαρμοστούν ωρολογιακοί παλμοί στην είσοδο CLK του Φλιπ Φλοπ.

.....

.....

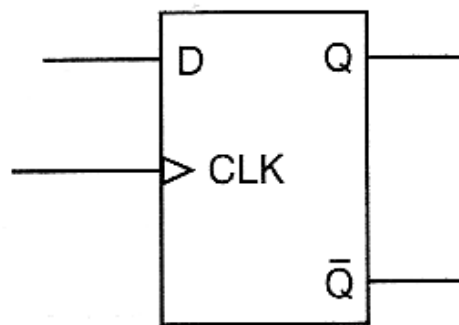
.....

(β) Να υπολογίσετε τη συχνότητα της εξόδου Q του Φλιπ Φλοπ του Σχήματος 5, όταν η συχνότητα των παλμών του ωρολογίου (CLK) είναι 250 kHz.

.....

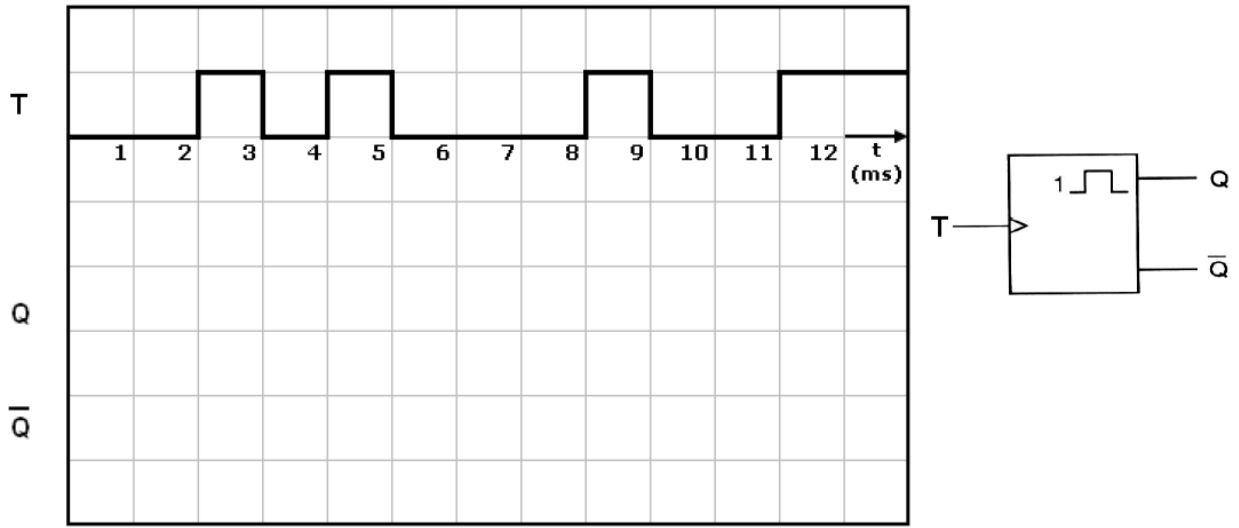
.....

9. Να χρησιμοποιήσετε το D Φλιπ Φλοπ του Σχήματος 6, για να σχεδιάσετε κύκλωμα καταχωρητή 4-bit διαδοχικής εισόδου – παράλληλης εξόδου.



**Σχήμα 6**

10. (α) Επαναδιεγείρομενος μονοσταθής πολυδονητής διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του πολυδονητή είναι το λογικό 0. Στο Σχήμα 7 δίνονται το λογικό σύμβολο και οι παλμοί διέγερσης (T) του εν λόγω πολυδονητή. Να σχεδιάσετε στο Σχήμα 7 τα αντίστοιχα χρονικά διαγράμματα των δύο εξόδων του.

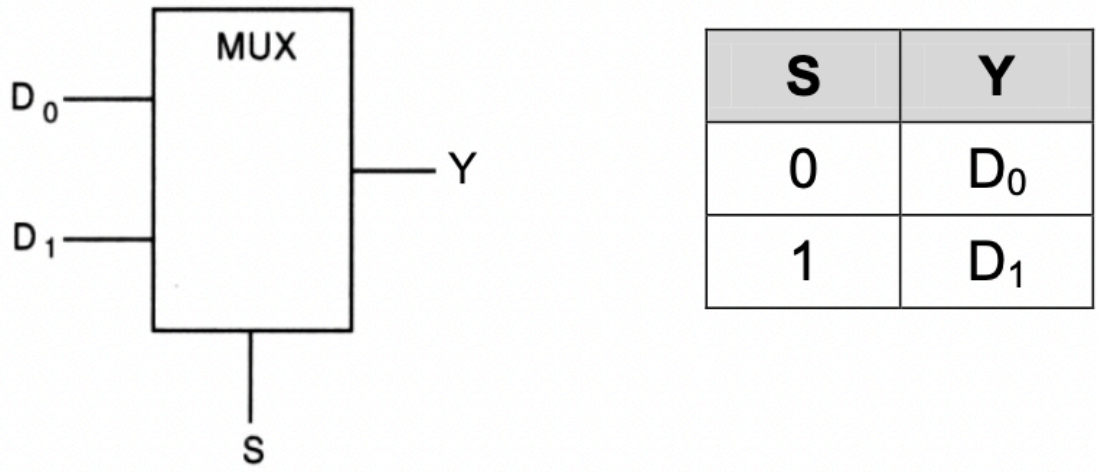


**Σχήμα 7**

(β) Να απαντήσετε ΣΩΣΤΟ ή ΛΑΘΟΣ στην πιο κάτω δήλωση.  
 «Ο ασταθής πολυδονητής μπορεί να θεωρηθεί ως μια γεννήτρια παλμών».

.....

11. Στο Σχήμα 8 δίνονται το λογικό σύμβολο και ο πίνακας λειτουργίας του πολυπλέκτη δύο γραμμών σε μια.



**Σχήμα 8**

(α) Να γράψετε τη λογική εξίσωση της εξόδου Y του πολυπλέκτη.

Y = .....  
 (1 μον.)

(β) Να σχεδιάσετε το λογικό κύκλωμα του πολυπλέκτη.

(2 μον.)

(γ) Να υπολογίσετε τον αριθμό γραμμών επιλογής εισόδου δεδομένων, ενός πολυπλέκτη ο οποίος έχει 32 γραμμές εισόδου δεδομένων.

.....  
.....

(1 μον.)

12. (α) Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NOR.

(β) Να επιλέξετε τη σωστή απάντηση.

Να αναφέρετε τη διαφορά του SR Φλιπ Φλοπ σε σχέση με το JK Φλιπ Φλοπ.

(Α) Είναι πιο γρήγορο.

(Β) Έχει απαγορευμένη κατάσταση εισόδων.

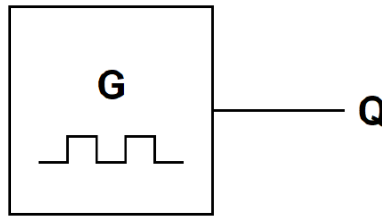
(Γ) Μπορεί να έχει είσοδο ωρολογίου (CLK).

(Δ) Διαθέτει δύο εξόδους.

.....

**ΜΕΡΟΣ Β΄** - Το μέρος Β αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. Στο Σχήμα 9 δίνεται το λογικό σύμβολο ενός ασταθή πολυδονητή.



**Σχήμα 9**

Οι παλμοί στην έξοδο (Q) του πολυδονητή, έχουν συχνότητα  $f = 200 \text{ kHz}$  και ο κύκλος δράσης τους  $d = 60\%$ .

(α) Να υπολογίσετε την περίοδο  $T$  των παλμών.

.....  
.....  
.....

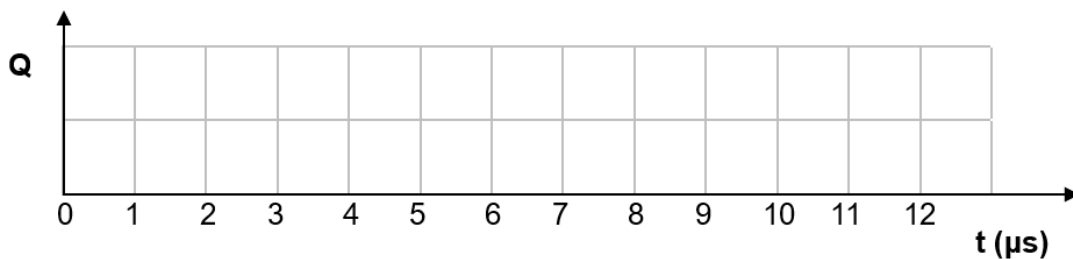
(2 μον.)

(β) Να υπολογίσετε τον χρόνο  $t_H$  που ο παλμός παραμένει στο λογικό 1 και τον χρόνο  $t_L$  που ο παλμός παραμένει στο λογικό 0.

.....  
.....  
.....  
.....  
.....

(4 μον.)

(γ) Να σχεδιάσετε στο Σχήμα 10 το χρονικό διάγραμμα των παλμών του ασταθή πολυδονητή για χρόνο ίσο με δύο περιόδους.



**Σχήμα 10**

(2 μον.)

14. (α) Να συμπληρώσετε τον πίνακα λειτουργίας (Πίνακας 3) καταχωρητή 4-bit, διαδοχικής εισόδου – διαδοχικής εξόδου. Η κωδική λέξη / πληροφορία στην είσοδο του η οποία θα καταχωρηθεί είναι **1001**. Η αρχική κατάσταση των τεσσάρων Φλιπ Φλοπ του καταχωρητή είναι 0000.

Ρολόι (CLK)	Διαδοχική Είσοδος	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>
0	1	0	0	0	0
1	0				
2	0				
3	1				
4					

**Πίνακας 3**

(4 μον.)

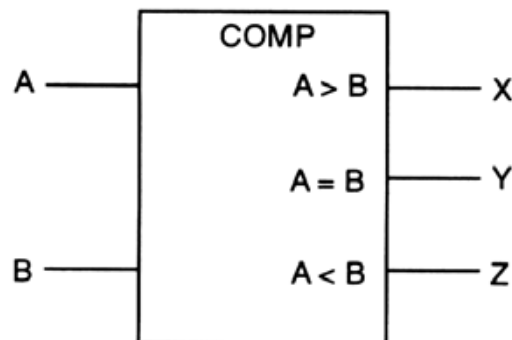
- (β) Να αναφέρετε έναν τύπο καταχωρητή που μπορεί να χρησιμοποιηθεί ως κύκλωμα δημιουργίας χρονικής καθυστέρησης κατά τη μετάδοση ψηφιακών πληροφοριών / σημάτων.

.....  
(2 μον.)

- (γ) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται, για να εισέλθει και να εξέλθει μια πληροφορία των 8-bit σε ένα καταχωρητή παράλληλης εισόδου – παράλληλης εξόδου.

.....  
(2 μον.)

15. Στο Σχήμα 11 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.



**Σχήμα 11**

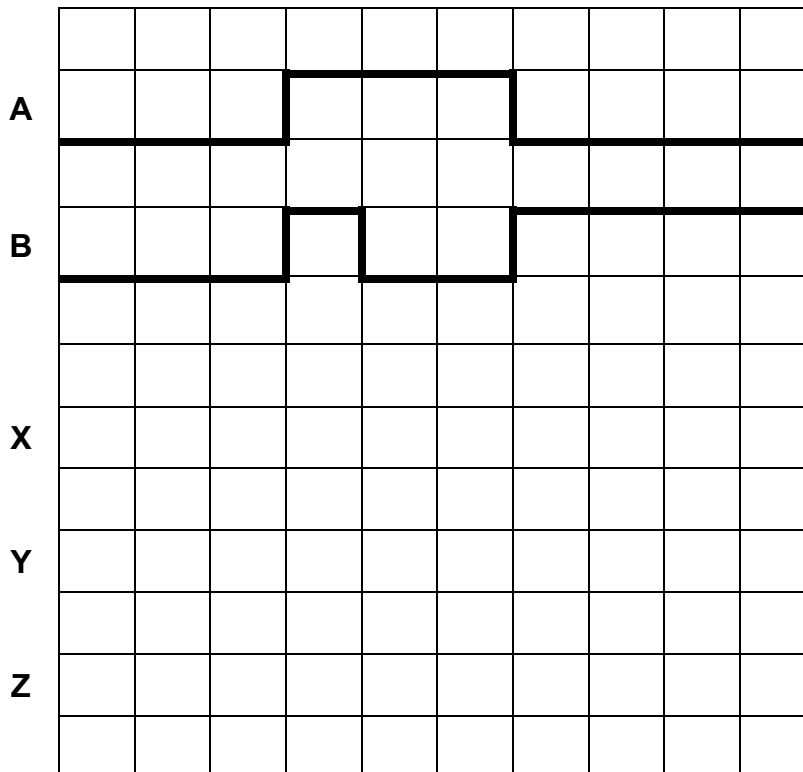
(α) Να συμπληρώσετε τον πίνακα λειτουργίας (Πίνακας 4) του συγκριτή του Σχήματος 11.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z

**Πίνακας 4**

(4 μον.)

(β) Στο Σχήμα 12 δίνονται τα χρονικά διαγράμματα των εισόδων του ψηφιακού συγκριτή 1-bit του Σχήματος 11. Να σχεδιάσετε στο Σχήμα 12 τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



**Σχήμα 12**

(3 μον.)

(γ) Να δώσετε τον ορισμό του ψηφιακού συγκριτή.

.....  
.....  
.....  
.....

(1 μον.)

16. Στον Πίνακα 5 δίνεται ο πίνακας αληθείας ενός συνδυαστικού λογικού κυκλώματος.

Είσοδοι Επιλογής		Έξοδοι			
S <sub>1</sub>	S <sub>0</sub>	D <sub>0</sub>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

**Πίνακας 5**

(α) Να δώσετε την πλήρη / ακριβή ονομασία του λογικού κυκλώματος το οποίο αντιπροσωπεύει ο πίνακας αληθείας (Πίνακας 5).

.....  
.....

(2 μον.)

(β) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του κυκλώματος που ονομάσατε στο ερώτημα 16(α).

D<sub>0</sub> = .....

D<sub>1</sub> = .....

D<sub>2</sub> = .....

D<sub>3</sub> = .....

(4 μον.)

(γ) Να υπολογίσετε τον αριθμό των γραμμών εξόδου δεδομένων, ενός αποπολυπλέκτη ο οποίος έχει 4 γραμμές επιλογής εξόδου δεδομένων.

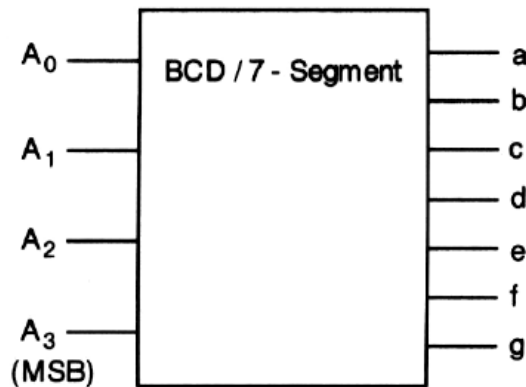
.....

.....

(2 μον.)

**ΜΕΡΟΣ Γ' - Το μέρος Γ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.**

17. Στο Σχήμα 13 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων (7-segment display).



**Σχήμα 13**

(α) Αν η λογική κατάσταση των εισόδων είναι  $A_3A_2A_1A_0 = 0010$ , να δώσετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή.

**a = ..... b = ..... c = ..... d = ..... e = ..... f = ..... g = .....**

(3 μον.)

(β) Αν τα τμήματα b και e του ενδείκτη 7-τμημάτων δεν ανάβουν, να δώσετε τον κώδικα BCD που εφαρμόζεται στην είσοδο του αποκωδικοποιητή στο Σχήμα 13.

**$A_3A_2A_1A_0 =$  .....**

(3 μον.)

(γ) Να ονομάσετε το είδος (τον τύπο) της 7-τμηματικής μονάδας ένδειξης που χρησιμοποιείται με τον αποκωδικοποιητή του Σχήματος 13.

.....

.....

(2 μον.)

(δ) Να αναφέρετε γιατί οι οθόνες LCD έχουν καθιερωθεί σε σχέση με τις οθόνες LED σε φορητά όργανα και συσκευές που χρησιμοποιούν μπαταρίες.

.....  
.....  
.....  
.....

(2 μον.)

18. (α) Να ονομάσετε δύο είδη / τύπους απαριθμητών με κριτήριο τον κώδικα αρίθμησης που χρησιμοποιούν.

.....  
.....  
.....

(2 μον.)

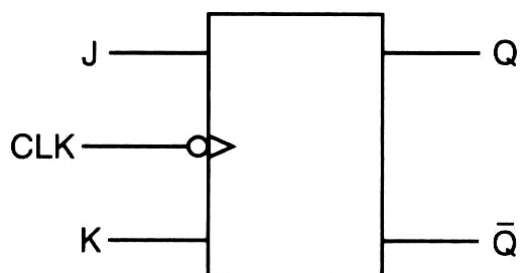
(β) Να υπολογίσετε το μέγιστο μέτρο (max MOD) ασύγχρονου απαριθμητή 7-bit.

.....

**Μέγιστο μέτρο =** .....

(1 μον.)

(γ) Στο Σχήμα 14 δίνεται το λογικό σύμβολο του JK Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των ωρολογιακών παλμών (CLK).

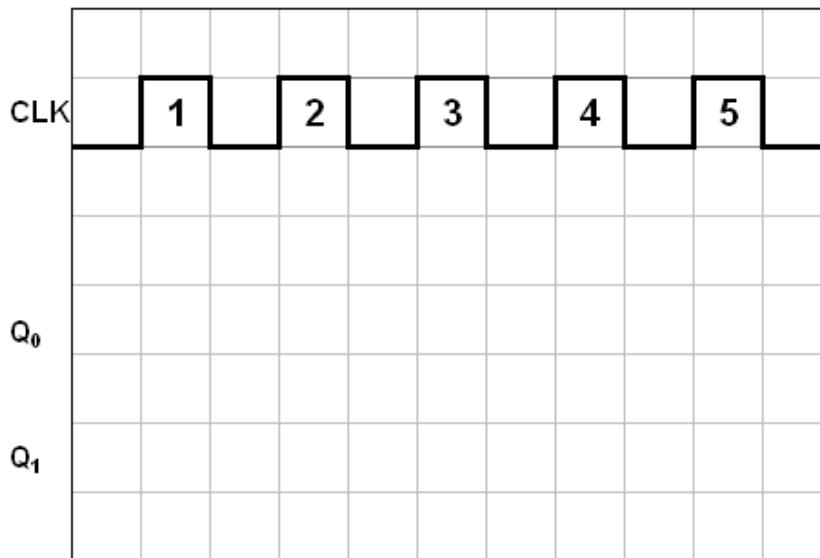


**Σχήμα 14**

Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2-bit που να μετρά προς τα πάνω, χρησιμοποιώντας JK Φλιπ Φλοπ όπως του Σχήματος 14.

(4 μον.)

(δ) Να σχεδιάσετε στο Σχήμα 15 τα χρονικά διαγράμματα των δύο εξόδων του απαριθμητή που σχεδιάσατε στην ερώτηση 18(γ), για πέντε ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.



**Σχήμα 15**

(2 μον.)

(ε) Να υπολογίσετε τη συχνότητα των παλμών στην έξοδο του Φλιπ Φλοπ που δίνει το ψηφίο με τη μεγαλύτερη / περισσότερη αξία (MSB) στον απαριθμητή της ερώτησης 18(γ), όταν η συχνότητα του ωρολογίου (CLK) είναι 1 MHz.

.....

.....

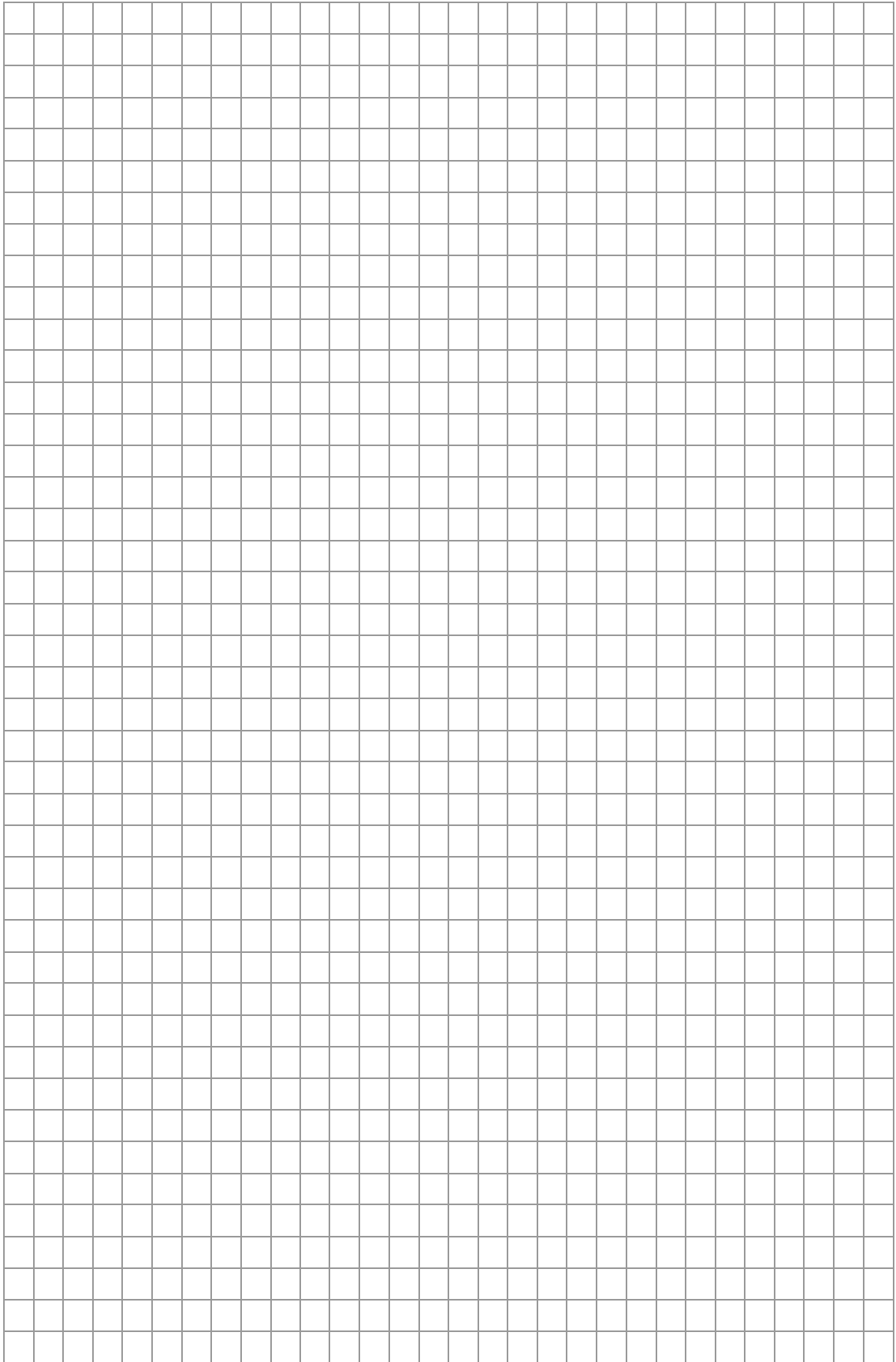
.....

(1 μον.)

**ΤΕΛΟΣ ΕΞΕΤΑΣΤΙΚΟΥ ΔΟΚΙΜΙΟΥ**

# ΠΡΟΧΕΙΡΟ

# ΠΡΟΧΕΙΡΟ



## ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ «ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ»

### ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)

Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
<b>ΠΟΛΥΔΟΝΗΤΕΣ</b>	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$
Περίοδος παλμών	$T = t_H + t_L = 1 / f$
<b>ΑΠΑΡΙΘΜΗΤΕΣ</b>	
Μέγιστο μέτρο απαριθμητή	$\max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{\max} = \frac{1}{vt_P}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$

<b>ΚΑΤΑΧΩΡΗΤΕΣ</b>	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
<b>ΛΟΓΙΚΕΣ ΠΥΛΕΣ</b>	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \overline{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
<b>ΜΕΤΑΤΡΟΠΕΙΣ D/A</b>	
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπέας D/A με κλιμακωτό δίκτυο αντιστάσεων R/2R και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$